

UNIVERSIDADE FEDERAL FLUMINENSE ESCOLA DE ENGENHARIA PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA E DE TELECOMUNICAÇÕES

Guilherme Sapede Scofano

Software embarcado para controle em tempo real de limitadores de corrente de curto-circuito de estado sólido

> NITERÓI 2021

UNIVERSIDADE FEDERAL FLUMINENSE ESCOLA DE ENGENHARIA PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA E DE TELECOMUNICAÇÕES

Guilherme Sapede Scofano

Software embarcado para controle em tempo real de limitadores de corrente de curto-circuito de estado sólido

Dissertação de Mestrado apresentada ao Programa de Pós-Graduação em Engenharia Elétrica e de Telecomunicações da Universidade Federal Fluminense como requisito parcial para a obtenção do título de Mestre em Engenharia Elétrica e de Telecomunicações. Área de concentração: Sistemas de Energia Elétrica.

Orientador: Bruno Wanderley França

> NITERÓI 2021

Ficha catalográfica automática - SDC/BEE Gerada com informações fornecidas pelo autor



Bibliotecário responsável: Debora do Nascimento - CRB7/6368

Guilherme Sapede Scofano

Software embarcado para controle em tempo real de limitadores de corrente de curto-circuito de estado sólido

Dissertação de Mestrado apresentada ao Programa de Pós-Graduação em Engenharia Elétrica e de Telecomunicações da Universidade Federal Fluminense como requisito parcial para a obtenção do título de Mestre em Engenharia Elétrica e de Telecomunicações. Área de concentração: Sistemas de Energia Elétrica.

Aprovado em 10 de setembro de 2021.

BANCA EXAMINADORA

Prof. Bruno Wanderley França, D.Sc. — Orientador, UFF

Prof^a Natalia Castro Fernandes, D.Sc. — UFF

Prof. Luís Guilherme Barbosa Rolim, Dr.-Ing. — UFRJ

Niterói 2021

Dedico este trabalho à minha família, que sempre me amou, apoiou incondicionalmente e motivou; e a Deus, por ter tornado tudo isso possível.

Agradecimentos

Dentre meus agradecimentos, gostaria de mencionar a Light Serviços de Eletricidade S/A, que forneceu recursos e apoio ao longo da pesquisa da qual esta dissertação faz parte.

Ao escrever esta dissertação, me vejo ao final de mais uma etapa da minha vida de estudos. Sinto que tive a sorte de, ao longo dessas etapas, ter contato com colegas que me enriqueceram tanto no âmbito pessoal quanto profissional e acadêmico. Alguns eu passei a enxergar como amigos e exemplos e, por isso, sou grato por ter compartilhado minhas experiências de vida.

Cabe destacar algumas das pessoas presentes nesta etapa que está sendo o mestrado. Agradeço pelo companheirismo dos colegas de laboratório que participaram desta pesquisa. Trabalhamos com um equipamento complexo, com diversos componentes a serem estudados e nos unimos para atender nossos prazos de entrega. Sou grato por contar com o apoio desses colegas ao longo de todo esse projeto e espero que eu tenha sido capaz de responder com uma colaboração na mesma altura.

Sou grato aos meus professores, em especial Bruno França, Daniel Dias, Guilherme Sotelo e Felipe Sass, pelas orientações, pelo apoio e pela motivação para continuar meus estudos e meu desenvolvimento acadêmico. Sou grato por terem acreditado no meu trabalho e no meu potencial, pelas responsabilidades que me foram delegadas e pela oportunidade de ser parte deste grupo de pesquisa.

À minha família, um agradecimento especial. Sinto que meus pais, Ricardo e Márcia Scofano, nunca pouparam esforços para me manter estudando e me incentivaram a progredir profissionalmente. Sempre pude contar com o apoio, acolhimento, amor e amizade dos meus pais e também do meu irmão, Lucas Scofano. Agradeço a minha avó, Lilian Sapede, que acompanhava meus primeiros deveres de casa e tanto sonhava em ver os netos se graduando.

Agradeço a Deus, imensamente, por ter colocado todas essas pessoas na minha jornada.

Resumo

Conforme novas fontes de geração são acrescentadas às redes de distribuição do sistema de potência, sejam elas de fontes de Geração Distribuída (GD) ou conexões de novas linhas de transmissão, os níveis de corrente de falta das subestações de distribuição se elevam. podendo ultrapassar a capacidade de curto-circuito. Quando esta ultrapassagem ocorre, é necessário recapacitar o sistema de distribuição para que suas proteções continuem capazes de atuar devidamente nos eventos de curto-circuito. Os Limitadores de Corrente de Curto-circuito (LCCs) são uma alternativa econômica à recapacitação do sistema de distribuição. São equipamentos que atuam em casos de defeito na rede elétrica e são capazes de reduzir as correntes de falta de forma que o sistema volte a operar dentro da capacidade de curto-circuito para qual foi projetado. Dentre as várias tecnologias que o LCC pode se basear, destaca-se os limitadores de estado sólido, que operam através de dispositivos de eletrônica de potência e controladores implementados em computadores embarcados. Este trabalho apresenta a implementação de um controlador de LCC em um software multiplataforma que pode ser executado tanto em simulações no PSCAD quanto em software embarcado. Para realizar a detecção de curto-circuito deste controlador, foram pesquisados na literatura acadêmica e implementados computacionalmente quatro algoritmos de detecção. Para comparar os algoritmos implementados e diferentes parametrizações, foi utilizado um modelo computacional de uma rede elétrica desenvolvido no PSCAD a partir de dados reais de uma concessionária de energia para gerar simulações de curto-circuito em que foram variados o tipo de defeito (falta monofásica em cada fase, falta bifásica e bifásica aterrada em cada par de fases, trifásica e trifásica aterrada), a resistência de falta, o fator de demanda da rede elétrica, o fator de potência da rede, o local do defeito e o ângulo de incidência do curto-circuito na forma de onda. Adicionalmente, na mesma rede, foram gerados eventos em que uma carga foi conectada ou desconectada, variando-se o fator de potência da rede e da carga, o fator de demanda da rede e da carga e o ângulo na forma de onda em que a carga foi conectada. Com base nas simulações, foi selecionado o algoritmo mais adequado para integrar o controlador com base no seu tempo de resposta e assertividade. O controlador foi implementado em um firmware desenvolvido para o microcontrolador F28M35H52C1 instalado no sistema de controle de um protótipo industrial de LCC de baixa tensão para validação com base em resultados experimentais de ensaios de bancada.

Palavras-chave: Sistemas embarcados, Limitador de Corrente de Curto-circuito, Curtocircuito, Eletrônica de Potência, Faltas em sistemas de potência, Detecção de curtocircuito, Tempo real.

Abstract

As new power sources are added to distribution networks, whether from Distributed Generation (DG) sources or connections to new transmission lines, the fault current levels of the substations rise, which may exceed their short circuit capability. When this occurs, it is necessary to retrofit the distribution system so that its protection system may continue to act properly in short-circuit events. Fault Current Limiters (FCLs) are a cost-effective alternative to distribution system retrofit. They act in cases of faults in the electrical network and are capable of reducing fault currents so that the system returns to operate within the short-circuit capacity for which it was designed. Among the various technologies that FCL can be based on, solid state limiters stand out, which operate through power electronics devices and controllers implemented in embedded computers. This work presents the implementation of an LCC controller in a cross-platform software that can be run both in PSCAD simulations and in embedded devices. To perform the short-circuit detection of this controller, four detection algorithms were researched in academic literature and computationally implemented. To compare the implemented algorithms and different parameterizations, a computational model of an electrical network developed in PSCAD based on real data from a power utility was used to generate short-circuit simulations in which were varied the type of defect (single-phase fault in each phase, twophase and two-phase grounded fault in each pair of phases, three-phase and three-phase grounded), the fault resistance, the grid demand factor, the grid power factor, the fault location and the waveform angle in which the short circuits were applied. Additionally, in the same network, events were generated in which a load was connected or disconnected, varying the network and load power factor, the network and load demand factor and the waveform angle in which the load has been connected. Based on the simulations, the most suitable algorithm was selected to integrate the controller based on its response time and assertiveness. The controller was implemented, for test bench validation, in a firmware developed for the F28M35H52C1 microcontroller installed in the control system of a low voltage FCL industrial prototype.

Keywords: Embedded systems, Fault Current Limiter, Short circuit, Power electronics, Power system faults, Short circuit detection, Real Time.

Lista de Figuras

1.1	Topologia do limitador de corrente de curto-circuito.	2
1.2	Evolução da corrente ao longo do tempo com e sem atuação do LCC. $\ . \ .$	3
2.1	Diagrama de blocos simplificado de um relé de proteção digital	10
2.2	Sinais de tempo contínuo (a esquerda) e discreto (a direita)	13
2.3	Amostragem e quantização de um sinal	14
2.4	Exemplo de transitório de corrente	18
2.5	Processos relacionados à detecção de falta encontrados na literatura	19
2.6	Composição do sinal no domínio do tempo	20
2.7	Sinal decomposto no domínio da frequência.	22
2.8	Demonstração da sinergia entre o Contador de Leitura de Falta e o Dife- rencial de Corrente	24
2.9	Leitura de sinal que contém a ocorrência de uma falta	28
2.10	Linha de transmissão curta com capacitância em derivação	33
2.11	Sinal da fase de referência, frequência estimada do sistema e ângulo estimado.	34
2.12	Topologia do EPLL.	35
2.13	Interior de um dos núcleos do EPLL	35
2.14	Malha RC utilizada para implementar filtro analógico passa-baixa de pri- meira ordem.	36
2.15	Efeito de um filtro passa baixa sobre um sinal descrito no tempo. $\ .\ .\ .$.	37
3.1	Representação monofásica da rede de baixa tensão utilizada para tomada de resultados experimentais.	43
3.2	Fotos do protótipo de LCC — visão frontal do protótipo aberto (a), visão traseira do protótipo aberto (b) e reatores de limitação (c)	45

3.3	Chave ideal (a) e o esquemático da sua implementação através de compo- nentes reais (b)	45
3.4	Condução de corrente no semiciclo positivo (a) e no semiciclo negativo (b).	46
3.5	IGBT e circuitos de <i>driver</i> utilizados para disparo das chaves	47
3.6	Detalhe dos reatores do LCC.	49
3.7	Placa de controle do LCC.	49
3.8	Condicionamento analógico da medição de corrente	52
3.9	Aplicação do degrau de corrente.	53
3.10	Bloco com o modelo do limitador simulado e sua janela de parametrização.	54
3.11	Faixas de corrente do limitador de corrente de curto-circuito de média tensão.	55
3.12	Faixas de corrente do limitador de corrente de curto-circuito de baixa tensão.	57
3.13	Camadas de abstração do <i>software</i>	58
3.14	Fluxograma de controle do Limitador de corrente de curto-circuito	59
3.15	Fluxograma do erro de <i>driver</i>	62
3.16	Fluxograma em que uma interrupção ocorre durante a seção crítica	63
3.17	Bloco com limitador inserido em rede de teste genérica	64
3.18	Diagrama de bode do filtro passa-banda	65
3.19	Resposta do filtro passa-banda no domínio do tempo	66
3.20	Resposta do algoritmo MVIC a um curto-circuito	67
3.21	Resposta do algoritmo de detecção baseado em MMQ.	68
3.22	Resposta do algoritmo de detecção baseado no MEDO	71
3.23	Resultado das estimações realizadas pelo EPLL implementado em C. $\ .\ .$.	72
4.1	Falta que o algoritmo selecionado levou 1,56 ms para identificar	85
4.2	Falta que o algoritmo selecionado levou 7,215 ms para identificar	86
4.3	Captura de um ciclo do sinal trifásico de corrente	87
4.4	Captura de um ciclo do sinal trifásico de corrente após filtragem	88

4.5	Captura de um ciclo da estimação de amplitude realizada pelo microcon-	
	trolador através de MMQ	89
4.6	Ensaio monofásico com resistência de curto-circuito	90
4.7	Ensaio de curto-circuito monofásico	91
4.8	Ensaio de curto-circuito bifásico	92
4.9	Ensaio de curto-circuito trifásico.	93
4.10	Ensaio de variação de carga	93

Lista de Tabelas

3.1	Dados de operação da rede elétrica	42
3.2	Valores de corrente teóricos para os ensaios de bancada	44
3.3	Valores de corrente pertinentes da chave utilizada	48
4.1	Tempo de resposta dos algoritmos de detecção de curto-circuito	80
4.2	Falsos-positivos dos algoritmos de detecção.	81
4.3	Tempo de resposta dos algoritmos de detecção considerando sinais de ten- são e corrente com ruídos.	82
4.4	Falsos-positivos dos algoritmos de detecção considerando sinais de tensão e corrente com ruídos.	83

Lista de Abreviaturas e Siglas

\mathbf{CA}	Corrente Alternada	15
$\mathbf{C}\mathbf{C}$	Corrente Contínua	5
\mathbf{DFT}	Discrete Fourier Transform	20
EPLL	Enhanced Phase-Locked Loop	34
EPRI	Electric Power Research Institute	4
\mathbf{FFT}	Fast Fourier Transform	21
FIR	Finite Impulse Response	37
HAL	Hardware Abstraction Layer	72
HCDFT	Half Cycle Discrete Forier Transform	22
IED	Intelligent Electronic Device	98
IGBT	Insulated Gate Bipolar Transistor	45
IIR	Infinite Impulse Response	37
LCC	Limitador de Corrente de Curto-circuito	1
MEDO	Método das Equações Diferenciais Ordinárias	29
$\mathbf{M}\mathbf{M}\mathbf{Q}$	Método dos Mínimos Quadrados	25
Nitee	Núcleo de Inovação Tecnológica em Engenharia Elétrica	7
PCC	Ponto de Conexão Comum	43
\mathbf{PLL}	Phase-Locked Loop	33
RTOS	Real Time Operating System	50
\mathbf{TC}	Transformador de Corrente	52
UPS	Uninterruptible Power Supply	16

Sumário

1 Introdução				
	1.1	Trabal	lhos relacionados	4
	1.2	Objeti	ivos e contribuições	7
	1.3	Organ	ização do texto	8
2	Fun	damen	ntação	9
	2.1	Descri	ção do <i>hardware</i> do controlador	9
		2.1.1	Processador e memórias	10
		2.1.2	Entradas e saídas digitais	11
		2.1.3	Entradas e saídas analógicas	12
		2.1.4	Fontes de alimentação	15
	2.2	Estude	o de métodos de detecção de curto-circuito	16
		2.2.1	Caracterização do curto-circuito e detecção	17
		2.2.2	Transformada Discreta de Fourier	20
		2.2.3	Método dos valores instantâneos de corrente	22
		2.2.4	Método dos Mínimos Quadrados	25
		2.2.5	Método baseado na Equação Diferencial Ordinária do sistema $\ .\ .$.	29
		2.2.6	Enhanced Phase-Locked Loops	33
	2.3	Filtros	s digitais	36
	2.4	Conclu	usões parciais do capítulo	39

	3.1	Redes	elétricas utilizadas para tomada de resultados	41
		3.1.1	Rede de média tensão (13,8 kV)	41
		3.1.2	Rede de baixa tensão (220 V) $\ldots \ldots \ldots \ldots \ldots \ldots \ldots \ldots \ldots$	43
	3.2	Hardu	vare do Limitador de corrente de curto-circuito	44
		3.2.1	Chaves eletrônicas e reator	45
		3.2.2	Placa de controle	48
		3.2.3	Instrumentação	52
		3.2.4	Hardware simulado	53
	3.3	Defini	ção de limites de corrente	55
	3.4	Softwa	<i>are</i> de controle	57
		3.4.1	Módulo LimitadorCC	60
		3.4.2	Módulo FiltroPassaBanda	64
		3.4.3	Módulo MVIC	66
		3.4.4	Módulo MMQ	67
		3.4.5	Módulo MEDO	70
		3.4.6	Módulo EPLL	71
		3.4.7	Camada de abstração de <i>hardware</i>	72
	3.5	Conclu	ısões parciais do capítulo	73
4	Res	ultado	S	74
-	4.1	Result	ados de deteccão de curto-circuito na rede de média tensão	75
		4.1.1	Escolha do algoritmo de deteccão	. 9
		412	Detalhamento de resultados do algoritmo selecionado	85
	4.2	Result	ados experimentais	87
	1.2	4 2 1	Estudo de integridade dos sinais	87
		4.2.2	Resultados de deteccão de curto-circuito	89
	43	Conch	isões parciais do capítulo	0 <i>1</i>
	1.0	Conten		54

5	Con	nclusão	95
	5.1	Propostas de trabalhos futuros	97
R	eferê	ncias	99

Capítulo 1

Introdução

O Plano Decenal de Expansão de Energia de 2021–2031 prevê um aumento de 28% na geração de energia elétrica no Brasil [1]. Conforme novas fontes de geração são acrescentadas às redes de distribuição do sistema de potência, sejam elas de fontes de Geração Distribuída (GD) ou conexões de novas linhas de transmissão, os níveis de corrente de curto-circuito das subestações de distribuição se elevam. Por outro lado, os equipamentos das subestações de distribuição de energia tais como cabos, transformadores e outros componentes de infraestrutura possuem uma capacidade de curto-circuito, isto é, o nível máximo de corrente de curto-circuito que aquele equipamento pode suportar até que uma das proteções do sistema atue [2]. Quando o nível de curto-circuito da subestação supera sua capacidade de curto-circuito, baseada na capacidade de curto-circuito de seus componentes, é necessário realizar modificações na subestação, podendo levar a desvantagens na operação do sistema ou onerosas substituições de componentes [2].

O Limitador de Corrente de Curto-circuito (LCC) surge como uma alternativa econômica em relação às modificações no sistema de distribuição. Esse tipo de equipamento atua em casos de defeito na rede elétrica e é capaz de reduzir as correntes de falta de forma que o sistema volte a operar dentro da capacidade de curto-circuito para qual foi projetado. A literatura acadêmica discute diversas tecnologias capazes de realizá-lo [3] e benefícios no seu uso [4], com destaque para auxiliar na coordenação da proteção em sistemas com alta penetração de geração distribuída [5]. Dentre as várias tecnologias que o LCC pode se basear, destaca-se os limitadores de estado sólido, que operam através de dispositivos de eletrônica de potência e controladores implementados em computadores embarcados. No Brasil, tais limitadores encontram um nicho de aplicação com favorável custo-benefício em subestações de média tensão com restrições orçamentárias, em localidades rurais remotas ou de difícil acesso e que apresentam altas taxas de queima de transformadores associadas à frequência e à intensidade dos eventos de curto-circuito. Neste caso, ao reduzir a corrente de curto-circuito, o LCC prolonga a vida do transformador de potência, reduzindo a frequência da sua substituição.

Mesmo delimitando os estudos a LCCs de estado sólido, a literatura acadêmica contém diversas topologias diferentes, cada qual com vantagens e desvantagens [3]. A topologia escolhida para este projeto foi o indutor série chaveado, cuja simplificação do diagrama monofásico pode ser vista na Figura 1.1.



Figura 1.1: Topologia do limitador de corrente de curto-circuito.

A Figura 1.1 mostra a representação monofásica da entrada de um sistema elétrico composta pela fonte de tensão V_e com impedância de saída L_e . Na saída da fonte, consta o LCC, composto por um indutor L_{LCC} , uma chave ideal S, um controlador e uma medição de corrente na saída. Na saída do LCC, está conectada uma carga, que pode ser uma rede elétrica, um equipamento, uma instalação, etc. Durante a operação normal do equipamento, a chave permanece fechada, colocando o indutor em curto-circuito de forma que o conjunto apresenta impedância desprezível. A corrente na saída do LCC é medida e enviada para o controlador, que processa o sinal de corrente buscando identificar um sinal de curto-circuito. Ao detectá-lo, é enviado um comando de abertura para chave, fazendo com que a corrente do sistema de potência passe pelo indutor. A nova impedância do circuito, composta pela indutância da fonte e pela indutância do LCC, implica em uma corrente de curto-circuito mais baixa do que a que seria encontrada caso houvesse somente a impedância da fonte.

A evolução da corrente de curto-circuito, tanto em um cenário convencional quanto em um cenário com a atuação do LCC, pode ser vista na Figura 1.2. Embora se trate de um equipamento para sistemas trifásicos, a figura apresenta um sinal monofásico para introduzir o princípio de funcionamento do limitador.



Figura 1.2: Evolução da corrente ao longo do tempo com e sem atuação do LCC.

Na Figura 1.2, são apresentadas a corrente prospectiva, isto é, que seria observada sem a atuação do LCC, na cor azul, e a corrente limitada, ou seja, que seria observada com a atuação do LCC, na cor preta. A figura apresenta o comportamento das duas formas de onda em regime permanente até a ocorrência de um curto-circuito em $t = 0,05 \ s$. Os dois sinais são iguais até o instante que o limitador detecta um defeito e é acionado, dando início a uma limitação de corrente. A partir daí, o valor da corrente limitada diminui em relação ao valor da corrente prospectiva e a limitação de corrente permanece enquanto o defeito se faz presente no sistema. Cabe destacar que essa redução no valor de corrente prospectiva torna necessária uma reparametrização no sistema de proteção da subestação com base nos novos valores de corrente de curto-circuito impostos pelo limitador — por exemplo, deve ser definido um novo valor de corrente de *pick up* para relés de proteção e religadores automáticos. A Figura 1.2 tem um caráter qualitativo, isto é, os tempos apresentados tanto na detecção do curto-circuito quanto na detecção do fim do defeito e a redução no nível de corrente não são necessariamente iguais os valores que seriam encontrados na operação real do LCC. Conforme observado na Figura 1.1 e na Figura 1.2, a identificação do curto-circuito é um elemento decisivo na operação do limitador, sendo o objeto de estudo deste trabalho.

1.1 Trabalhos relacionados

No âmbito do controle dos LCCs, os autores de [6] [7] e [8] fazem uma ampla discussão caracterizando esse tipo de equipamento, possíveis tecnologias para realizá-lo, critérios de desempenho e características importantes de operação. Os autores fornecem apenas critérios de especificação do LCC e estudos de caso, não se propondo a apresentar técnicas para desenvolvê-lo. Embora os trabalhos sejam boas referências acerca das funcionalidades que o limitador deve ou não possuir, ainda é necessário um esforço adicional para projetar o circuito de potência, os sistemas de controle, o algoritmo de detecção de curto-circuito, etc.

No estudo apresentado em [9], o autor prioriza três topologias de LCC do tipo ressonante, isto é, que combinam chaves eletrônicas de alta potência, capacitores e indutores. São fornecidos detalhes sobre o algoritmo de detecção de curto-circuito utilizado, o controlador de cada topologia e resultados de simulação. O algoritmo de detecção utilizado foi baseado em [10] e foi contemplado nos estudos da presente dissertação. O trabalho deixou dúvidas acerca da relação de custo-benefício, em termos econômicos, das topologias apresentadas e não realizou implementações práticas do LCC, tampouco apresentou resultados experimentais. O autor cita, como desenvolvimentos futuros, a investigação e o aprimoramento das técnicas de detecção de curto-circuito. A presente dissertação, além de abordar uma topologia de LCC diferente das que foram estudadas em [9], é um esforço no aprimoramento da detecção de curto-circuito sugerido. Foram almejados menores tempos de detecção, a validação por meio de resultados experimentais e um estudo mais rigoroso da implementação dos algoritmos de detecção em equipamentos reais, em que há o risco de danos em componentes de *hardware*.

Em [3], é feita uma revisão bibliográfica de LCCs de diversas tecnologias, inclusive os de estado sólido. Dentre os trabalhos apresentados, consta um LCC de estado sólido desenvolvido pela *Electric Power Research Institute* (EPRI) [11]. A detecção de curto-circuito e envio de comandos de acionamento foi implementada por meio de um controlador de prateleira SEL-2411. Sendo este controlador um produto comercial, não é possível identificar os algoritmos de detecção utilizados pelo equipamento e em [11] também não foi documentado seu tempo de atuação. Um outro LCC abordado em [3] é o intitulado "Is-

Limiter", da companhia ABB, que opera interrompendo a passagem de corrente por meio de dispositivos pirotécnicos que abrem um contato elétrico ao detectar curto-circuito. A carga explosiva é comandada por um dispositivo eletrônico de controle. Após atuar, é necessário repor determinados componentes do LCC, tais como os explosivos, consistindo em uma desvantagem desta tecnologia. Embora um dos destaques deste produto seja o rápido tempo de atuação, por se tratar de um produto comercial, também são poucos os detalhes revelados sobre seu algoritmo de detecção. Entretanto, o fabricante afirma que ele atua somente para correntes de curto-circuito mais elevadas, que podem danificar componentes da subestação, e possui tempo de atuação inferior a 1 ms [12] [13].

Ainda nos trabalhos citados em [3], os autores de [14] apresentam um LCC cujo controlador detecta curto-circuito comparando o valor instantâneo de corrente com um valor predeterminado. Embora tal técnica se mostre rápida (detecções em menos de 1 ms, segundo os autores), não foi mencionada nenhuma técnica de rejeição de ruídos das leituras de corrente, levantando questionamentos acerca da precisão e da assertividade do controlador. Em [15] e [16], as topologias propostas de LCCs retificam a corrente que passa pelo trecho da chave semicondutora através de uma ponte de diodos e a detecção é realizada comparando-se a corrente no trecho em *Corrente Contínua* (CC) com um valor de referência, levantando os mesmos questionamentos feitos em [14]. Em [17], assim como em [14], também é feita a detecção de curto-circuito comparando-se o valor instantâneo de corrente com um valor predefinido, entretanto, é empregado um filtro passa-banda no sinal lido. Embora o trabalho apresentasse resultados de simulação e resultados experimentais, não foi informado o tempo de detecção de curto-circuito nem foi apresentado nenhum estudo quanto a assertividade do controlador.

Em [18], o controlador proposto pelos autores se baseia na comparação entre o valor médio quadrático da corrente de cada fase e um valor de referência para detectar curto-circuito. Os autores reportaram um tempo de detecção dentro um quarto de ciclo. Entretanto, foi realizada apenas uma simulação do pior caso possível de curto-circuito na rede elétrica apresentada pelos autores para tomada de resultados e conclusões, carecendo de simulações de casos diversos e ensaios experimentais. Em [19], a detecção também se baseou na comparação entre o valor médio quadrático da corrente e valores de referência. Foram apresentados resultados de simulação e resultados de bancada de um protótipo de escala reduzida, entretanto, os autores investiram esforços no estudo da topologia do LCC que propuseram e não na detecção em si, carecendo de detalhes acerca do tempo de detecção. No tocante à detecção de curto-circuito, [20] e [21] realizam trabalhos de revisão bibliográfica sobre detecção de curto-circuito, classificação e localização geográfica do fato gerador do defeito. Apesar de fornecer um bom panorama de como funcionam os sistemas que detectam curto-circuito, a maioria dos trabalhos possui um enfoque na classificação ou na localização geográfica, não havendo destaque para detecção em si. Também foram apresentados diversos trabalhos em que a detecção de curto-circuito se baseava em inteligência artificial, entretanto, nesta dissertação, buscou-se uma solução analítica para o problema que é a detecção de curto-circuito. Também foram descartados trabalhos que o tempo de detecção de curto-circuito era demasiadamente longo para proteger os componentes do LCC das elevadas correntes de falta.

Em [22], é realizado um estudo sobre relés computadorizados onde são úteis tanto os estudos de detecção de curto-circuito deste material quanto características de *hardware* do relé digital. Embora parte do material deste autor possa ser aproveitado para o LCC, ele trata especificamente de relés digitais, sendo necessário ponderar o que de fato é pertinente. O autor discute a detecção de curto-circuito no regime permanente dos defeitos enquanto que, neste trabalho, busca-se uma atuação ainda no regime transitório. Em [10], o autor realiza um trabalho comparativo entre algoritmos de detecção de curto-circuito, entretanto, o poder computacional dos processadores disponíveis na época deste trabalho era diferente do que é encontrado no mercado hoje em dia. A capacidade de processamento dos computadores atuais viabiliza a utilização de métodos mais sofisticados, todavia, o algoritmo proposto pelo autor é utilizado nesta dissertação para uma comparação com outras técnicas. Em [23], o autor mostra estruturas de estimação de grandezas do sistema elétrico que podem ser aproveitadas para detecção de falta, entretanto, tal funcionalidade não é explorada pelo autor e este trabalho busca contribuir avaliando a utilização de uma dessas estruturas para identificar curto-circuito.

A detecção de curto-circuito em LCCs é particularmente desafiadora pois o equipamento impõe rigorosas exigências no tocante ao tempo de detecção. Diferentemente do LCC, transformadores, barramentos, linhas de transmissão, etc., são dispositivos em que os períodos de tempo necessários para que o curto-circuito incorra em danos é significativamente maior e a proteção convencional pode atuar no regime permanente do curto-circuito [22]. No caso do LCC, pela especificação de determinados componentes, basta poucos milissegundos de corrente acima do valor nominal para causar danos físicos, sendo necessário atuar ainda no início do regime transitório do curto-circuito. O método utilizado não pode deteriorar sua assertividade em prol do tempo de detecção pois o acionamento indevido do LCC pode incorrer em problemas de qualidade de energia. O desafio se consolida em conceber uma técnica de detecção de curto-circuito rápida o suficiente para proteger os componentes do LCC sem atuações em falso que deteriorem os indicadores de qualidade do produto da rede de distribuição.

1.2 Objetivos e contribuições

O objetivo deste trabalho é realizar uma avaliação comparativa entre métodos de detecção de curto-circuito e definir o mais adequado para implementação no sistema de controle do LCC de estado sólido. Tratando-se da operação de um equipamento, devem ser métodos de execução em tempo real e que levem em consideração a demanda computacional necessária para sua execução. A demanda computacional é de notável relevância uma vez que seu aumento está relacionado a processadores e sistemas de controle mais sofisticados e, portanto, mais onerosos. A contribuição proposta nesta dissertação se diferencia dos trabalhos relacionados por aprofundar o estudo do tempo de detecção e da assertividade do algoritmo de detecção de curto-circuito, tendo como base as características dos componentes do LCC e da rede elétrica para delimitar esses parâmetros. A atuação rápida se faz necessária para não expor os componentes do LCC nem do restante do sistema de potência a níveis de corrente nocivos que possam incorrer em danos, enquanto que a assertividade do algoritmo de detecção de aqualidade de energia.

A avaliação comparativa dos métodos será executada em uma rede de distribuição em 13,8 kV simulada no *software* PSCAD a partir de dados reais fornecidos por uma concessionária de energia elétrica. Para validação, o algoritmo proeminente será embarcado em um protótipo industrial de LCC de baixa tensão para realização de ensaios de bancada e tomada de resultados experimentais. Como objetivo adicional, será discutida a implementação deste algoritmo no *firmware* de controle do limitador.

Esta dissertação, o *firmaware* desenvolvido e o protótipo de baixa tensão são oriundos do projeto intitulado "Desenvolvimento de Protótipo de Média Tensão do Limitador de Corrente de Curto-circuito para Sistemas de Distribuição", um projeto de pesquisa e desenvolvimento proposto pela concessionária de energia elétrica Light Serviços de Eletricidade S.A. e executado pelo *Núcleo de Inovação Tecnológica em Engenharia Elétrica* (Nitee), um dos laboratórios do departamento de Engenharia Elétrica da Universidade Federal Fluminense, e pela Adelco Sistemas de Energia Ltda., um fabricante especializado no desenvolvimento de equipamentos para sistemas de potência. O objetivo final da pesquisa é o teste em ambiente operacional relevante do protótipo de média tensão. Espera-se que essa pesquisa possa abrir caminho para uma etapa posterior que torne o LCC um produto disponível no mercado.

1.3 Organização do texto

Este trabalho está organizado em cinco capítulos. Na presente introdução, foi apresentado o LCC, os problemas resolvidos por meio deste equipamento, desafios encontrados, uma breve revisão bibliográfica acerca das suas técnicas de controle e os principais objetivos desta dissertação. No Capítulo 2, é apresentada a base teórica para o hardware do controlador do limitador, para o processamento dos sinais de tensão e corrente e para o processo de detecção de curto-circuito. No Capítulo 3, são apresentadas as redes elétricas utilizadas para validar o controlador desenvolvido, as implementações do hardware teórico discutido no Capítulo 2, os componentes de hardware do LCC de baixa tensão e a implementação computacional das técnicas de detecção de curto-circuito estudadas. O Capítulo 4 mostra os resultados das simulações e dos ensaios realizados para validar o software desenvolvido. O Capítulo 5 apresenta as conclusões e considerações finais deste trabalho.

Capítulo 2

Fundamentação

A principal funcionalidade do controlador do LCC é detectar uma condição de curtocircuito e acionar a limitação de corrente do equipamento. Esse processo não é trivial, pois os sinais de corrente lidos na rede elétrica podem conter distúrbios como componentes harmônicas, ruídos e desequilíbrio entre fases. Também se faz necessário conhecer o *hardware* do limitador para compreender os distúrbios que podem estar presentes nessas leituras e as condições de acionamento dos dispositivos responsáveis pelo processo de limitação.

Este capítulo visa discutir o estudo da literatura acadêmica relacionada ao processo de aquisição dos sinais de tensão e corrente da rede elétrica com a finalidade de identificação de curto-circuito e um conjunto de algoritmos de detecção selecionados com potencial de promover um controlador rápido, seguro e assertivo. A Seção 2.1 discute o sistema eletroeletrônico de controle. A Seção 2.2 apresenta uma caracterização do evento de curto-circuito e uma discussão acerca dos algoritmos de detecção encontrados na literatura acadêmica com potencial de integrar o controlador do equipamento. A Seção 2.3 aborda técnicas de filtragem digital utilizadas para mitigar sinais indesejados nas leituras de tensão e corrente e a Seção 2.4 traz conclusões parciais deste capítulo.

2.1 Descrição do *hardware* do controlador

O objetivo desta seção é apresentar características de *hardware* de controle do LCC que o tornem apto a detectar curto-circuito na rede elétrica. Como ponto de partida, é possível se valer das semelhanças do LCC com um relé de proteção computadorizado, um equipamento que possui ampla documentação na literatura acadêmica: ambos são dispositivos controlados por computador e que monitoram a rede para tomar uma ação de controle mediante a detecção de um defeito. Em [22], o autor se aprofunda nos detalhes construtivos do relé de proteção. São ressaltadas e discutidas duas características desse equipamento que são altamente desejáveis no LCC: a confiabilidade, que implica que o dispositivo sempre irá operar quando for solicitado; e a segurança, um conceito complementar à confiabilidade, que implica que o dispositivo não opera indevidamente.

Determinados eventos no sistema elétrico trazem desafios para que os dispositivos não operem de maneira espúria. Por exemplo, curto-circuitos em alimentadores vizinhos podem trazer distúrbios transitórios para as leituras de um limitador ou relé de proteção através de ruídos conduzidos ou induzidos, de forma a provocar uma atuação indevida. A lógica de controle deve prever esse tipo de evento e mitigar seus efeitos. O autor de [22] sugere um diagrama de blocos para o circuito de controle do relé de proteção cuja simplificação pode ser vista na Figura 2.1.



Figura 2.1: Diagrama de blocos simplificado de um relé de proteção digital.

Nota-se, de acordo com as discussões acerca da Figura 2.1 a serem realizadas nas subseções 2.1.2 e 2.1.4, que algumas das estruturas apresentadas vão além da detecção de curto-circuito. Contudo, é interessante abordar brevemente essas características, pois são subsídios que podem agregar valor para o desenvolvimento do futuro controlador do LCC.

2.1.1 Processador e memórias

O processador, apresentado na Figura 2.1, é o elemento central do sistema de controle. Nele, está embarcado o código computacional que implementa as malhas e algoritmos de controle do relé de proteção. Além de outros periféricos, o processador interage com diversos tipos de memória que, apesar de estarem representados como um único bloco no diagrama, possuem diferentes características e finalidades.

A memória RAM é responsável por armazenar informações de entrada conforme elas chegam, informações de saída que ainda não tiveram tempo de ser enviadas ou armazenadas em outro tipo de memória, variáveis internas utilizadas nos algoritmos de controle e, em alguns casos, até mesmo o próprio programa que está sendo executado pelo processador. Apesar de ser uma memória volátil, ou seja, que é apagada quando o dispositivo reinicia, pode ser rapidamente acessada, em contraposição a outros tipos de memória encontradas no sistema.

A memória ROM é dedicada a informações que não podem ser alteradas durante a execução do programa de controle do relé, somente durante a etapa de programação ou atualização de firmware. O código computacional gerado pela equipe de desenvolvimento fica armazenado nesse tipo de memória e, a depender do processador e da memória, pode ser executado tanto diretamente quanto copiado para ser executado a partir da memória RAM.

Em [22], é citada a capacidade que o processador confere ao relé de se comunicar com outros equipamentos que podem estar até mesmo em locais remotos. A capacidade de se comunicar possibilita uma série de vantagens ao relé, inclusive esquemas de proteção adaptativa. Entretanto, parte considerável dessas vantagens foge ao escopo do LCC. Em [8], são comentadas algumas das mensagens que o LCC deveria ser capaz de transmitir para um operador ou para um sistema de supervisório e controle. Todavia, neste trabalho, serão almejadas as funções críticas do *software* de controle do LCC, isto é, detecção de curto-circuito e acionamento de chaves semicondutoras. Portanto, a discussão sobre interfaces de comunicação, protocolos, mensagens e afins será sugerida como trabalho futuro.

2.1.2 Entradas e saídas digitais

Os canais de entrada e saída mais básicos do processador são as portas digitais, em que cada uma carrega uma informação de verdadeiro ou falso codificada em um bit. O condicionamento de sinal para essas entradas e saídas pode ser feito através de contatos eletromecânicos, optoacopladores ou fibras óticas. Eventos de curto-circuito ou de comutação de cargas ocorridos no sistema de potência podem ocasionar surtos transitórios nas portas de entrada na forma de ruídos conduzidos ou induzidos. Portanto, indica-se a utilização de filtros de surto para eliminar esse tipo de anomalia nos sinais.

De acordo com [22], painéis de relés tradicionais contém chaves de controle, botões de ajuste, indicadores visuais e alarmes que permitem ao operador parametrizar o esquema de proteção. Em relés computadorizados, esses dispositivos seriam conectados a entradas e saídas digitais, podendo haver também displays luminosos. Entretanto, também é possível considerar uma tela de console com um teclado para o operador ou uma IHM (Interface Homem Máquina) que emule um painel tradicional, embora a troca de dados com esses dispositivos possa ser feita através de outros tipos de interface de comunicação.

2.1.3 Entradas e saídas analógicas

As entradas e saídas analógicas necessitam de *hardware* adicional para converter os valores analógicos em uma sequência de bits capaz de ser processada computacionalmente. No caso das entradas, são necessários o amostrador e o conversor analógico-digital (A/D). Já nas saídas, é necessário o conversor digital-analógico (D/A). A parte analógica desses conversores, em geral, trabalha com sinais de tensão. Portanto, caso se deseje ler (no caso do conversor A/D) ou escrever (no caso do conversor D/A) um sinal em outra grandeza física (por exemplo, corrente), é necessário utilizar um transdutor que converta essa grandeza em tensão. Assim como no caso das entradas digitais, também é necessário a utilização de filtros de surto nas entradas analógicas, pelos mesmos motivos. As leituras dos transformadores de tensão e corrente utilizados para medir as grandezas do sistema de potência são exemplos de sinais que podem ser mensurados através um conversor A/D e, por isso, cabe aprofundar o entendimento desse dispositivo. Para o aprofundamento desejado, é suficiente a compreensão de três processos que ocorrem na conversão: a amostragem, a quantização e o chamado *sample and hold*.

O processo de amostragem consiste em transformar um sinal de tempo contínuo, que possui um valor para cada instante infinitesimal de tempo, em um sinal de tempo discreto, que só admite um valor a cada intervalo de tempo Δt conhecido como período de amostragem. O termo frequência de amostragem também é comumente empregado, referindo-se ao inverso do tempo de amostragem. A amostragem é ilustrada na Figura 2.2, que apresenta um sinal de tempo contínuo e o mesmo sinal convertido para o tempo discreto.

A princípio, para os objetivos deste trabalho, a frequência de amostragem deve permitir a tomada de ao menos uma amostra dentro do intervalo de tempo que é o tempo máximo de detecção almejado para possibilitar a identificação da condição de sobrecor-



Figura 2.2: Sinais de tempo contínuo (a esquerda) e discreto (a direita).

rente dentro desse período de tempo. O tempo de detecção, por sua vez, deve permitir que o LCC inicie uma limitação de corrente rápida o suficiente para evitar danos em seus componentes e na rede elétrica. Uma vez que os algoritmos estudados na Seção 2.2 podem necessitar de mais de uma amostra para indicar uma condição de curto-circuito, pode ser necessário, portanto, que mais de uma amostra possa ser tomada neste intervalo. Os limites de tempo e corrente para acionar o LCC são discutidos na Seção 3.3. Por simplicidade, o intervalo de tempo entre as amostras será constante. Para garantir que as amostras sejam feitas em intervalos de tempo iguais e em velocidade adequada, o bloco "clock de amostragem" é conectado ao bloco de conversão A/D, na Figura 2.1.

No caso do sistema de potência, [22] explica que é importante que as amostras dos valores trifásicos de tensão e corrente sejam tomadas simultaneamente — ou seja, por amostradores distintos, visto que cada um toma apenas uma amostra por vez — ou em intervalo de tempo suficientemente curto. Caso essa condição não seja atendida, surge uma diferença de fase nos sinais criada pelo processo de amostragem. Por exemplo, em um sistema monofásico a 60 Hz com fator de potência unitário, se as amostras de corrente forem tomadas 1 ms após as amostras de tensão, as leituras ficariam defasadas em 21,63°, levando ao cálculo de um fator de potência aproximadamente igual a 0,93 indutivo. Segundo [22], se todos os valores de tensão e corrente trifásicos forem amostrados dentro de 10 μs , o erro de fase decorrente é considerado desprezível.

Dado a diversidade de cargas não-lineares, eventos transitórios que podem ocorrer no sistema de potência e ruídos que podem ser conduzidos ou induzidos no sistema eletrônico do relé, é possível que o sinal lido pelos conversores analógico-digitais contenha componentes com frequências tão altas que não possam ser computadas adequadamente pelo processo de amostragem e conversão A/D. O autor de [22] cita filtros analógicos passabaixa com frequência de corte devidamente sintonizada — chamados filtros de *antialiasing* — como meio de se bloquear essas componentes de frequência problemáticas. Segundo o autor, filtros ativos de segunda ordem são suficientes para alcançar esse efeito. É necessário, entretanto, fazer uma ressalva quanto ao atraso de fase e o tempo de resposta ao degrau introduzidos por esses filtros, que podem introduzir atraso no tempo de detecção de curto-circuito. Uma forma de reduzir esse atraso é através da elevação da frequência de corte e, consequentemente, da taxa de amostragem do conversor analógico-digital. Limitar o espectro de frequências dos sinais analógicos também diminui a intensidade de ruídos de natureza aleatória que podem incidir sobre as leituras, consistindo em mais uma justificativa para utilização de filtros de *antialiasing* no intuito de se obter um sistema de medição mais preciso.

Após o processo de amostragem, é feito o processo de quantização. Para compreendêlo, é necessário considerar que o conversor A/D possui um número finito de bits em sua saída, portanto, só é possível converter valores analógicos em uma quantidade limitada de sequências de algarismos binários. Por exemplo, um conversor teórico de 3 bits com entrada de 0 a 7 V divide essa faixa de tensão em $2^{N_{bits}} = 2^3 = 8$ níveis. O número de bits desse conversor teórico e a faixa de tensão de entrada foram propostos de forma a facilitar os cálculos e as demonstrações. Exemplos de conversores analógico-digitais reais são de 10 bits com entrada de 0 a 5 V [24], 12 bits com entrada de 0 a 3,3 V [25], dentre outros.

A Figura 2.3 mostra os processos de amostragem e quantização no exemplo de conversor analógico-digital proposto para um sinal cujo valor no instante amostrado t_0 é de 3,15 V.



Figura 2.3: Amostragem e quantização de um sinal.

Nesse conversor tomado como exemplo, os oito possíveis níveis em sua saída se estendem de 0 a 7. As amostras mais próximas de 0 V seriam arredondadas para 0. As amostras mais próximas de 1 V seriam arredondadas para o número 1. Isso se dá de maneira sucessiva até os valores de entrada mais próximos de 7 V, valor limite da entrada do conversor, que seriam convertidos para o número 7 durante a quantização. O erro de quantização representa o maior erro possível decorrente desse processo. Ainda no exemplo de conversor analógico-digital fornecido, se a saída do conversor for igual a 1, sabemos que a entrada é algum valor entre 0,5 V e 1,5 V que foi arredondado para 1. Considerando que a faixa de entrada do conversor tem amplitude igual a 1 pu, é possível escrever a equação do erro máximo de quantização, vista na Equação 2.1 [22], em que N_{bits} é o número de bits do conversor analógico-digital. Em [22], é feita uma discussão acerca da quantidade de bits necessária para um conversor analógico-digital realizar boas aproximações das grandezas do sistema de potência durante o processo de quantização. Parte dessa discussão envolve ter conhecimento dos valores de corrente nominal e de corrente prospectiva, tornando essa avaliação mais propícia após simulações da rede elétrica.

$$erro = \frac{1}{2 \times 2^{N_{bits} - 1}} \tag{2.1}$$

Observando-se a Equação 2.1, nota-se que o erro máximo de quantização, considerando o sinal normalizado em 1 pu, depende apenas da quantidade de bits do conversor A/D. Quanto maior o número de bits, menor é o erro máximo do conversor e, portanto maior é a sua precisão.

2.1.4 Fontes de alimentação

Em [22], as fontes de alimentação são descritas como um conversor CC com uma única entrada e que converte um nível mais alto de tensão (em geral 125 V CC) para múltiplas saídas em níveis mais baixos como, por exemplo, +15 V, -15 V, 5 V, etc. O barramento de entrada das fontes citadas é proveniente do sistema de baterias da subestação.

Os casos citados [22] podem não retratar a realidade encontrada em todas as subestações, em especial as subestações mais simples como as quais se pretende instalar o limitador, nicho de aplicação dessa pesquisa — por exemplo, pode ser que a entrada da fonte de alimentação do LCC seja em *Corrente Alternada* (CA). A saída da fonte de alimentação, entretanto, deve continuar sendo capaz de fornecer energia a todos os sistemas que compõem o sistema de controle, como processadores, conversores analógico-digitais, sistemas de condicionamento de sinal e afins, que em geral, operam em tensões CC baixas. É necessário avaliar os dispositivos que serão utilizados no sistema de controle antes de definir a rigor quais níveis de tensão estarão disponíveis na saída da fonte.

A alimentação dos equipamentos auxiliares da subestação é derivada do sistema de

potência através de um transformador de distribuição. Logo, é possível que eventos na rede elétrica causem distúrbios nessa alimentação. Por exemplo, curto-circuitos a jusante da subestação podem reduzir a tensão no barramento a um valor tão baixo que torne a fonte de alimentação inoperante, causando o desligamento do LCC. Portanto, para o LCC permanecer energizado durante eventos dessa natureza, é necessário que a fonte de alimentação disponha de um banco de baterias próprio que garanta a alimentação do LCC, com autonomia definida no projeto do equipamento.

Havendo um banco de baterias na fonte de alimentação do LCC, é necessário um sistema que não só faça a retificação da alimentação CA, mas também faça o gerenciamento de carga da bateria e seja capaz de alternar entre a fonte de alimentação principal e o banco de baterias conforme a necessidade.

Uma alternativa à instalação do banco de baterias na fonte do equipamento é a utilização de uma unidade de Uninterruptible Power Supply (UPS) comercial. O LCC ficaria ligado à UPS que, por sua vez, ficaria conectada à fonte de alimentação dos equipamentos auxiliares da subestação. A própria UPS seria responsável por fazer o gerenciamento de carga de suas baterias e alternar entre a fonte de alimentação principal e as baterias. Apesar dos custos extras que podem decorrer desta alternativa, ela pode ser vantajosa no sentido de simplificar o sistema do LCC, uma vez que sistemas comercialmente já disponíveis podem ser mais robustos.

2.2 Estudo de métodos de detecção de curto-circuito

E possível observar a constante utilização de algoritmos de detecção de curto-circuito nos LCCs de estado sólido ao longo da literatura [20] [26] [27], uma vez que esse equipamento transita entre seus modos de operação (normal/em curto-circuito) por meio de um controlador lógico. Entretanto, as publicações encontradas na literatura geralmente focam no limitador em si e não no algoritmo de detecção. Desta forma, os detalhes dos algoritmos de detecção de falta utilizados ou suas características de desempenho quanto à velocidade de detecção e assertividade, na maioria dos trabalhos sobre LCCs, são inexistentes ou pouco informativos.

Ao se considerar um universo além dos LCCs, encontra-se uma diversidade de algoritmos de detecção, cada qual com suas particularidades, vantagens e desvantagens [3]. Também foram considerados os trabalhos [10], [28] e outros relacionados, que abordam o problema da detecção de falta explicitando o curto espaço de tempo disponível para se identificar um defeito de forma a não limitar o universo de estudo. O objetivo desta seção é, a partir destes trabalhos, investigar os principais métodos de detecção de curto-circuito e definir potenciais algoritmos a integrar o sistema de controle do limitador. É necessária uma análise criteriosa da literatura, pois muitos dos trabalhos encontrados podem considerar recursos que não se aplicam a um LCC numa rede de distribuição. Por exemplo, muitos autores focam não na detecção de falta em si, mas na localização geográfica do defeito no sistema de potência [29] [30] [31] [32]. Outros autores desenvolvem técnicas de detecção para execução em pós-processamento [33], não documentando resultados em tempo real.

Algoritmos envolvendo aprendizado de máquina consistem em um tipo de solução amplamente encontrada na literatura acadêmica para o problema que é a detecção de curto-circuito [34]. Essa abordagem se aplica em situações em que uma base de dados está disponível porém não existe uma resposta analítica para o problema [35] ou a solução analítica requer um esforço computacional muito superior às soluções baseadas em aprendizado de máquina. A partir dos limites de corrente definidos na Seção 3.3 e das premissas adotadas para caracterizar o curto-circuito na Subseção 2.2.1, considerou-se possível conceber uma solução analítica para o problema. Embora algoritmos baseados em aprendizado de máquina possam ser computacionalmente mais eficientes, tais algoritmos serão descartados do escopo deste trabalho. A partir dos resultados de tempo e assertividade de detecção encontrados para os métodos analíticos propostos, será sugerida, como contribuição futura, a investigação de algoritmos de detecção baseados em aprendizado de máquina que possuam resultados semelhantes ou superiores a um custo de processamento reduzido.

2.2.1 Caracterização do curto-circuito e detecção

O curto-circuito é um evento que resulta da falha de isolamento em um ponto da rede elétrica sob estudo ou da ação involuntária sobre o sistema [36]. Em geral, o curto-circuito está associado à circulação de correntes muitas vezes acima do valor nominal do sistema elétrico. Neste trabalho, foi considerado que uma amplitude de corrente acima de um valor estipulado previamente, que logicamente deve ser maior do que o valor de corrente nominal do sistema elétrico em questão, caracteriza o evento de curto-circuito. Desta forma, não foram considerados eventos envolvendo faltas de alta impedância, ou seja, aquelas em que o nível de corrente durante o defeito é comparável aos valores de corrente nominais do sistema elétrico, pois este tipo de problema recebe um estudo dedicado [37]. Um evento de curto-circuito provoca uma resposta transitória em função dos componentes resistivos, indutivos e capacitivos que compõem um sistema [38]. Considerando um circuito monofásico cujos efeitos são majoritariamente indutivos e resistivos e um curto-circuito ocorrido no instante de tempo em que t = 0 s, a resposta transitória pode ser modelada conforme a Equação (2.2).

$$Vsen(\omega t + \alpha) = Ri(t) + L\frac{di}{dt}$$
(2.2)

Na Equação (2.2), V é o módulo da tensão de entrada, ω é a frequência angular do sistema, t é o tempo, α é o ângulo da tensão no instante da perturbação, i(t) é a corrente que circula pelo sistema, R é a resistência vista no ponto de medição e L é a indutância do sistema. A solução dessa equação em função da corrente pode ser vista na Equação (2.3).

$$i(t) = \frac{V}{|Z|} [sen(\omega t + \alpha - \theta) - e^{-\frac{Rt}{L}}sen(\alpha - \theta)]$$
(2.3)

Na Equação (2.3), |Z| é o módulo da impedância complexa composta pela resistência R e pela indutância L e θ é o ângulo desta impedância. Nota-se, na equação, dois termos dependentes do tempo: um termo oscilatório, caracterizado pela operação seno em função do tempo t; e um termo CC, caracterizado pela operação de exponenciação em função do tempo t. O resultado é uma forma de onda composta pela superposição das duas funções. Um exemplo dessa forma de onda pode ser visto na Figura 2.4.



Figura 2.4: Exemplo de transitório de corrente.

A Figura 2.4 mostra um sinal de corrente em regime permanente que, no instante

 $t = 0, 10 \ s$, sofre uma perturbação decorrente de uma alteração no circuito elétrico, aumentando sua amplitude. Após a perturbação, a forma de onda de corrente entra em regime transitório e assume um formato composto pelas componentes oscilatória e exponencial e que pode ser modelado pela Equação (2.3). Após, aproximadamente, 0, 1 s, o circuito elétrico retorna ao seu estado original e observa-se a redução da amplitude de corrente para seu valor inicial.

Também existe uma resposta transitória decorrente da perturbação nos geradores eletromecânicos do sistema de potência. Tal resposta transitória provoca uma oscilação no valor da frequência angular ω . Entretanto, cabe uma ponderação se, no sistema sob estudo, a perturbação é grande o suficiente para provocar um impacto relevante nos geradores.

Em [20], o autor mostra os processos que, de alguma forma, se relacionam ao processo de detecção, conforme apresentado na Figura 2.5. Adota-se a premissa de que a entrada desse diagrama de blocos — as leituras de tensão e corrente do sistema de potência — é composta por amostras dos valores instantâneos da rede tomadas tal como é especificado na subseção 2.1.3. As amostras de tensão e corrente são pré-processadas por um bloco que extrai informações relevantes como amplitude, desequilíbrio, frequência, ângulo de fase, conteúdo harmônico, etc. As informações de saída desse bloco são processadas pelo bloco de detecção de curto-circuito, responsável por um indicativo da presença de faltas no sistema. Muitos trabalhos propõem, ainda, algoritmos para identificar as fases da rede que participam da falta. Outros propõem um bloco de localização geográfica do defeito na rede, mas esse tema não será aprofundado, pois a distância da falta não é um fator influente na atuação do LCC.



Figura 2.5: Processos relacionados à detecção de falta encontrados na literatura.

O bloco de pré-processamento pode embarcar algoritmos de sincronismo [28], filtragem

[39], transformação modal [28] [40] [41] e decomposição em componentes de frequência [40] [41] [42] [43] [44] [45]. Por transformação modal, entende-se a decomposição do sinal trifásico em componentes simétricas, componentes alfa-beta-zero ou componentes de eixo direto, em quadratura e zero. Nos trabalhos voltados para análise de componentes de frequência, observou-se a decomposição do sinal através das transformadas de Fourier e de wavelet. Todos esses temas são extensos na literatura acadêmica e deve haver foco para estudá-los sem se distanciar do âmbito da detecção de curto-circuito.

2.2.2 Transformada Discreta de Fourier

Alguns dos algoritmos de detecção de curto-circuito relatados em [20] se baseiam no comportamento da componente fundamental do sinal de corrente [42] [46] ou nas componentes harmônicas [47]. Em [10] também é comentado sobre a extração da componente fundamental de frequência do sinal de corrente para detecção de curto-circuito. Para exemplificar a composição de um sinal de corrente a partir de componentes de diferentes frequências, a Figura 2.6 mostra um sinal com conteúdo harmônico em regime permanente. Trata-se de uma componente fundamental em 60 Hz com 1 pu de valor de pico somada a outras duas componentes: uma a 180 Hz com valor de pico igual a 0,4 pu e outra a 240 Hz com valor de pico igual a 0,2 pu.



Figura 2.6: Composição do sinal no domínio do tempo.

A Transformada de Fourier e sua contraparte discreta, a Discrete Fourier Transform
(DFT) possibilitam analisar as diferentes componentes de frequência contidas em um sinal em regime permanente. As duas transformadas, embora possuam conceitos semelhantes, se diferenciam pois na transformada contínua tanto a entrada quanto a saída são funções definidas em domínios contínuos enquanto que, na sua contraparte discreta, as funções são definidas em domínios discretos, o que a torna particularmente conveniente para implementação computacional. A análise realizada por meio da DFT fornece a amplitude e o ângulo de defasamento das componentes de frequência do sinal, tornando possível saber a amplitude da componente fundamental e compará-la com um valor de referência para acusar uma condição de curto-circuito ou de operação normal. O cálculo da DFT é feito aplicando a Equação (2.4) [48].

$$X[k] = \sum_{n=0}^{N-1} x[n] \ e^{\frac{-j2\pi kn}{N}}$$
(2.4)

A variável x representa o valor instantâneo do sinal tratado para cada instante n amostrado, sendo $n \in \mathbb{Z}$. O somatório é tomado da amostra de índice zero (n = 0)até a amostra de índice N - 1, em que N é o número total de amostras analisadas. A princípio, é necessário que as N amostras contenham um ciclo completo de sinal de interesse. A variável k é o índice da componente de frequência que se deseja calcular, sendo k = 1 a componente fundamental do sinal, k = 0 a componente CC e $k \ge 2$ as demais componentes harmônicas do sinal. O valor de saída da transformada para uma determinada componente no domínio da frequência é representado por X[k], um valor complexo que carrega uma informação da amplitude e ângulo de fase [49]. O número de Euler e o operador imaginário $\sqrt{-1}$ são representados por $e \in j$, respectivamente.

O algoritmo Fast Fourier Transform (FFT) é comumente utilizado para implementar, de forma computacionalmente eficiente, a DFT [49]. Uma aplicação da FFT foi feita no software Octave [50], em que o sinal original da Figura 2.6 foi decomposto em componentes de Fourier (X[k]) e suas amplitudes foram exibidas no domínio da frequência, como é ilustrado na Figura 2.7. Analisando o gráfico da Figura 2.7, é possível identificar o valor da amplitude de cada componente harmônica do sinal. Apenas as primeiras componentes de saída da transformada são exibidas, para facilitar a visualização.

A necessidade da amostragem de um ciclo completo do sinal de interesse impõe uma certa limitação para utilização dos algoritmos baseados em DFT em função da velocidade para detecção de faltas [10]. Em [42] foi utilizada uma DFT para detecção de falta, levando ao menos 16,67 *ms* para tomar as amostras de corrente necessárias em um sistema em



Figura 2.7: Sinal decomposto no domínio da frequência.

60 Hz e, então, poder indicar ou não a presença de falta. No mesmo trabalho, uma DFT modificada de meio ciclo — Half Cycle Discrete Forier Transform (HCDFT) — foi utilizada para remover as componentes harmônicas e de corrente contínua, diminuindo o tempo de detecção para 8, 33 ms. Para obter os fasores da componente fundamental e dos harmônicos, com o intuito de classificar os tipos de falta, o método HCDFT foi aplicado nos trabalhos de [44] [46] [51]. Outras formas de DFT foram aplicadas em [52] e [53] para melhor estimar o fasor da fundamental, sendo mais eficiente na eliminação de ruídos e outros erros na medição.

2.2.3 Método dos valores instantâneos de corrente

O Método dos Valores Instantâneos de Corrente (MVIC) faz uma simples comparação entre o valor de corrente mais recente amostrado da rede elétrica e um valor constante no tempo admitido como limite de corrente. Em [10], é utilizado um contador que incrementa seu valor em 1 a cada leitura acima do limite e só indica a ocorrência de curto-circuito ao ultrapassar um número preestabelecido de leituras acima do limite, aumentando a confiabilidade do algoritmo. Além desse contador, com o intuito de distinguir uma falta de surtos transitórios decorrentes de energizações de bancos de capacitores e entradas de transformadores, o autor implementa um método para calcular a derivada da corrente entre duas amostras consecutivas uma vez que seu valor é maior nos casos de falta do que nos outros. No momento em que o contador atinge o número limite de leituras de curto-circuito, a derivada é calculada e, caso também esteja acima do limite, o algoritmo indica a ocorrência de uma falta. Para o algoritmo sinalizar o final do curto-circuito, é necessário que ambos os valores instantâneos de corrente e o diferencial estejam abaixo dos limites preestabelecidos.

O valor de derivada máxima pode ser calculado a partir do valor de corrente máxima admitida para o sistema, conforme mostrado na Equação (2.6), deduzida a partir da corrente no sistema, mostrada na Equação (2.5). Nessas equações, I é a amplitude da corrente, ω é a frequência angular da rede, θ é uma defasagem em relação a algum referencial angular e t é o tempo.

$$i(t) = Isen(\omega t + \theta) \tag{2.5}$$

$$\frac{di(t)}{dt} = \omega \ Icos(\omega t + \theta) \tag{2.6}$$

Na Equação (2.6), ao se fazer $\omega t = -\theta$, tem-se o valor máximo para derivada de corrente, visto na Equação (2.7).

$$max\left\{\frac{di(t)}{dt}\right\} = \omega \ I \tag{2.7}$$

O autor em [10] menciona que, caso seja utilizada uma aproximação de derivada, como na Equação (2.8), um erro numérico pode ocorrer em função do intervalo de tempo entre amostras Δt muito pequenas.

$$\frac{di(t)}{dt} \approx \frac{i(t) - i(t_0)}{\Delta t} \tag{2.8}$$

Para contornar esse problema, é possível substituir a Equação (2.7) na Equação (2.8) e calcular uma difereça de corrente, conforme visto na Equação (2.9).

$$\Delta t \ I\omega = i[n] - i[n-1] \tag{2.9}$$

A Figura 2.8, gerada no *software* Octave [50], mostra uma sinergia entre o diferencial de corrente e o contador de amostras acima do limite. No gráfico superior, estão as amostras do módulo da corrente de um sistema e uma falta é aplicada no instante 0, 1 s, fazendo a amplitude do sinal variar de 1 *pu* para 5 *pu*. O gráfico inferior mostra o módulo da diferença de corrente calculado com base nos valores amostrados do gráfico anterior.

No primeiro instante após a ocorrência da falta, aos 0,1 s, verifica-se que o limite de corrente estabelecido é ultrapassado, iniciando o contador. Quando o contador atinge seu limite, por exemplo, três amostras, avalia-se o diferencial de corrente e, estando acima do limite, a falta é indicada. Se for analisada uma amostra tomada durante a falta e em um instante em que o sinal senoidal de corrente está próximo do cruzamento por zero, percebe-se que seu valor em módulo está abaixo do valor limite estipulado. Entretanto, nesses pontos, verifica-se que o diferencial entre duas amostras consecutivas permanece alto, logo o algoritmo continua a indicação de condição de falta. Da mesma forma, quando o diferencial de corrente está passando pelo cruzamento por zero, os valores instantâneos de corrente estão acima do limite preestabelecido, mantendo a indicação de curto-circuito.



Figura 2.8: Demonstração da sinergia entre o Contador de Leitura de Falta e o Diferencial de Corrente.

Outras condições e ferramentas auxiliares, como os filtros digitais descritos na Seção 2.3, podem ser implementadas para evitar erros no acionamento do limitador decorrentes de componentes harmônicas, ruídos e eventos transitórios do sistema que dificultam a análise. Em [10], além do diferencial de corrente para distinguir transitórios de energizações do sistema, um filtro analógico passa-baixa foi utilizado para eliminar componentes de alta frequência.

2.2.4 Método dos Mínimos Quadrados

O Método dos Mínimos Quadrados (MMQ) é utilizado para estimar a magnitude e a fase de um sinal amostrado. O autor dá início ao raciocínio escrevendo a função da Equação (2.10) na forma da Equação (2.11). Nas equações, i(t) é um sinal de corrente puramente senoidal no tempo, ω_0 é frequência angular fundamental da rede, t é o tempo e I, I_c e I_s são amplitudes de corrente.

$$i(t) = I \cos(\omega_0 t + \theta) \tag{2.10}$$

$$i(t) = I_c \cos(\omega_0 t) + I_s \sin(\omega_0 t)$$
(2.11)

Ruídos, componentes harmônicas, transitórios e quaisquer outros distúrbios que incidam sobre o sinal da Equação (2.10) introduzem erro na formulação dessas equações e, não sendo eliminados ou mitigados, podem invalidar os resultados obtidos. Como esses fenômenos podem ocorrer em sinais amostrados em uma rede elétrica real, a forma de lidar com cada um deles será discutida ao longo da formulação do problema.

A amplitude do sinal I pode ser calculada por meio das componentes $I_c \in I_s$, conforme mostra a Equação (2.12).

$$I = \sqrt{I_c^2 + I_s^2}$$
 (2.12)

A partir da Equação (2.11), é possível descrever a corrente de dois instantes de tempo separados por um intervalo Δt , $i(t_0)$ e $i(t_{-1} = t_0 - \Delta t)$, através da Equação (2.13).

$$i(t_0) = I_c \cos(\omega_0 \ t_0) + I_s \ sen(\omega_0 \ t_0)$$

$$i(t_{-1}) = I_c \cos(\omega_0 \ (t_0 - \Delta t)) + I_s \ sen(\omega_0 \ (t_0 - \Delta t))$$

(2.13)

Reescrevendo a Equação (2.13) no domínio do tempo discreto e em notação matricial, obtém-se a Equação (2.14).

$$\begin{bmatrix} i[n]\\ i[n-1] \end{bmatrix} = \begin{bmatrix} \cos(\omega_0 \ t[n]) & \sin(\omega_0 \ t[n])\\ \cos(\omega_0 \ t[n-1]) & \sin(\omega_0 \ t[n-1]) \end{bmatrix} \begin{bmatrix} I_c\\ I_s \end{bmatrix}$$
(2.14)

Na Equação (2.14), a variável n indica uma amostra de um sinal. É possível fixar

seu valor na matriz com os elementos seno e cosseno, de forma eles sejam constantes no tempo, sem perda de generalização. Uma possível interpretação da Equação (2.11) é a decomposição do sinal i(t) em duas componentes defasadas em 90°. A variação do tempo tfaz a rotação do referencial angular em que o sinal de corrente é decomposto, de forma que as componentes I_c e I_s sejam constantes. Fixar esse referencial faz com que as componentes I_c e I_s variem ao longo do tempo, entretanto, o módulo dessas componentes calculado pela Equação (2.12) permanece o mesmo. Sendo a matriz de senos e cossenos constante, surgem vantagens do ponto de vista computacional, pois não é necessário recalcular seus elementos a cada instante de tempo. Para t[n] = 0, reescreve-se a Equação (2.14) na forma da Equação (2.15).

$$\begin{bmatrix} i[n]\\ i[n-1] \end{bmatrix} = \begin{bmatrix} \cos(0 \ \omega_0) & \sin(0 \ \omega_0)\\ \cos(-\Delta t \ \omega_0) & \sin(-\Delta t \ \omega_0) \end{bmatrix} \begin{bmatrix} I_c\\ I_s \end{bmatrix}$$
(2.15)

Sabendo os valores das amostras i[n] e i[n-1], é possível determinar as amplitudes $I_c e I_s$. Entretanto, as amostras de corrente, em sistemas reais, contém ruídos que podem invalidar a Equação (2.15), conforme mostra a Equação (2.16).

$$\begin{bmatrix} i[n]\\ i[n-1] \end{bmatrix} = \begin{bmatrix} \cos(0 \ \omega_0) & \sin(0 \ \omega_0)\\ \cos(-\Delta t \ \omega_0) & \sin(-\Delta t \ \omega_0) \end{bmatrix} \begin{bmatrix} I_c\\ I_s \end{bmatrix} + \begin{bmatrix} \epsilon[n]\\ \epsilon[n-1] \end{bmatrix}$$
(2.16)

Na Equação (2.16), o sinal $\epsilon[n]$ representa um erro oriundo de um ruído de natureza estocástica amostrado. Não é mais possível resolver o sistema linear, pois, a priori, não se sabe o valor do sinal $\epsilon[n]$. Entretanto, se estiverem disponíveis N > 2 amostras de corrente, conforme mostra a Equação (2.17), é possível empregar o MMQ de forma obter a estimativa de I_c e I_s que resulte no sinal de erro de menor valor médio quadrático.

$$\begin{bmatrix} i[n] \\ i[n-1] \\ i[n-2] \\ \dots \\ i[n-(N-1)] \end{bmatrix} = \begin{bmatrix} \cos(0 \ \omega_0) & \sin(0 \ \omega_0) \\ \cos(-1\Delta t \ \omega_0) & \sin(-1\Delta t \ \omega_0) \\ \cos(-2\Delta t \ \omega_0) & \sin(-2\Delta t \ \omega_0) \\ \dots & \dots \\ \cos(-(N-1)\Delta t \ \omega_0) & \sin(-(N-1)\Delta t \ \omega_0) \end{bmatrix} \begin{bmatrix} I_c \\ I_s \end{bmatrix}$$
(2.17)

Na Equação (2.17), N representa o número de amostras utilizadas pelo MMQ. Quanto maior o seu valor, melhor a capacidade do método de rejeitar ruídos, entretanto, mantendo fixa a frequência de amostragem, o tempo para se aquisitar todas as amostras necessárias aumenta. Reescrevendo a Equação (2.17) na sua forma compacta, têm-se:

$$\left[i[n]\right]_{Nx1} = \left[S\right]_{Nx2} \left[I\right]_{2x1} \tag{2.18}$$

Na Equação (2.18), [i[n]] é a matriz-coluna com as amostras de corrente, [I] é a matrizcoluna com as componentes $I_c \in I_s$ que se deseja calcular e [S] é a matriz com os elementos seno e cosseno. Foi utilizado um subíndice para acompanhar a dimensão das matrizes. Na Equação (2.19), aplica-se o MMQ através do cálculo da pseudoinversa desta matriz para resolver o problema.

$$\left[I\right]_{2x1} = \left(\left[S\right]^{T}\left[S\right]\right)_{2x2}^{-1} \left[S\right]_{2xN}^{T} \left[i[n]\right]_{Nx1}$$
(2.19)

Com a Equação (2.19), são calculados os valores das componentes I_c e I_s e, a partir deles, é possível obter a amplitude do sinal de corrente por meio da Equação (2.12). Entretanto, ainda é necessário discutir algumas das restrições impostas para o algoritmo. As mudanças abruptas na amplitude do sinal de corrente são fenômenos naturais de uma falta e um algoritmo dedicado à sua detecção que lide mal com esse fenômeno pode ser ineficaz.

A Figura 2.9 mostra a disposição de um total de dezesseis amostras tomadas ao longo de um período de sinal da rede elétrica indo de n = 0 a n = 15. O sinal de corrente apresenta a ocorrência de uma falta no instante da amostra número 5. Para a análise proposta, supõe-se que valores de amplitude acima de 2 pu caracterizam uma falta. Se as amostras de 1, 2 e 3 fossem tomadas para estimar a amplitude do sinal de corrente e averiguar a presença de falta, as condições em análise do algoritmo de estimação estariam satisfeitas e, para o sinal apresentado, não haveria erro grosseiro, sendo possível caracterizar um estado de operação normal, ou seja, sem defeitos. Da mesma forma, caso fossem tomadas as amostras 10, 11 e 12, as condições do algoritmo estariam satisfeitas e seria possível caracterizar um sinal de amplitude elevada, ou seja, uma sobrecorrente. Os pontos sensíveis desse algoritmo seriam os cálculos efetuados com os conjuntos de amostras $\{3, 4, 5\}$ e $\{4, 5, 6\}$. Os cálculos de estimação de amplitude seriam realizados com uma composição de dados pré-falta e dados pós-falta, levando a resultados que não caracterizam adequadamente nenhum dos dois estados. Portanto, para as condições consideradas, é necessário que sejam tomadas, no mínimo, três amostras do período pós-falta para uma avaliação correta da sobrecorrente. Cabe notar que, ainda que uma análise muito semelhante seja feita em [22], a variação instantânea de amplitude

mostrada na Figura 2.9 pode não condizer com um cenário real, em que haveria uma resposta transitória do sistema de potência. Na prática, dependendo da frequência de amostragem e da duração do transitório, pode ser que algumas amostras sejam tomadas durante esse período, levando a um número de amostras necessárias superior a três.



Figura 2.9: Leitura de sinal que contém a ocorrência de uma falta.

Outra restrição adotada para o MMQ foi quanto a existência de componentes harmônicas no sinal de corrente. Caso estejam presentes, a Equação (2.10) deixa de ser verdadeira, ocasionando erros de natureza determinística no algoritmo. O autor de [22] oferece uma forma de incorporar componentes harmônicas na formulação do problema, generalizando a análise feita a partir da Equação (2.10) e levando à Equação (2.20).

$$i(t) = \sum_{h=1}^{M} I_h \cos(h \,\omega_0 t \,+\,\theta_h)$$
(2.20)

Na Equação (2.20), h é a ordem da harmônica que está se considerando no sinal, I_h é a amplitude dessa harmônica, θ_h é seu o ângulo e M é a mais alta ordem harmônica que se deseja incorporar na análise. Com essa generalização, reescreve-se a Equação (2.11) e a Equação (2.12), dando origem à Equação (2.21) e à Equação (2.22), respectivamente.

$$i(t) = \sum_{h=1}^{M} I_{c,h} \cos(h \,\omega_0 \, t) + I_{s,h} \, sen(h \,\omega_0 \, t)$$
(2.21)

$$I_h = \sqrt{I_{c,h}^2 + I_{s,h}^2} \tag{2.22}$$

A Equação (2.21) decompõe cada componente harmônica do sinal de corrente em duas componentes, uma seno e outra cosseno. Já a Equação (2.22) fornece uma forma de calcular a amplitude de cada componente harmônica do sinal baseando-se na amplitude das componentes seno e cosseno dessa harmônica. Definindo-se as funções $s_{c,h}(n) =$ $I_{c,h} \cos(-h\omega_0 n\Delta t) \in s_{s,h}(n) = I_{s,h} \sin(-h\omega_0 n\Delta t)$ e reproduzindo o raciocínio realizado anteriormente, reescreve-se a Equação (2.16) na sua forma generalizada, conforme é mostrado na Equação (2.23).

$$\begin{bmatrix} i[n] \\ i[n-1] \\ i[n-2] \\ \vdots \\ i[n-(N-1)] \end{bmatrix} = \begin{bmatrix} s_{c,1}(1) & s_{s,1}(1) & \dots & s_{c,M}(1) & s_{s,M}(1) \\ s_{c,1}(2) & s_{s,1}(2) & \dots & s_{c,M}(2) & s_{s,M}(2) \\ s_{c,1}(3) & s_{s,1}(3) & \dots & s_{c,M}(3) & s_{s,M}(3) \\ \vdots & \vdots & \vdots & \ddots & \vdots \\ s_{c,1}(N-1) & s_{s,1}(N-1) & \dots & s_{c,M}(N-1) & s_{s,M}(N-1) \end{bmatrix} \begin{bmatrix} I_{c,1} \\ I_{s,1} \\ \vdots \\ I_{c,N} \\ I_{s,N} \end{bmatrix}$$
(2.23)

A Equação (2.23) é uma generalização da Equação (2.16) contemplando, além da componente fundamental, as componentes harmônicas que se julgar necessário incorporar na análise do problema. Tal como foi realizado com a Equação (2.16), calcula-se a melhor estimativa possível das componentes $I_{c,h}$ e $I_{s,h}$ aplicando-se a pseudoinversa da Equação (2.23). O autor de [22] comenta que, para que o processo de estimação ocorra com sucesso, é necessário que o número de amostras seja maior ou igual ao dobro do número de harmônicas consideradas.

Em [22], também é mencionada uma forma de se rejeitar componentes CC do sinal de corrente, incluindo uma estimativa na Equação (2.15) a partir da Equação (2.24). Nota-se que a Equação (2.24) destoa das demais pois, sendo exponencial, não é adequado fazer sua decomposição em termos de seno e cosseno. O mais propício é estimar o valor de amplitude I_0 e a constante de decaimento R/L.

$$i(t) = I_0 \ e^{-(R/L)t} \tag{2.24}$$

2.2.5 Método baseado na Equação Diferencial Ordinária do sistema

O *Método das Equações Diferenciais Ordinárias* (MEDO), descrito em [22], propõe-se a estimação da impedância da rede vista pelo ponto de medição através dos sinais de tensão e corrente aferidos neste ponto. No caso do LCC, o ponto de medição é o próprio equipamento, instalado na subestação de distribuição. Estipula-se um valor de referência, por exemplo, $0, 5 \ pu$, e, caso a impedância estimada esteja abaixo deste valor, indica-se curto-circuito. Os parâmetros são estimados a partir das equações diferenciais que modelam uma linha curta, como pode ser visto na Equação 2.25.

$$v(t) = L\frac{di(t)}{dt} + Ri(t)$$
(2.25)

Conhecendo os sinais tensão e corrente da rede elétrica, é possível resolver a Equação (2.25) para estimar a impedância da rede. Entretanto, no sistema de controle, estão disponíveis apenas amostras desses sinais, enquanto que a Equação (2.25) contém sinais de tempo contínuo e derivadas desses sinais. Portanto, é necessário discretizá-la e propõe-se utilizar o método trapezoidal para resolver a EDO. Desta forma, transforma-se a Equação (2.25) em uma equação algébrica com sinais em tempo discreto. Em [54], o raciocínio do método trapezoidal para resolução de uma EDO parte da Equação (2.26).

$$y(x_{n+1}) - y(x_n) = \int_{x_n}^{x_{n+1}} \frac{dy(x)}{dx} dx$$
 (2.26)

Na Equação (2.26), x é uma variável independente real e y é a variável dependente, também real. O próximo passo é encontrar uma aproximação numérica para resolver a integral no lado direito da Equação. Segundo [54], é possível realizar uma aproximação tal como na Equação (2.28).

$$\int_{a}^{b} f(x)dx \approx \frac{f(a) + f(b)}{2}(b - a)$$
 (2.27)

Na Equação 2.27, $a \in b$ são duas abscissas genéricas, f é uma função real de $x \in x$ é uma variável independente no domínio dos números reais. Substituindo a Equação (2.27) na Equação (2.26), surge a Equação (2.28).

$$y(x_{n+1}) - y(x_n) \approx \frac{y(x_n) + y(x_{n+1})}{2}(x_{+1} - x_n)$$
 (2.28)

A Equação (2.28) relaciona as variáveis x e y em domínios discretos. É um caso diferente do lado direito da Equação (2.25) e da Equação (2.26), que contém funções contínuas e suas derivadas. Para aplicar essa discretização na Equação (2.25), propõe-se sua reformulação, tal como mostrado na Equação (2.29).

$$\frac{di(t)}{dt} = \frac{v(t) - Ri(t)}{L} \tag{2.29}$$

A Equação (2.29) é semelhante à Equação (2.25), sendo a única diferença entre ambas seus termos rearranjados. A Equação (2.30) mostra a aplicação da Equação (2.26) na Equação (2.29).

$$i[n+1] - i[n] = \int_{t[n]}^{t[n+1]} \frac{di(t)}{dt}$$
(2.30)

Com o auxílio da Equação (2.29), é possível resolver numericamente a integral da Equação (2.30), conforme mostrado na Equação (2.31).

$$i[n+1] - i[n] \approx \frac{t[n+1] - t[n]}{2} \left(\frac{v[n+1] - Ri[n+1]}{L} + \frac{v[n] - Ri[n]}{L} \right)$$
(2.31)

A Equação (2.31) relaciona sinais de tensão e corrente no tempo discreto. Os termos da equação relativos ao tempo podem ser substituídos em função do tempo de amostragem Δt e os sinais podem ser atrasados em um período de amostragem, de forma a manter a causalidade do sistema, conforme mostrado na Equação (2.32).

$$i[n] - i[n-1] \approx \frac{\Delta t}{2} \left(\frac{v[n] - Ri[n]}{L} + \frac{v[n-1] - Ri[n-1]}{L} \right)$$
(2.32)

Rearranjando os termos da Equação (2.32), é possível escrever a Equação (2.33), reproduzindo o equacionamento formulado em [22]. Considerando o erro de aproximação suficientemente pequeno, o símbolo de aproximação foi substituído pelo sinal de igualdade.

$$\frac{\Delta t}{2}(v[n] + v[n-1]) = R\frac{\Delta t}{2}(i[n] + i[n-1]) + L(i[n] - i[n-1])$$
(2.33)

Na Equação (2.33), assume-se que os sinais discretos de tensão e corrente são conhecidos. É necessário calcular a resistência R e a indutância L do sistema para obter a impedância da linha, entretanto, tendo duas variáveis e uma equação, o sistema de equações é indeterminado e não é possível obter um valor numérico para essas grandezas. Para obter um sistema determinado, [22] escreve a Equação (2.33) para dois instantes de tempo, n e n - 1, dando origem ao sistema da Equação (2.34).

$$\begin{bmatrix} \frac{\Delta t}{2}v[n]\\ \frac{\Delta t}{2}v[n-1] \end{bmatrix} = \begin{bmatrix} \frac{\Delta t}{2}(i[n]+i[n-1]) & (i[n]-i[n-1])\\ \frac{\Delta t}{2}(i[n-1]+i[n-2]) & (i[n-1]-i[n-2]) \end{bmatrix} \begin{bmatrix} R\\ L \end{bmatrix}$$
(2.34)

O sistema da Equação (2.34) é determinado e possibilita o cálculo da resistência R e da indutância L do sistema. Com isso, é possível calcular a impedância Z do sistema através da Equação (2.35).

$$Z = \sqrt{R^2 + (2\pi f L)^2} \tag{2.35}$$

Na Equação (2.35), Z é a impedância da linha e f é a frequência do sistema (60 Hz, no sistema de potência brasileiro). Ruídos e componentes harmônicas nos sinais de tensão e corrente amostrados da rede elétrica podem ser fontes de erro no cálculo da resistência e da indutância do sistema. Para mitigar o efeito dos ruídos, [22] propõe a tomada de várias amostras de tensão e corrente ao longo do tempo, conforme é mostrado na Equação (2.36). Tendo um sistema sobredeterminado, é possível calcular o valor de R e L que melhor se ajustam às amostras de tensão e corrente. A operação N-1 foi substituída pela variável M.

$$\begin{bmatrix} \frac{\Delta t}{2}v[n] \\ \frac{\Delta t}{2}v[n-1] \\ \dots \\ \frac{\Delta t}{2}v[n-M] \end{bmatrix} = \begin{bmatrix} \frac{\Delta t}{2}(i[n]+i[n-1]) & (i[n]-i[n-1]) \\ \frac{\Delta t}{2}(i[n-1]+i[n-2]) & (i[n-1]-i[n-2]) \\ \dots & \dots \\ \frac{\Delta t}{2}v[n-M] \end{bmatrix} \begin{bmatrix} R \\ L \end{bmatrix}$$

$$\begin{bmatrix} R \\ L \end{bmatrix}$$

$$(2.36)$$

A partir da Equação (2.36), é possível calcular sua pseudo-inversa para estimar os valores das variáveis $R \in L$. Em [22], não é citada, diretamente, uma forma de lidar com componentes harmônicas na estimação dessas grandezas, entretanto, é possível propor técnicas de filtragem digital para mitigar esse problema.

Se o alimentador analisado não possuir características semelhantes a uma linha R-L em série, esse método pode apresentar erros caso seja utilizada a Equação (2.25) para modelagem, pois a leitura da corrente i(t) não assimila as componentes não-fundamentais de forma correta. Em [22], o autor propõe outras modelagens que podem ser consideradas com o intuito de resolver tal problema. Uma delas é a modelagem de uma linha de transmissão curta com capacitância em derivação, conforme é mostrado na Figura 2.10.



Figura 2.10: Linha de transmissão curta com capacitância em derivação.

A Figura 2.10 mostra a representação monofásica de uma linha de transmissão curta com resistência R, indutância L e capacitância em derivação C ligada a um barramento infinito com tensão v(t). Assume-se a circulação de uma corrente i(t) na saída da fonte. Em [22], o autor mostra formas de se relacionar tensão, corrente, resistência, capacitância e indutância envolvidos no circuito da Figura 2.10 através de equações diferenciais e suas respectivas resoluções através de métodos numéricos. Entretanto, neste trabalho, a princípio, considera-se mais adequado observar os resultados da modelagem de linha curta por ser um equacionamento mais simples.

2.2.6 Enhanced Phase-Locked Loops

Os algoritmos de sincronismo estimam a frequência da rede elétrica e o ângulo de referência do sistema [23], podendo os desvios da frequência nominal indicar que o sistema está com baixo carregamento, alto carregamento ou até mesmo estar em condição de curto-circuito [38]. Através de uma estimativa do ângulo de referência do sistema, é possível obter o valor máximo que poderia ser admitido para uma amostra de corrente em determinado instante de tempo ou criar uma referência angular para a Transformada de Park e, por meio dela, obter a amplitude do sistema nesse instante de tempo. Um desses algoritmos, que possui diversas variações, é o *Phase-Locked Loop* (PLL) [55] [56].

A Figura 2.11 mostra um sinal, podendo ser de tensão ou de corrente, de uma fase de um sistema trifásico a 60 Hz. Os sinais das três fases desse sistema são aplicados a um algoritmo de PLL e os sinais esperados na sua saída são mostrados em seguida. Nota-se que a estimativa de frequência é feita de forma indireta, através da estimativa de frequência angular, e leva alguns ciclos para estabilizar no valor correto. Na Figura 2.11, o valor inicial da estimativa foi de 376 rad/s quando na verdade espera-se que o sinal esteja a 376, 99 rad/s, condizente com uma rede elétrica com frequência nominal de 60 Hz. Esse valor foi escolhido para se demonstrar que o algoritmo possui resposta transitória a variações abruptas de frequência, conforme se constata na figura. A estimativa de referência angular do sistema varia de 0 rad a 2π rad e, após atingir esse valor, é subtraída de 2π rad.



Figura 2.11: Sinal da fase de referência, frequência estimada do sistema e ângulo estimado.

O PLL possui diversas implementações, conforme é possível observar em algumas revisões bibliográficas disponíveis sobre o tema [55] [56]. Cada implementação traz aprimoramentos em relação às anteriores no sentido de tornar a exatidão e a precisão do algoritmo imune a ruídos, distorção harmônica, desequilíbrio de fase e componentes CC e/ou aumentar a eficiência computacional do processo.

Em [23], o autor apresenta uma série de malhas de controle que implementam PLLs monofásicos e trifásicos, além de discussões acerca da implementação computacional dessas malhas. Os PLLs trifásicos apresentados, em sua maioria, se baseiam na Transformada de Park e consideram a possibilidade da utilização da Transformada de Clarke como forma de aumento de eficiência computacional. A Figura 2.12 apresenta uma das topologias de PLL propostas, denominada *Enhanced Phase-Locked Loop* (EPLL). O algoritmo considera que o sinal trifásico de entrada está livre de componentes harmônicas e busca reproduzir esse sinal a partir da estimativa da amplitude, da frequência e do ângulo de cada fase. A topologia em questão se divide em dois tipos de bloco: blocos de núcleo, em que são realizadas as estimativas de ângulo e amplitude de uma das fases; e um bloco de estimação de frequência.

Na Figura 2.12, são empregados três blocos do tipo núcleo, sendo um para cada fase do sistema de potência. O sinal de entrada é representado pela variável u, podendo tanto ser



Figura 2.12: Topologia do EPLL.

um sinal de tensão quanto um sinal de corrente. A variável y representa o sinal de saída dos blocos, a variável e representa o sinal de erro, a variável ω_e representa a frequência angular estimada, $\Delta \omega$ é o erro de estimação da frequência angular, ω_0 é a frequência angular nominal, x é uma variável interna dos blocos e μ_2 é uma constante de integração. Os índices $A, B \in C$ são utilizados para se indicar a fase do sinal. A saída y de cada núcleo é o sinal de entrada da fase correspondente reconstruído a partir das estimações de sua amplitude, frequência e ângulo. Enquanto a estimativa de frequência pode ser observada no lado direito da figura, as estimativas de amplitude e ângulo de cada fase são variáveis internas dos blocos do tipo núcleo. A Figura 2.13 mostra o conteúdo de um núcleo.



Figura 2.13: Interior de um dos núcleos do EPLL.

Na Figura 2.13, nota-se que a entrada de um núcleo é o sinal de erro observado na Figura 2.12. Os sinais y, $x \in \omega_e$ também são os mesmos sinais da Figura 2.12. Os sinais de amplitude e ângulo são $A \in \phi$, respectivamente. O índice *fase* foi utilizado para ressaltar que o conjunto de sinais envolvidos na Figura 2.13 pode ser de qualquer uma

das três fases, seja ela A, B ou C. Os blocos com o operador × realizam uma operação de multiplicação entre os sinais de entrada, o bloco com o operador ÷ realiza uma divisão do sinal que "entra" a esquerda do bloco pelo sinal que entra por baixo e os blocos *sen* e *cos* realizam operações trigonométricas de seno e cosseno, respectivamente. As variáveis $\mu_1 e \mu_3$ representam constantes de integração. Nota-se, pelas operações envolvidas, que se trata de uma malha de controle não-linear.

O autor de [23] se aprofunda nos conceitos envolvidos nas malhas de controle do EPLL, incluindo as formas de se obter bons valores para as constantes de integração μ_1 , μ_2 e μ_3 . A presença de componentes harmônicas ou componentes de corrente contínua no sinal trifásico de entrada causaria erros nas estimações realizadas pelo EPLL e, por isso, o autor de [23] discute formas de estimá-las. Considerando essas componentes, o sinal reconstruído é composto não só pelas componentes fundamentais, mas também por componentes de corrente contínua e componentes harmônicas presentes no sinal de entrada. Embora o autor não aborde a aplicação do EPLL no problema de detecção de curto-circuito, se o sinal de entrada for um sinal de corrente, é possível utilizar a estimativa de amplitude neste processo, desde que seja suficientemente rápida e assertiva.

2.3 Filtros digitais

O processo de filtragem, no contexto de processamento de sinais, consiste na retirada ou atenuação de componentes de frequência indesejadas que compõem um sinal através de sistemas denominados como filtros. Os filtros podem ser analógicos ou digitais [49]. A implementação dos filtros analógicos é feita em *hardware*, utilizando componentes de circuito como resistores, capacitores, amplificadores operacionais e outros. A Figura 2.14 traz a representação de uma implementação de filtro analógico passa-baixa de primeira ordem utilizando resistor e capacitor.



Figura 2.14: Malha RC utilizada para implementar filtro analógico passa-baixa de primeira ordem.

O efeito de um filtro passa-baixa sobre um sinal com conteúdo harmônico, ou ruído, é o de retirar ou atenuar as componentes de frequência que se encontram próximas ou, principalmente, acima da frequência de corte do filtro. A Figura 2.15 mostra um sinal antes e depois do processo de filtragem. Verifica-se que grande parte do conteúdo de frequência indesejado, neste caso acima de 60 Hz, foi atenuado significativamente. Uma aplicação de filtros analógicos passa-baixas, os filtros de *antialiasing*, é discutida na seção 2.1.3.



Figura 2.15: Efeito de um filtro passa baixa sobre um sinal descrito no tempo.

Os filtros digitais, diferentemente dos filtros analógicos, têm sua implementação realizada em código através de equações a diferenças. Isso afasta esse tipo de filtro dos problemas que filtros físicos podem enfrentar devido ao envelhecimento dos componentes e exposição ao ambiente. Ainda, essa implementação computacional confere flexibilidade ao filtro, uma vez que para mudar seus parâmetros basta a alteração do código que os emprega e não há manutenção de um componente de *hardware*. Os filtros digitais são classificados em dois tipos: os *Infinite Impulse Response* (IIR) e os *Finite Impulse Response* (FIR) [49]. A Equação (2.37) mostra uma generalização de uma equação a diferenças, a partir da qual pode se implementar um filtro do tipo IIR. A saída y no instante n depende de amostras da entrada, sejam elas amostras atuais ou de instantes passados, e de amostras de instantes passados da própria saída. Por depender de amostras passadas da saída, esses filtros também são conhecidos como recursivos. Para configurar os parâmetros desse tipo de filtro como, por exemplo, polos, frequências de corte e etc., é necessário ajustar valores adequados para as constantes a_n , que ponderam as amostras de entrada, e as constantes b_n , que ponderam as amostras de saída. A variável independente n representa o tempo no domínio discreto. O parâmetro k corresponde à amostra mais antiga utilizada pela função de transferência e seu valor revela a ordem do filtro. Por exemplo, se as amostras utilizadas se resumem a amostra do último instante, k = 1, tem-se um filtro de primeira ordem.

$$y(n) = a_0 x(n) + a_1 x(n-1) + a_2 x(n-2) + \dots + a_k x(n-k) + + b_1 y(n-1) + b_2 y(n-2) + \dots + b_k y(n-k)$$
(2.37)

Uma das formas de se ajustar as constantes a_n e b_n é através da discretização de sistemas contínuos no tempo como, por exemplo, o circuito da Figura 2.14 [49]. Sua função de transferência no domínio do tempo é representada na Equação 2.38, em que $v_e(t)$ é a tensão de entrada, $v_s(t)$ é a tensão de saída, R é o valor da resistência, C é o valor da capacitância e t é o tempo no domínio contínuo.

$$v_s = v_e(t) - RC \frac{dv_s(t)}{dt}$$
(2.38)

É possível aplicar uma aproximação para derivada, como na Equação 2.39, em que Δt é o intervalo de tempo entre duas amostras. A variável *n* representa o tempo no domínio discreto.

$$\frac{dv_s(t)}{dt} = \frac{v_s(n) - v_s(n-1)}{\Delta t}$$
(2.39)

Após substituir a aproximação da Equação 2.39 na Equação 2.38 e desenvolver o algebrismo adequado, é possível escrever a equação 2.40.

$$v_s(n) = \frac{\Delta t}{RC + \Delta t} v_e(n) + \frac{RC}{RC + \Delta t} v_s(n-1)$$
(2.40)

Na Equação 2.40, a saída $v_s(n)$ está em função da amostra mais atual de entrada $v_e(n)$ e da amostra anterior da saída $v_s(n-1)$. Tanto $v_e(n)$ quanto $v_s(n-1)$ estão sendo multiplicados por constantes que dependem apenas de Δt e RC, que são valores constantes no tempo. Desta forma, a Equação (2.40) pode ser escrita na forma de equação a diferenças como na Equação (2.37), de maneira a se obter uma parametrização da equação a diferenças para um filtro digital e reproduzir os resultados que seriam obtidos em um sistema como o da Figura 2.14.

Em [57], discute-se que, a depender das componentes de frequência que compõem os sinais envolvidos em um sistema — neste caso, $v_s(t)$ e $v_e(t)$ —, é possível que o valor escolhido para intervalo de tempo Δt faça com que a equação a diferenças, obtida a partir da discretização da Equação (2.38), reproduza resultados com erros significativos ou até mesmo incoerentes. Além de propor a redução do intervalo Δt , o autor apresenta métodos de discretização mais sofisticados, que permitem uma melhor aproximação obtida a partir de sistemas de tempo contínuo. Nominalmente, o autor discorre sobre a transformada bilinear, o método baseado em segurador de ordem zero (do inglês, *Zero Order Hold*), o método baseado em correspondência de polos e zeros (do inglês, *Matched Zero-Pole Method*) e um método baseado em uma modificação da correspondência de polos e zeros.

A equação que caracteriza os filtros do tipo FIR são semelhantes à Equação (2.37). Entretanto, não contém as parcelas relativas às saídas de instantes anteriores. A saída do filtro depende, apenas, de valores de entrada, sejam eles do mesmo instante de tempo ou de instantes de tempo passados. A equação a diferenças que os define pode ser vista na Equação 2.41.

$$y(n) = a_0 x(n) + a_1 x(n-1) + a_2 x(n-2) + \dots + a_k x(n-k)$$
(2.41)

Outras formas de filtragem digital serão abordadas nas próximas seções, consistindo na obtenção das componentes de frequência que compõem um sinal através de transformadas de Fourier ou transformadas de wavelet e eliminando as que seriam indesejadas ou analisando somente as componentes de interesse.

2.4 Conclusões parciais do capítulo

Este capítulo apresentou características de *hardware* que devem estar presentes no controlador do LCC e algoritmos de detecção que podem integrar o controlador para identificar o curto-circuito e comandar o acionamento do equipamento. Também se discutiu sobre técnicas de filtragem digital que podem aprimorar a qualidade dos sinais amostrados da rede elétrica.

Capítulo 3

Metodologia

Tendo estudado, no Capítulo 2, a literatura acadêmica em busca dos algoritmos de detecção de curto-circuito apropriados para realizar o controle do LCC e de características que devem ser consideradas no seu controlador, prossegue-se para tarefa de implementar esses algoritmos em um sistema capaz de embarcá-los no equipamento final e executá-los em tempo real. O sistema deve ir além dos algoritmos mencionados, levando em consideração o acionamento de chaves semicondutoras, a forma de se fazer a aquisição dos sinais de tensão e corrente e responder a eventos de *hardware* que podem sinalizar condições anômalas do equipamento.

Foram realizados desenvolvimentos em duas frentes de trabalho: a primeira consiste em um modelo de simulação computacional do limitador que permita testar o sistema de controle projetado antes de prosseguir para ensaios experimentais, reduzindo o risco de danificar componentes físicos em função de erros de de um algoritmo ainda imaturo; a segunda consiste em ensaios de bancada com o protótipo de baixa tensão que permitam a validação experimental do controlador desenvolvido, tornando-o apto a embarcar um protótipo de média tensão para uma nova etapa de testes.

Este capítulo visa apresentar as implementações dos conceitos apresentados no Capítulo 2 e estabelecer faixas de corrente para operação do LCC baseadas nas redes elétricas utilizadas para testes e nos seus componentes de *hardware*. A Seção 3.1 apresenta tanto a simulação de rede utilizada para testar o modelo de simulação do limitador quanto a rede utilizada para realizar ensaios de bancada com o protótipo físico. A Seção 3.2 apresenta as características reais da implementação do *hardware* idealizado no Capítulo 1 e o *hardware* simulado. A Seção 3.3 reúne características da rede elétrica e do *hardware* para traçar limites operativos de corrente que norteiam a operação do controlador. A Seção 3.4 apresenta os módulos de *software* desenvolvidos para compor o *firmware* do LCC e a Seção 3.5 apresenta conclusões parciais deste capítulo.

3.1 Redes elétricas utilizadas para tomada de resultados

Antes de submeter protótipos de LCC a ensaios em redes elétricas reais, é prudente realizar simulações do equipamento com o *software* de controle embarcado para validar o seu funcionamento e ensaios de escala reduzida. Essas etapas preliminares fornecem subsídios para afirmar, com algum grau de segurança, que tanto o *hardware* do equipamento quanto o *software* embarcado são capazes de atuar em sintonia de forma a garantir uma operação confiável, segura e que não cause danos físicos. O conhecimento das redes em que o equipamento opera também permite estipular os valores de corrente que devem ou não provocar o acionamento do LCC.

Foram estudadas duas redes distintas: a primeira delas, abordada na Seção 3.1.1, é feita com dados reais da distribuidora de energia parceira do projeto; a segunda, abordada na Seção 3.1.2, foi montada com componentes reais e utilizada para ensaios de baixa tensão em laboratório com o protótipo adquirido. Sendo o objetivo final do projeto de pesquisa e desenvolvimento um protótipo de média tensão operando em ambiente relevante, será tomada, como base, a rede de média tensão. A rede de baixa tensão será utilizada para reproduzir fenômenos da rede de média tensão dentro da razoabilidade de ensaios de escala reduzida.

3.1.1 Rede de média tensão (13,8 kV)

O modelo computacional de rede elétrica simulada desempenha um papel importante na verossimilhança da simulação. Dependendo do nível de detalhamento do modelo, é possível que determinadas características da rede não sejam reproduzidas de forma fiel, levando a resultados que não condizem com observações que seriam realizadas na operação real do LCC. A discrepância entre os resultados de campo e os resultados simulados, por sua vez, pode levar a erros de validação tanto do equipamento quanto do *software* de controle.

Para obter um modelo de simulação preciso, foi utilizada uma rede de distribuição em $13,8 \ kV$ modelada a partir de dados reais fornecidos por uma concessionária de energia.

Os dados fornecidos contém os trechos de linhas de transmissão com seus respectivos comprimentos e características elétricas, equipamentos instalados ao longo da rede, cargas instaladas, consumo de energia de janeiro a novembro de 2020, tensão de entrada da rede, impedância de entrada, funções de proteção implementadas e as curvas de atuação dos elementos de proteção. A modelagem é detalhada até o nível dos transformadores de distribuição. As principais características da rede estão resumidas na Tabela 3.1. A empresa informou não ter constatado instabilidades eletromecânicas na rede.

Parâmetro	Módulo
Tensão de entrada na subestação (kV)	25
Tensão nominal de saída da subestação (kV)	$13,\!8$
Capacidade instalada (MVA)	4,8
Potência nominal (MVA)	$2,\!0$
Maior potência aparente observada (MVA)	1,2
Maior potência ativa (MW)	1,1
Menor fator de potência observado	0,4i
Maior curto-circuito trifásico transitório (kA)	$6,\!28$
Maior curto-circuito monofásico transitório (kA)	2,09
Maior curto-circuito trifásico em regime permanente (kA)	$3,\!44$
Maior curto-circuito monofásico em regime permanente (kA)	1,46
Maior amplitude de componente de sequência negativa de tensão (kV)	4,48
Maior amplitude de componente de sequência zero de tensão (kV)	4,48
Maior amplitude de componente de sequência negativa de corrente (A)	1,70
Maior amplitude de componente de sequência zero de corrente (A)	1,70

Tabela 3.1: Dados de operação da rede elétrica

A Tabela 3.1 resume as principais características da rede elétrica em questão. Os níveis de corrente nominal e de curto-circuito são particularmente importantes, pois irão nortear a definição das faixas de operação do LCC na Seção 3.3.

Quanto aos equipamentos de proteção da rede elétrica, destaca-se o religador automático com as funções de proteção de sobrecorrente de fase e de neutro que fica na subestação. Esse tipo de equipamento, bem como os relés proteção, tem como objetivo detectar uma corrente de curto-circuito e transmitir um sinal de acionamento para um disjuntor ou chave eletromecânica para abrir o circuito de potência e isolar o defeito. Esses equipamentos, em geral, possuem uma configuração relacionando as correntes mínimas de curto-circuito para as quais o equipamento deve atuar e o tempo de atuação de tais níveis de corrente. Como o LCC, por definição, altera o nível de corrente de curto-circuito, pode ser necessário verificar a possibilidade de alteração da parametrização dos equipamentos de proteção ao realizar sua instalação na rede de distribuição. A indutância do reator do LCC, fator preponderante no valor da corrente limitada, deve ser definido não só com base na relação entre corrente limitada e corrente prospectiva almejada, mas também de forma que os elementos de proteção continuem atuando de forma coordenada e seletiva.

3.1.2 Rede de baixa tensão (220 V)

A rede utilizada para tomada de dados experimentais foi montada em laboratório. A Figura 3.1 mostra sua representação monofásica.



Figura 3.1: Representação monofásica da rede de baixa tensão utilizada para tomada de resultados experimentais.

A Figura 3.1 mostra uma fonte de tensão ideal em CA com 220 V_{RMS} de linha. Essa fonte consiste no *Ponto de Conexão Comum* (PCC) na entrada do laboratório. Na sua saída, foi conectado um reator L_e de proteção. Este reator tem a finalidade de proteger o equipamento durante fases de teste iniciais. Ele foi fabricado no próprio laboratório e, após medições, constatou-se que seu valor é de 1,68 mH. Caso o controle falhe ou os algoritmos de detecção de curto-circuito necessitem de um intervalo demasiadamente longo após a incidência do curto-circuito para acionar a limitação de corrente, o indutor L_e impede a circulação de correntes que possam danificar o equipamento. Considerouse que a reatância do indutor L_e é razoavelmente maior que a impedância da fonte de tensão, portanto, a impedância da fonte foi desconsiderada do cálculo da corrente de curto-circuito. O limitador foi representado como um elemento de caixa preta. Na saída do limitador foram conectados três ramos: um com a resistência de carga R_c , um com a resistência de curto-circuito R_{cc} conectada através da chave S_1 e outro com a chave S_2 aplicando curto-circuito franco. O valor dos componentes desta rede estão dispostos na Tabela 3.2.

A Tabela 3.2 resume os principais valores a serem considerados da rede laboratorial de

Parâmetro	Módulo
Tensão nominal de linha (V_{RMS})	220
Indutância de entrada (mH)	$1,\!68$
Resistência de carga (Ω)	10
Resistência de curto-circuito (Ω)	4
Corrente nominal (A_{RMS})	12,7
Módulo da corrente prospectiva 1 (A_{RMS})	$43,\!40$
Módulo da corrente prospectiva 2 (A_{RMS})	200,5
Potência nominal (kW)	$4,\!838$

Tabela 3.2: Valores de corrente teóricos para os ensaios de bancada.

baixa tensão. A Corrente prospectiva 1 se refere ao valor de corrente no caso de um curtocircuito fechando a chave S_1 e considera a resistência R_{cc} , a resistência R_c e a impedância do reator de entrada. Neste caso, como a resistência de curto-circuito é da mesma ordem de grandeza da resistência de carga, ambas devem ser consideradas, entretanto, a corrente consumida pelas duas é superior ao dobro da corrente nominal do sistema, caracterizando o curto-circuito conforme definido na Seção 3.3. A Corrente prospectiva 2 se refere ao valor de corrente no caso de um curto-circuito franco aplicado ao fechar a chave S_2 .

3.2 *Hardware* do Limitador de corrente de curto-circuito

Esta seção aborda o *hardware* do protótipo industrial de LCC utilizado e alguns dos seus principais componentes relacionados ao processo de detecção e limitação de corrente de curto-circuito. Na Figura 3.2 é possível ver algunas fotografias tiradas do protótipo.

O protótipo observado na Figura 3.2 é um gabinete metálico ocupado pelos componentes do LCC. Os circuitos de controle e transdutores de corrente estão na parte frontal do equipamento, as chaves eletrônicas de alta potência com seus respectivos circuitos de acionamento estão na parte traseira e os reatores de limitação são externos. Nas subseções 3.2.1 e 3.2.2 serão apresentadas fotografias com mais detalhes de alguns dos componentes do LCC.

A Subseção 3.2.1 discute os dispositivos selecionados para implementar as chaves ideais e o reator da Figura 1.1, além de estabelecer critérios de desempenho do controlador que devem ser atendidos para evitar danos nesses componentes. Na Subseção 3.2.2, discutese a placa de controle do LCC, que é a unidade lógica de processamento responsável pelo tratamento dos sinais de corrente e controle do processo de limitação. Em seguida, na Subseção 3.2.3 são discutidos os dispositivos responsáveis pela aquisição dos sinais



Figura 3.2: Fotos do protótipo de LCC — visão frontal do protótipo aberto (a), visão traseira do protótipo aberto (b) e reatores de limitação (c).

de corrente do LCC e o seus impactos no sinal de corrente amostrado. Os principais componentes descritos foram reproduzidos em um modelo de simulação apresentado na Subseção 3.2.4.

3.2.1 Chaves eletrônicas e reator

Para implementar a chave ideal mostrada na Figura 1.1, foi utilizado o conjunto composto por diodos e *Insulated Gate Bipolar Transistors* (IGBTs) cujo esquemático pode ser visto na Figura 3.3.



Figura 3.3: Chave ideal (a) e o esquemático da sua implementação através de componentes reais (b).

A Figura 3.3 (a) mostra uma chave ideal e a Figura 3.3 (b) mostra o circuito utili-

zado para implementar a funcionalidade da chave ideal através de componentes reais. O circuito é composto por quatro diodos e um IGBT, componentes que apresentam limites de tensão e corrente que devem ser respeitados sob o risco de danificá-los. Os diodos e o IGBT também apresentam quedas de tensão durante seu estado de condução, logo, ao admitir passagem de corrente, há um consumo de potência, implicando em perdas no LCC. Os terminais emissor e porta do IGBT, representados na Figura 3.3 (b) por E e P, respectivamente, são conectados ao circuito de *driver*, responsável por condicionar os sinais elétricos que comandam a abertura e o fechamento da chave.

A Figura 3.4 mostra como o conjunto de semicondutores admite a passagem de corrente nos semiciclos positivo (a) e negativo de corrente (b).



Figura 3.4: Condução de corrente no semiciclo positivo (a) e no semiciclo negativo (b).

O IGBT é um dispositivo que admite passagem de corrente apenas do terminal coletor, representado na Figura 3.4 (b) pela letra C, para o terminal emissor e tal condução ocorre ao aplicar sinal lógico alto entre os terminais porta e emissor. Para que o conjunto admita passagem de corrente em ambos os sentidos, quatro diodos adicionais são utilizados, conforme se vê na Figura 3.4: no semiciclo positivo, a corrente percorre os diodos superior esquerdo e inferior direito, além do IGBT; no semiciclo negativo, a corrente percorre o diodo superior direito, o IGBT e o diodo inferior esquerdo. Ao enviar um nível lógico baixo para o IGBT, ele sai do estado de condução, impedindo a passagem de corrente em ambos sentidos. Embora os semicondutores apresentem queda de tensão, tal queda é pequena, de forma que o conjunto apresenta impedância e perdas consideradas desprezíveis. Não havendo condução de corrente pelo conjunto de semicondutores, a passagem de corrente se dá pelo indutor da Figura 1.1 e a sua impedância reduz o módulo da corrente, limitando-a.

O circuito de *driver* também contém recursos de proteção para evitar danos no IGBT. Um deles é a proteção de dessaturação do IGBT, que consiste em monitorar a queda de tensão entre os terminais coletor e emissor quando IGBT está saturado, isto é, conduzindo. Quando a corrente de coletor é demasiadamente alta, superando as capacidades da chave, essa tensão aumenta, fazendo o dispositivo migrar da sua zona de saturação para zona de operação linear [58]. O *driver* é capaz de detectar que a tensão entre coletor e emissor está acima do limite e transmitir um sinal de erro para unidade de controle do LCC. A unidade de controle, por sua vez, captura esse sinal e responde com o comando de abertura da chave a fim de protegê-la. Uma fotografia dos IGBTs e dos *drivers* pode ser vista na Figura 3.5.



Figura 3.5: IGBT e circuitos de *driver* utilizados para disparo das chaves.

Na Figura 3.5, é possível ver módulos de IGBTs, sendo que cada módulo contém um par de chaves, e módulos de diodos. À esquerda, encontra-se o circuito de *driver* utilizado para enviar os níveis lógicos para os IGBTs e sinais de erro para o controlador.

As chaves do tipo IGBT escolhidas são do modelo X2G300SD12P3 [59], desenvolvido pelo fabricante Hivron. Esse modelo de IGBT é utilizado tanto no protótipo de baixa tensão quanto no protótipo de média tensão, entretanto, no segundo, são empregados mais módulos como o da Figura 3.3 (b) em série para suportar a tensão da rede de distribuição. As chaves apresentam limitações quanto a variações bruscas na tensão entre os terminais coletor e emissor, podendo ser danificadas caso essa limitação seja superada ao abri-las ou fechá-las. Para manter a variação de tensão entre os terminais dentro da tolerância das chaves, foi adquirido um circuito de *snubber* com a função de limitar essa variação. Demais valores da chave pertinentes ao controlador estão dispostos na Tabela 3.3.

Dentre os dados da Tabela 3.3, destaca-se os que são relativos aos limites de corrente do dispositivo. É possível afirmar que o valor de corrente nominal da rede elétrica descrita na Seção 3.1.1 é compatível com o valor de corrente nominal da chave. Entretanto, em casos de curto-circuito, a depender do valor da resistência de curto-circuito, é possível que

Parâmetro	Módulo
Tensão nominal (V)	1.200
Corrente nominal a $80^{\circ} C$ (A)	300
Corrente repetitiva de pico (A) (dentro de 1 ms , 80° C)	600
Tempo de tolerância para curto-circuito (μs)	10

Tabela 3.3: Valores de corrente pertinentes da chave utilizada.

as correntes sejam superiores aos limites da chave, demandando limites de tempo estritos para detecção de curto-circuito e abertura dos IGBTs.

Quanto ao reator do protótipo industrial de LCC adquirido, seu valor de indutância foi empiricamente definido em 2 mH. Esse componente é o principal fator que determina a razão entre corrente prospectiva e corrente limitada. Na operação real do equipamento, ou seja, em uma subestação de distribuição, é necessário definir um valor de indutância grande o suficiente para se atenuar a maior corrente de curto-circuito prevista para valores compatíveis com a capacidade de curto-circuito da subestação. Na operação real, por outro lado, o valor de indutância também não pode ser tão grande que, durante um curto-circuito, valores de corrente limitada sejam equiparáveis a valores de corrente nominal. Entretanto, tratando-se de um protótipo de experimental para validar o conceito do equipamento e o controlador desenvolvido, foi considerado suficiente um valor de indutância grande o bastante para que a redução de corrente de curto-circuito seja facilmente notada. Uma fotografia com mais detalhes do reator pode ser vista na Figura 3.6.

A Figura 3.6 mostra os reatores do LCC. São três reatores de cobre, um para cada fase, empilhados e separados por isoladores. O tamanho dos componentes permite a passagem de altas correntes e uma boa dissipação térmica do calor gerado através de efeito Joule. Os impactos do reator no controle do LCC são brevemente abordados na Seção 3.3. O reator também traz considerações nas chaves utilizadas e no dimensionamento dos componentes da sua malha de *snubber*, entretanto, tais considerações fogem ao tema deste trabalho.

3.2.2 Placa de controle

Na Figura 3.7 é possível ver duas placas: a da esquerda é uma fonte de alimentação, que retifica o sinal da rede elétrica e alimenta com 24 V a placa de controle, a direita, e os circuitos de *driver*, do outro lado do equipamento. A região da foto destacada com a indicação de disparo é a conexão entre a placa de controle e os *drivers* dos IGBTs. A região indicada com o sinal i(t) é a conexão da placa de controle com os transdutores de corrente. Por fim, a região indicada por μC é o microcontrolador F28M35H52C1.



Figura 3.6: Detalhe dos reatores do LCC.



Figura 3.7: Placa de controle do LCC.

O microcontrolador em questão é um dispositivo *dual core*, ou seja, com dois núcleos de processamento: o núcleo C28 e o núcleo ARM M3. Cada um tem capacidades e finalidades distintas, sendo necessário ponderar seus papéis na execução do *software* desenvolvido.

O núcleo C28 dispõe de um conjunto de instruções capaz de realizar operações de ponto flutuante e operações envolvendo números complexos [60], reduzindo consideravelmente o tempo de processamento destes tipos de operação. O núcleo ARM M3, por sua vez, possui características propícias para implementação de protocolos de comunicação. O núcleo mais atrativo para implementação dos algoritmos do Capítulo 2 é, portanto, a CPU C28, e ela foi escolhida para essa função.

O núcleo ARM M3 foi programado com uma quantidade reduzida de tarefas, limitandose a inicializar o núcleo C28 e concedê-lo permissões. As permissões concedidas permitem que a CPU C28: tenha acesso de leitura e escrita aos terminais de entrada e saída digital responsáveis pelo acionamento das chaves semicondutoras; e tenha permissão de leitura, escrita e execução em blocos de memória compartilhados. Seu *clock* foi configurado para 75 *MHz*.

O núcleo C28 foi configurado para seu *clock* máximo, de 150 MHz. Nessa CPU, foram carregadas as bibliotecas desenvolvidas para realizar o controle do LCC e o *Real Time Operating System* (RTOS) da Texas Instruments, o TI-RTOS [61]. Esse RTOS consiste em um conjunto de recursos para implementar diversas funcionalidades no microcontrolador, tais como gerenciamento de código concorrente, configuração de periféricos, gerenciamento de memória, monitoramento da carga de processamento da CPU, tratamento de exceções, registro (log) de eventos, dentre outros.

Código concorrente é um conceito de programação que implica que a execução das sub-rotinas pode ser interrompida a qualquer momento para dar lugar à execução de uma sub-rotina de maior prioridade [62]. O TI-RTOS, através do seu *kernel*, o SYS/BIOS, cria quatro contextos para execução de código concorrente, mostrados a seguir [61] [63]:

- *Tasks*: sub-rotinas com tarefas comuns da aplicação. As *tasks* podem conter graus de prioridade entre si, permitindo a criação de *tasks* que são mais importantes do que outras.
- Interrupções de *software*: sub-rotinas de interrupção invocadas por *software* e que são sempre prioritárias frente às *tasks*. As interrupções de *software* também possuem graus de prioridade entre si, da mesma forma que as *tasks*
- Interrupções de *hardware*: sub-rotinas de interrupção invocadas por eventos de *hard-ware* como, por exemplo, o final de uma conversão A/D. Essas interrupções possuem prioridade frente à qualquer outro contexto de execução de código.

• Loop idle: é o contexto de execução de menor prioridade e fica sendo executado em loop enquanto não surge nenhuma task ou interrupção.

Uma vez que as interrupções de *hardware* sempre possuem prioridade de execução superior às demais sub-rotinas, a Texas Instruments sugere que as interrupções de *hardware* sejam tão breves quanto possível, limitando-se, preferencialmente, a executar funções essenciais e invocar sub-rotinas de *software* ou desbloquear semáforos para executar código com menos prioridade [61] [63].

Foram criadas três interrupções para executar as funções de controle do LCC. São elas:

- Uma interrupção de *hardware*, invocada ao final das conversões A/D de amostragem dos sinais de corrente, implementada para habilitar a interrupção de *software* responsável pelo controle do LCC.
- Uma interrupção de *software* para chamar as sub-rotinas de controle do LCC.
- Uma interrupção de *hardware*, invocada pelo sinal de erro de *driver*, implementada para proteção das chaves contra surtos de corrente rápidos demais para serem detectados pelos algoritmos de detecção de curto-circuito do LCC.

A principal motivação da utilização do TI-RTOS foi o estabelecimento de uma ordem de prioridade entre o código de controle do LCC e a resposta ao erro de *driver*. Sua utilização também foi motivada por uma possibilidade futura de agregar novas funcionalidades ao LCC e seu controlador como, por exemplo, realizar registros de qualidade de energia da rede elétrica e registros do histórico de atuação do equipamento. Por serem funções não-essenciais, elas podem ser executadas a uma prioridade de menor importância, em contraposição com as funções de controle em tempo real do equipamento.

Foi definido empiricamente que o passo de execução dos algoritmos de controle seria de $65 \ \mu s$. Um dos temporizadores internos do microcontrolador foi configurado para contar de zero a $65 \ \mu s$ e, ao final de cada ciclo, desencadear as conversões A/D dos sinais de corrente. As conversões A/D das três fases ocorrem sequencialmente e com intervalos considerados desprezíveis entre si. Uma interrupção de *hardware* foi configurada para ser invocada ao final das conversões A/D e essa interrupção habilita uma outra interrupção, de *software*, responsável por executar as sub-rotinas de controle do LCC. Todavia, é necessário consultar os resultados de simulação e de ensaios experimentais do Capítulo 4

para avaliar se a execução do algoritmo de controle na taxa de amostragem definida é capaz de detectar curto-circuito de forma rápida e assertiva.

3.2.3 Instrumentação

O sistema de instrumentação do LCC realiza as leituras de corrente através de um *Transformador de Corrente* (TC), circuitos de condicionamento analógico e o conversor A/D do microcontrolador. Uma das funções do circuito de condicionamento é converter a corrente no secundário do TC para um valor de tensão compatível com a entrada do conversor A/D do microcontrolador. Esse circuito também possui uma banda de passagem de até, aproximadamente, 1.300 *Hz*. Uma simplificação da representação monofásica desse sistema pode ser vista na Figura 3.8.



Figura 3.8: Condicionamento analógico da medição de corrente.

A entrada de corrente e a tensão em um ponto de teste do condicionamento analógico foram avaliadas durante um regime transitório para observar se há algum atraso na leitura dos sinais. Tal atraso poderia prejudicar o tempo de detecção do limitador. O gráfico da Figura 3.9 mostra um degrau de corrente aplicado na entrada de uma das fases do equipamento e a tensão no ponto de teste da mesma fase.

Observando a Figura 3.9, é possível notar que o degrau de corrente inicia em aproximadamente 240 μs . A tensão no ponto de teste, entretanto, apresenta um tempo de subida inferior ao tempo de subida do sinal de entrada e perturbações que antecedem a aplicação do degrau, o que contradiz um sistema causal e consiste, a princípio, em uma incoerência, conforme se observa na figura. Entretanto, cabe notar que o sistema, durante o ensaio, engloba ponteiras de medição, que podem ter tempos de resposta diferentes. A corrente de entrada foi medida com uma ponteira de corrente TekTronix A622 e a tensão de saída foi medida com uma ponteira de tensão Minipa LF-100A. Esse comportamento aparentemente não-causal pode ser explicado por uma resposta mais rápida da ponteira de tensão em relação à ponteira de corrente. Todavia, o intervalo de tempo observado entre a aplicação do degrau e a estabilização da tensão no ponto de teste, entre 10 μs e



Figura 3.9: Aplicação do degrau de corrente.

20 μs , não impacta significativamente no tempo de detecção de curto-circuito.

3.2.4 Hardware simulado

Após selecionar a unidade de processamento que irá implementar o controlador do LCC, cabe analisar um outro ambiente de execução do *software* de controle. É desejável testar algumas de suas funcionalidades em ambientes simulados antes de implementá-lo em dispositivos reais, a fim de encontrar e corrigir erros de programação que podem levar o limitador a uma operação errônea que possa até mesmo danificá-lo. Ademais, elimina-se a necessidade de possuir um dispositivo físico em mãos para testar tais funcionalidades. Essa necessidade motiva o conceito multiplataforma do *software* desenvolvido para o microcontrolador do LCC.

O ambiente virtual selecionado foi o *software* PSCAD, capaz de simular transitórios eletromagnéticos em redes elétricas e que aceita módulos genéricos desenvolvidos pelo usuário na linguagem Fortran. Foi desenvolvida uma modelagem do limitador de corrente de curto-circuito que está contida no bloco exibido na Figura 3.10. O bloco possui propriedades que podem ser alteradas na janela encontrada a sua direita.

Os ramos "Entrada" e "Saída" do bloco devem ser conectados à rede elétrica na entrada de alimentação (saída do transformador da subestação) e no alimentador protegido (ramais alimentados), respectivamente. As demais entradas e saídas, indicadas com balões amarelos, devem receber entradas lógicas e exportam saídas lógicas de sinalização,



Figura 3.10: Bloco com o modelo do limitador simulado e sua janela de parametrização.

respectivamente, conforme descrito nos balões em amarelo. A entrada "Erro de Driver" recebe um vetor de três posições com valores binários (1 ou 0) que simulam a ocorrência de eventos externos que causem erro nos *drivers* das chaves semicondutoras, de forma que esses eventos possam ser contemplados no software desenvolvido. O limitador espera receber um vetor de três posições nesta entrada pois cada posição se refere ao driver das chaves de uma das fases. A entrada "Autonomia" permite que o usuário, ao inserir esse bloco de limitador em uma de suas simulações, possa definir se o limitador terá uma operação autônoma que empregue os algoritmos de detecção de curto-circuito desenvolvidos para definir seu estado de limitação (limitação ou operação normal) ou se esse estado vai ser definido externamente, o que pode ser útil durante algumas simulações e testes. O modo baixa impedância força a condução das chaves semicondutoras do limitador enquanto que o modo de alta impedância força a abertura dessas chaves, constituindo recursos convenientes em testes preliminares do limitador. A saída "Alarme" mostra se algum erro foi encontrado pelo limitador. O único erro contemplado é o erro de driver. A saída "SinalChave" contém o sinal enviado para as chaves semicondutoras — um recurso útil durante as simulações para identificar se o limitador está atuando. Por fim, a janela de parametrização a direita permite configurar diversos valores internos utilizados pelos algoritmos do limitador. É possível alterar os seguintes parâmetros, na ordem que eles aparecem nesta janela: a indutância inserida pelo limitador, a resistência do indutor utilizado (no caso de um indutor não-ideal), a tensão de linha RMS nominal da rede,

a corrente nominal (especificada como o valor de pico da corrente de linha nominal), o valor da corrente de máxima sobrecarga, o valor da corrente mínima de acionamento, a frequência de amostragem do algoritmo de detecção e a frequência nominal da rede.

3.3 Definição de limites de corrente

Seguindo os valores de corrente das chaves semicondutoras e os valores de corrente nominal da rede elétrica de média tensão, foi elaborado o esquemático da Figura 3.11 que irá nortear a parametrização e os limites do tempo de atuação do algoritmo de controle do limitador, em especial no tocante à detecção de curto-circuito.



Figura 3.11: Faixas de corrente do limitador de corrente de curto-circuito de média tensão.

Considerando um sistema de potência trifásico em CA equilibrado, em regime permanente e sem componentes harmônicas, o maior valor de corrente instantânea possível, desconsiderando a permissão de valores de sobrecarga, é o valor de pico das senoides que, no caso do estudo presente em uma rede de distribuição de 13,8 kV e 2 MVA, é de aproximadamente 119 A. Esse patamar é indicado na Figura 3.11 como sendo o limite da operação nominal do sistema. É desejável admitir algum nível de sobrecarga do sistema para conceder flexibilidade operativa à concessionária de energia elétrica, portanto, foi estipulado um fator de sobrecarga máxima de 25%, levando a um limite de 149 A, aproximadamente. Caso a amplitude de corrente esteja abaixo deste patamar, não deve haver atuação do limitador, portanto, indica-se que o sistema está operando normalmente, isto é, sem curto-circuito. Todavia, iniciar a limitação de corrente a partir desse valor de 149 A também não é algo desejável pois, se a amplitude de corrente for estimada próxima a esse limiar, pequenas alterações de amplitude poderiam fazer o limitador transitar entre os dois estados de forma constante. Essa condição se agravaria ao se considerar que a transição entre esses dois estados envolve inserir uma impedância na rede elétrica, o que de fato causa alterações de amplitude de corrente: para um curto-circuito de corrente pouco acima do limiar, o limitador atua, a amplitude de corrente decresce, a nova estimativa de corrente faz o limitador migrar para uma região de operação normal e cessa sua atuação, a corrente se eleva novamente, e assim sucessivamente. Uma solução para evitar essa condição seria considerar uma faixa de histerese entre os valores de corrente que indicam operação nominal da rede, isto é, 149 A, e os valores que indicam curto-circuito. Portanto, foi estipulado que o equipamento deveria ser acionado caso a amplitude de corrente superasse o dobro da corrente nominal do sistema de potência, isto é, 237 A de pico, e cessar sua limitação para valores de corrente iguais ou inferiores a 149 A. Esses valores de corrente estão dentro das capacidades das chaves IGBT do LCC [59].

Os valores de corrente críticos começam a partir de 300 A pois impõem limites de tempo rígidos para detecção de curto-circuito e abertura dos IGBTs sob pena de danificar esses componentes. O tempo que valores de corrente acima deste patamar permanecem circulando pelas chaves do limitador deve ser inferior a 1 ms, incluindo o tempo de detecção de curto-circuito, o envio do sinal de acionamento para as chaves e abertura das chaves para entrada do indutor. É necessário, neste caso, considerar não somente o valor de pico da corrente de curto-circuito, mas também o deslocamento da curva em função do termo CC transitório, pois entende-se que o limite de 300 A citado em [59] não se refere a valores de pico, mas sim a valores instantâneos.

Para correntes de curto-circuito que alcancem o patamar de 600 A, o tempo disponível para identificar curto-circuito decresce drasticamente. O limite de tempo para circulação de correntes acima deste valor cai para 10 μs , um intervalo relativamente curto para se executar algoritmos de processamento de amostras de corrente tais como os que foram abordados no Capítulo 2 no sistema de controle disponível. Neste caso, conta-se com a proteção de dessaturação embutida no circuito de *driver* dos IGBTs. O microcontrolador, a receber o sinal de erro decorrente da condição de dessaturação detectada pelos *drivers*, deve acionar uma interrupção indicando que um curto-circuito foi detectado e abrindo as chaves semicondutoras.

Para ensaios de baixa tensão, foram estipulados novos valores de corrente nominal de acordo com os componentes disponíveis em laboratório para montar a rede de testes. A Figura 3.12 mostra as faixas de corrente para esses ensaios.

Na Figura 3.12, nota-se que os valores de limite de corrente na chave mantiveram-se os mesmos em relação ao observado na Figura 3.11. Tal constatação já era esperada, pois


Figura 3.12: Faixas de corrente do limitador de corrente de curto-circuito de baixa tensão.

as chaves do protótipo de baixa tensão são iguais as chaves do protótipo de média tensão, alterando-se apenas o número de componentes em série para suportar diferentes níveis de tensão. Os valores de saturação do ADC também foram iguais, pois considerou-se que o sistema de leitura dos sinais de tensão e corrente é semelhante. Já a corrente de sobrecarga máxima e a corrente mínima de acionamento são diferentes dos valores da Figura 3.11 pois derivam da corrente nominal do sistema, que deixa de ser o valor de 119 A e passa a ser 12, 7 A. Os valores de sobrecarga e acionamento continuam sendo, respectivamente, 25% acima do valor nominal e o dobro do valor nominal.

3.4 *Software* de controle

Um dos desafios encontrados no desenvolvimento do *firmware* foi fazer com que o mesmo *software* desenvolvido pudesse ser executado tanto no microcontrolador quanto no PS-CAD. Trata-se de dois ambientes de execução distintos, cada qual com suas particularidades. Por exemplo, no microcontrolador, o estado dos IGBTs é definido escrevendo níveis lógicos em registradores enquanto que, no PSCAD, o estado destas chaves é definido alterando o valor de variáveis da simulação. A implementação das funções de controle não pode variar sensivelmente entre os dois ambientes ou o controlador validado por meio de simulações não será o mesmo implementado para o equipamento real.

Para contornar tais desafios, o *firmware* foi desenvolvido seguindo uma divisão em módulos encapsulados entre si, em que cada módulo modela um recurso do LCC. Os módulos foram organizados em duas camadas: uma lógica e uma voltada para abstração de *hardware*. A camada lógica contém toda lógica de funcionamento do LCC e deve ser igual

em ambos os ambientes de execução. Já a camada de abstração de *hardware* transforma códigos específicos do microcontrolador ou do PSCAD em funções genéricas e com maior grau de abstração para serem invocadas pelo código da camada lógica. Por exemplo, a camada lógica chama uma função "limitar()" definida na camada de abstração de hardware e a camada de abstração define a forma de realizar essa ação, seja escrevendo em registradores do *hardware* físico ou alterando variáveis de simulação, conforme o ambiente em que o programa está sendo executado.

A Figura 3.13 fornece um apoio visual para demonstrar a divisão em módulos e camadas do *software* desenvolvido.



Figura 3.13: Camadas de abstração do *software*.

Na Figura 3.13 estão representadas as duas camadas de *software* descritas e os módulos contidos em cada uma. Cada módulo foi implementado na forma de uma biblioteca na linguagem C de programação, em que cada biblioteca é composta por um arquivo de cabeçalho (cujo nome termina na extensão ".h") e um arquivo-fonte (cujo nome termina na extensão ".h") e um arquivo-fonte (cujo nome termina na extensão ".c"). Nas subseções 3.4.1, 3.4.2, 3.4.3, 3.4.4, 3.4.5, 3.4.6 e 3.4.7 discute-se os detalhes de implementação de cada as biblioteca e apresenta-se um teste unitário para avaliar o funcionamento básico da biblioteca no intuito de conferir, de forma preliminar, que ela realiza a função que se espera. As simulações realizadas nessas subseções não buscam validar o controlador do LCC ou a velocidade e a assertividade da detecção de curto-circuito — tais validações cabem aos ensaios e simulações do Capítulo 4.



Figura 3.14: Fluxograma de controle do Limitador de corrente de curto-circuito.

3.4.1 Módulo LimitadorCC

Este módulo é implementado através de uma biblioteca em C que disponibiliza uma estrutura de dados para modelar o limitador de corrente, armazenando valores pertinentes ao equipamento tais como, por exemplo, corrente nominal, tensão nominal, frequência nominal e estado de operação (limitando, operação normal, em erro, dentre outros).

No código da biblioteca LimitadorCC deve ser carregada a biblioteca do algoritmo de detecção de curto-circuito MVIC ou a biblioteca de algum algoritmo de estimação (MMQ, MEDO e EPLL) para auxiliar na identificação da falta. Também pode ser carregada a biblioteca FiltroPassaBanda.h, caso se identifique a necessidade de realizar a filtragem dos sinais de entrada. O funcionamento deste módulo é detalhado no fluxograma da Figura 3.14.

No fluxograma da Figura 3.14, o ponto de partida é o bloco identificado como "Início". Segue-se um bloco que indica a inicialização do módulo LimitadorCC, englobando a alocação de memória necessária para a estrutura de dados e inicialização de suas variáveis internas. Terminada a inicialização, aguarda-se a interrupção que dá início ao algoritmo de controle. A primeira etapa desta interrupção é avaliar as variáveis de estado do módulo LimitadorCC que registram erro de inicialização ou erro de *driver*. Erros de inicialização podem ser oriundos, por exemplo, de memória indisponível para inicializar todos os módulos do LCC, o que necessitaria de refatoração do mapa de memória do microcontrolador. Já o erro de *driver* indica que foi registrado um erro de driver. Caso tenha sido registrado, avalia-se a permanência do sinal de erro recebido dos *drivers* do IGBT e, caso esse sinal não esteja mais presente, escreve-se nível lógico baixo na variável de erro de *driver* para que esse erro não seja indicado na próxima execução da interrupção.

Caso não seja indicado nenhum erro no início da interrupção de controle, atualiza-se as entradas de tensão e corrente, realiza-se a filtragem desses sinais, estima-se a amplitude de corrente e compara-se essa estimativa, representada na Figura 3.14 pela variável I', com valores de referência, representados na figura por IF (corrente de falta) e IS (corrente de sobrecarga). Cada fase cuja amplitude supera o limite IF incrementa o contador FEF(Fases Em Falta). Cada fase cuja amplitude é menor que o valor de sobrecarga incrementa o contador FSF (Fases Sem Falta). Uma amplitude estimada maior do que a corrente de sobrecarga e menor que a corrente de falta situa-se na faixa de histerese discutida na Seção 3.3. Caso o contador FEF seja maior do que zero, significa que foi detectado curto-circuito em alguma fase, logo, o valor da variável CCD (Curto-Circuito Detectado) é alterado para Verdadeiro. Além de alterar o valor da variável CCD para Verdadeiro, a variável CPSL (Contador Para Sair da Limitação) recebe o valor da variável APSL (Amostras para Sair da Limitação). Caso o contador FSF seja igual a três, significa que a amplitude das três fases está abaixo do valor de sobrecarga máxima, logo, a variável CCD recebe o valor lógico Falso. Caso alguma fase esteja na zona de histerese, o valor da variável CCD não se altera, permanecendo com o último valor definido em interrupções anteriores.

Ressalta-se que, na descrição do fluxograma feita até então, apenas foi detectado curto-circuito. Há uma dissociação entre detectar curto-circuito e limitar corrente. Foi estipulado que, para mitigar cenários de transição constante do estado de limitação do LCC, caso se inicie uma limitação, é necessário alguns períodos de amostragem sem detectar curto-circuito para cessar a limitação de corrente. A quantidade de períodos de amostragem para variável *Limitar* transitar de *Verdadeiro* para *Falso* é armazenada na variável *APSL*. O valor desta variável foi empiricamente definido em 64 amostras que, a um passo de amostragem de 65 μs , significa aproximadamente um quarto de ciclo de 60 *Hz*. Reduzir o valor desta variável significa reduzir a inércia para cessar a limitação. Aumentar o valor desta variável significa mais tempo em limitação. No caso de uma limitação espúria, caso a inserção do indutor do LCC cause uma queda de tensão superior a 0, 1 *pu* por mais de um ciclo, caracteriza-se uma Variação de Tensão de Curta Duração (VTCD) [64]. Esse horizonte de um ciclo foi uma referência para que o valor da variável *APSL* fosse de aproximadamente um quarto de ciclo.

Após realizar a detecção de curto-circuito, avalia-se o valor da variável de estado "Autônomo". Caso verdadeira, o limitador está no estado autônomo e deve definir seu estado de limitação por meio de seus algoritmos. Caso falsa, o limitador deve definir seu estado de limitação baseado na variável de estado *Força lim*. (Força Limitação). O estado de limitação do LCC é representado na variável *Limitar*. Esse recurso de poder forçar uma limitação ou bloqueá-la através do estado de autonomia do LCC se mostrou útil para testar tanto o equipamento simulado quanto o equipamento físico, incluindo a sua etapa de comissionamento.

No caso do limitador atuando de forma autônoma, se o valor da variável CCD for Verdadeiro, o valor da variável Limitar também é alterado para Verdadeiro. Caso curtocircuito não tenha sido detectado, avalia-se o valor do contador para sair da limitação CPSL. Se ele for maior que zero, ele é decrementado. Caso contrário, a limitação é encerrada escrevendo-se o valor Falso na variável Limitar. Por fim, atualiza-se as saídas do LCC, isto é, envia-se o sinal lógico para as chaves IGBT de acordo com o valor da variável *Limitar*. Adotando-se uma postura conservadora, foi definido que a limitação deve ser acionada nas três fases de forma conjunta, independente da quantidade de fases sob defeito, pois as correntes que circulam em um evento de curto-circuito têm potencial para trazer danos ao equipamento e à rede.

Parte do fluxograma da Figura 3.14 está delimitada em vermelho para indicar uma região crítica do código. Pela definição de região crítica [62], o código delimitado por essa região não pode ser interrompido por outras sub-rotinas. Caso surja uma interrupção de maior prioridade, ela fica pendente até o final da seção crítica para ser executada. Esse trecho do fluxograma foi englobado em uma seção crítica pois é o trecho que define os valores das variáveis *CCD* e *Limitar*. Não é desejável que outras interrupções acessem essas variáveis durante essa parte do processamento. Após discutir as ações tomadas durante uma interrupção do erro de *driver*, será possível mostrar um exemplo de erro decorrente do acesso não-sincronizado a esses recursos.

Tendo conhecimento do fluxograma do algoritmo de controle principal do LCC, cabe discutir, também, o fluxograma da interrupção do erro de *driver*, mostrado na Figura 3.15.



Figura 3.15: Fluxograma do erro de *driver*.

A Figura 3.15 mostra as ações tomadas sempre que chega um sinal de erro de *driver*. Escreve-se o valor *Verdadeiro* nas variáveis *ErroD*, *CCD* e *Limitar* e atualiza-se as saídas do limitador para enviar os sinais de controle para os IGBTs. Assume-se que o erro de *driver* indica uma condição anormal do sistema, podendo ser, inclusive, um surto de corrente rápido demais para ser processado pelos algoritmos do Capítulo 2. Foi estipulado que, diante dessa condição anormal, deve ser tomada a medida mais segura para o equipamento e para a rede elétrica, isto é, abrir as chaves.

Tendo definido o que é realizado ao receber um erro de *driver*, é possível discutir o que ocorreria se esta interrupção se iniciasse durante a seção crítica da Figura 3.14. A Figura 3.16 ilustra um possível problema dessa condição.

A Figura 3.16 mostra um trecho da região crítica da Figura 3.14 e a indicação onde poderia ocorrer uma interrupção do erro de *driver*. O algoritmo de controle principal não detecta curto-circuito, a variável CPSL é igual a zero e, prestes a definir o estado da variável *Limitar* como *Falso*, ocorre uma interrupção de erro de *driver*, desencadeando



Figura 3.16: Fluxograma em que uma interrupção ocorre durante a seção crítica.

os processos da Figura 3.15. A sub-rotina do erro de driver se encerra escrevendo o valor *Verdadeiro* na variável limitar e enviando o pulso de abertura dos IGBTs. Ao retomar a execução para o algoritmo de controle principal, o próximo passo seria escrever valor *Falso* na variável *Limitar*. Sabe-se que essa condição é indesejada, pois ocorreu um erro de *driver* indicando um problema no equipamento ou surto de corrente. Se a interrupção do erro de driver for executada após a seção crítica do código, entretanto, o algoritmo principal não teria mais alterações a se fazer nas variáveis *CCD* e *Limitar*, logo, o valor final dessas variáveis seria definido pela sub-rotina do erro de *driver*, que sempre leva o equipamento para o estado mais seguro.

O módulo LimitadorCC foi testado em conjunto com o modelo de simulação do LCC descrito na Subseção 3.2.4. A Figura 3.17 mostra o limitador inserido em uma rede de teste que consiste em fonte de tensão de 13,8 kV em 60 Hz com impedância de saída, limitador, impedância de linha, carga nominal de 2 MVA e um elemento de curto-circuito. São exibidos, também, os gráficos com a corrente ao longo do tempo e o sinal enviado para as chaves, gerados no próprio PSCAD.

Na Figura 3.17, o elemento de curto-circuito aterra as três fases através de uma resistência de 0,01 Ω no período de $t = 0,15 \ s$ a $t = 0,25 \ s$. O limitador foi configurado para atuar de forma autônoma ao aplicar a constante "0" na entrada "Modo". Para resistência de curto-circuito empregada, a corrente durante a falta deveria ter o seu valor da prospectiva (10 kA), entretanto a atuação do limitador manteve o nível de corrente abaixo de 750 A. Vale ressaltar que esses valores não têm correspondência com os valores adotados para o limitador em desenvolvimento, sendo apenas um teste do funcionamento da modelagem realizada. É possível ver o sinal enviado para as chaves, constantes em 1



Figura 3.17: Bloco com limitador inserido em rede de teste genérica.

durante a operação normal da rede, transitarem para 0 na ocorrência da falta e retornarem ao valor normal após sua finalização. As chaves atuaram em conjunto, logo, seus sinais aparecem sobrepostos no gráfico da direita.

A partir do comportamento do limitador observado na Figura 3.17, é possível afirmar que os módulos desenvolvidos LimitadorCC e da Camada de Abstração de *Hardware* foram capazes de atuar em conjunto com o limitador simulado, abrindo e fechando suas chaves. Verifica-se, também, a capacidade desses módulos realizarem a amostragem dos valores de corrente e atuarem em conjunto com um algoritmo de estimação para identificar curto-circuito.

3.4.2 Módulo FiltroPassaBanda

Foi criada uma biblioteca em C para implementar um filtro passa-banda digital de ordem 2 seguindo a lógica dos filtros IIR apresentados na subseção 2.3. Esse filtro consiste em um recurso para eliminar, digitalmente, ruídos que possam ter sido capturados pelo processo de conversão analógica-digital, componentes harmônicas de alta ordem e componentes de frequência de ordem inferior a 60 Hz dos sinais de corrente amostrados, uma vez que não há filtragem analógica conforme mencionado na Seção 2.1. A implementação da função de transferência deste filtro se baseia na Equação 3.1. Foi aplicada a transformada bilinear com frequência de amostragem 15.360 Hz para discretizá-la.

$$H(s) = \frac{2\xi\omega_0 s}{s^2 + 2\xi\omega_0 s + \omega_0^2}$$
(3.1)

Na Equação 3.1, ω_0 representa a velocidade angular central da banda de passagem do filtro, ξ representa uma constante de atenuação do filtro, T representa o período de amostragem do sinal, s é a variável complexa e H(s) é a função de transferência do filtro. O Diagrama de Bode dessa função de transferência pode ser visto na Figura 3.18 para $\xi = \sqrt{2}/2$ e $\omega_0 = 2\pi 60 \ rad/s$.



Figura 3.18: Diagrama de bode do filtro passa-banda.

A Figura 3.18 mostra o ganho aplicado pela função de transferência da Equação 3.1 em uma faixa de frequências de 20 a 2.000 Hz, bem como a defasagem aplicada para cada valor de frequência. Destaca-se, em vermelho, a frequência central de 60 Hz para qual o filtro foi parametrizado. A defasagem angular aplicada nesta frequência é de 0 graus, enquanto que o ganho é de 0 dB. Para aumentar a atenuação aplicada nas componentes de frequência que se afastam da fundamental, é possível diminuir a constante ξ .

A resposta no tempo discreto do filtro desenvolvido na linguagem C pode ser vista na Figura 3.19 para uma senoide, gerada também em código em C, contaminada por um sinal aleatório de amplitude igual a $0,25 \ pu$ interpretado como ruído branco. O filtro desenvolvido foi parametrizado com $\xi = \sqrt{2}/2$, $\omega_0 = 2\pi 60 \ rad/s$ e $f = 15.360 \ Hz$. O programa armazenou os pontos das formas de onda em arquivo de texto para o gráfico ser gerado com o auxílio do *software* GNUPlot [65].



Figura 3.19: Resposta do filtro passa-banda no domínio do tempo.

A Figura 3.19 mostra que, apesar de causar distorção na componente fundamental do primeiro semiciclo da senoide, os demais ciclos ficaram em fase com a entrada e na amplitude esperada. Nota-se que o sinal de saída não contém a distorção observada na entrada. A atenuação transitória imposta por esse filtro pode retardar demasiadamente a detecção de curto-circuito, logo, seu impacto é avaliado na Seção 4.1.

3.4.3 Módulo MVIC

O Método dos Valores Instantâneos de Corrente (MVIC) da Subseção 2.2.3 foi implementado em biblioteca na linguagem C para ser embarcado no limitador. É possível parametrizar a taxa de amostragem, os valores de corrente mínima de acionamento, máxima sobrecarga, o número de amostras com valor acima do limite de corrente mínima de acionamento e o número de amostras de corrente com valor igual ou menor que o valor de máxima sobrecarga para considerar que não está havendo curto-circuito. A biblioteca foi utilizada em um programa na linguagem C que gerou uma forma de onda trifásica genérica e normalizada em 1 pu para avaliá-la. O resultado pode ser visto na Figura 3.20.

A Figura 3.20 apresenta, à esquerda, uma forma de onda trifásica desequilibrada. No instante $t = 0,05 \ s$, inicia-se um curto-circuito que dura até $t = 0,1 \ s$. À direita, a saída do algoritmo mostra estado alto, ou seja, curto-circuito identificado, ao longo da ocorrência da falta. Foi considerado que cinco ou mais amostras de corrente acima de 2 pu(limite de menor curto-circuito adotado) deveriam acionar a detecção e cinco amostras igual ou menor que o valor de máxima sobrecarga deveriam fazer o limitador retornar à operação normal, além dos critérios baseados na derivada de corrente.



Figura 3.20: Resposta do algoritmo MVIC a um curto-circuito.

3.4.4 Módulo MMQ

O segundo algoritmo a ser transcrito para linguagem C foi o Método dos Mínimos Quadrados (MMQ) da Seção 2.2. A biblioteca que implementa este método pode ser parametrizada para utilizar um número qualquer de amostras para estimar a amplitude da senoide, conforme discutido na Seção 2.2.4, para aprimorar a imunidade a ruídos do algoritmo. Também podem ser parametrizadas a taxa de amostragem e a frequência nominal. A biblioteca foi avaliada com o mesmo processo utilizado para avaliar a biblioteca MVIC: foi desenvolvido um programa em C similar para utilizar essa biblioteca na estimação de curto-circuito de uma forma de onda gerada em código. A frequência de amostragem utilizada foi de 15.360 Hz e o tempo total simulado foi de 0,35 s A Figura 3.21 exibe, em (a), a senoide gerada pelo programa desenvolvido e as amplitudes estimadas com três e dezesseis amostras em (b) e (c), respectivamente. A identificação de curto-circuito é mostrada no canto inferior direito. Como o sinal indicando detecção foi semelhante para ambos os casos, apenas a detecção da simulação com MMQ utilizando dezesseis amostras foi exibida, em (d).

A Figura 3.21 exibe a amplitude das três senoides, desequilibradas, estimadas utilizando o MMQ. Basta comparar esses valores com as referências de 2 pu e 1,25 pu para indicar se está ocorrendo curto-circuito. As estimações de amplitude contém um erro ao transitar de um valor de amplitude para outro na ocorrência do curto-circuito, fazendo com que a amplitude estimada seja muito maior do que a amplitude real durante o intervalo de algumas amostras do transitório. Se esta característica trouxer problemas à detecção de curto-circuito, será observado nos resultados da Seção 4.1.

Ao executar a implementação do algoritmo de MMQ para as três fases do sistema elétrico no microcontrolador F28M35H52C1, considerando a tomada de dezesseis amostras para estimar as amplitudes de corrente, sua CPU C28 não foi capaz de executar o



Figura 3.21: Resposta do algoritmo de detecção baseado em MMQ.

código a passos de 65 μs . Portanto, foi desenvolvido um aprimoramento computacional da estimação de amplitude baseada em MMQ. A Equação (3.2) e a Equação (3.3) retomam a Equação (2.18) e a Equação (2.19), respectivamente, mostradas na Seção 2.2.4.

$$\left[i[n]\right]_{N\times 1} = \left[S\right]_{N\times 2} \left[I\right]_{2\times 1} \tag{3.2}$$

$$\left[I\right]_{2\times 1} = \left(\left[S\right]^{T}\left[S\right]\right)_{2\times 2}^{-1} \left[S\right]_{2\times N}^{T} \left[i[n]\right]_{N\times 1}$$
(3.3)

A Equação (2.18) mostra a forma compacta das matrizes que relacionam as amostras de corrente i[n], i[n - 1], i[n - 2], ..., i[n - (N - 1)] às amplitudes estimadas I_c e I_s que compõem a matriz [I]. A Equação (3.3) aplica a pseudoinversa dessa operação para calcular o valor dos elementos da matriz [I].

A primeira etapa da otimização computacional proposta consiste em substituir a matriz com as amostras de corrente pela soma de duas matrizes. A primeira matriz é o produto da matriz com as amostras de corrente do passo de amostragem anterior multiplicada à esquerda por uma matriz de translação para "deslocar" as amostras de corrente "para baixo". A segunda matriz contém a amostra de corrente do passo atual e zeros. Essa substituição é demonstrada na Equação (3.4). Por começar a envolver as amostras de corrente consideradas no passo de amostragem anterior, a matriz [I] com as amplitudes estimadas passará a ser representada por [I[n]], indicando que trata-se da estimativa mais recente. A estimativa realizada no instante anterior, por exemplo, será representada por [I[n-1]].

$$\begin{bmatrix} I[n] \end{bmatrix}_{2\times 1} = \left(\begin{bmatrix} S \end{bmatrix}^T \begin{bmatrix} S \end{bmatrix} \right)_{2\times 2}^{-1} \begin{bmatrix} S \end{bmatrix}_{2\times N}^T \left(\begin{bmatrix} 0 & 0 & 0 & \dots & 0 & 0 \\ 1 & 0 & 0 & \dots & 0 & 0 \\ 0 & 1 & 0 & \dots & 0 & 0 \\ \vdots & \vdots & \vdots & \ddots & \vdots & \vdots \\ 0 & 0 & 0 & \dots & 1 & 0 \end{bmatrix}_{N\times N} \begin{bmatrix} i[n-1] \\ i[n-2] \\ i[n-3] \\ \vdots \\ i[n-N] \end{bmatrix}_{N\times 1} + \begin{bmatrix} i[n] \\ 0 \\ 0 \\ \vdots \\ 0 \end{bmatrix}_{N\times 1}$$
(3.4)

É possível substituir a Equação (3.2) na Equação (3.4), trocando a matriz com as amostras de corrente do passo de amostragem anterior pelo produto [S][I[n-1]]. A matriz [S] contém os coeficientes discutidos na Subseção 2.2.4 e a matriz [I[n-1]] contém as estimativas de amplitude realizadas no instante anterior. Representando a matriz de translação pela sua forma compacta [R], aplicando a substituição supracitada e a propriedade distributiva da multiplicação de matrizes, escreve-se a Equação (3.5).

$$\begin{bmatrix} I[n] \end{bmatrix}_{2 \times 1} = \left(\begin{bmatrix} S \end{bmatrix}^T \begin{bmatrix} S \end{bmatrix} \right)_{2 \times 2}^{-1} \begin{bmatrix} S \end{bmatrix}_{2 \times N}^T \begin{bmatrix} R \end{bmatrix}_{N \times N} \begin{bmatrix} S \end{bmatrix}_{N \times 2} \begin{bmatrix} I[n-1] \end{bmatrix}_{2 \times 1} + \left(\begin{bmatrix} S \end{bmatrix}^T \begin{bmatrix} S \end{bmatrix} \right)_{2 \times 2}^{-1} \begin{bmatrix} S \end{bmatrix}_{2 \times N}^T \begin{bmatrix} i[n] \\ 0 \\ 0 \\ \dots \\ 0 \end{bmatrix}_{N \times 1}$$
(3.5)

Na Equação (3.5), o produto dos termos que multiplicam à esquerda a matriz I[n-1] é constante e, necessariamente, uma matriz 2×2 . Já o produto dos termos que multiplicam à esquerda a matriz composta pela amostra i[n] seguida de zeros é, necessariamente, uma matriz $2 \times N$, além de constante. Apenas duas multiplicações são necessárias para computar essa operação matricial, uma vez que uma das matrizes é esparsa e apenas seu primeiro termo é diferente de zero. Desconsiderando as operações entre termos constantes e iguais a zero, a quantidade de operações envolvidas na Equação 3.5 é fixa para qualquer

número N de amostras: seis multiplicações e quatro somas. O algoritmo que era de ordem de complexidade O(N) passa a ter ordem de complexidade O(1) e, portanto, para dezesseis ou mais amostras utilizadas na estimativa de amplitude por MMQ, tem carga computacional reduzida.

Trazendo os conceitos vistos na Seção 2.3, também é possível enxergar o algoritmo sem otimização como uma função de transferência de resposta finita ao impulso, ou seja, que depende apenas das entradas. Ao realizar a otimização, entretanto, o algoritmo passa a ser uma função de transferência de resposta infinita ao impulso, dependendo, portanto, não só de entradas, mas também de saídas anteriores do algoritmo. Tal fato fica evidente ao observar que a matriz I[n - 1] passa a ser utilizada no cálculo de I[n]. Funções de transferência dessa natureza possuem a característica de, a depender da entrada aplicada e da própria função de transferência, poder apresentar uma saída que tende ao infinito ou, no caso computacional, que seja tão grande que não possa ser representada com a quantidade de bits disponível. Portanto, pode ser vantajoso aplicar uma condição de contorno na Equação 3.5 de forma a saturar os valores de I_c e I_s na matriz I[n].

3.4.5 Módulo MEDO

O algoritmo do Método da Equação Diferencial Ordinária (MEDO), descrito na Seção 2.2.5, foi transcrito para linguagem C de programação. A biblioteca desenvolvida para este algoritmo pode ser parametrizada no número de amostras utilizadas para se estimar a resistência e a indutância da rede vistas pelo limitador, a frequência nominal da rede e a frequência de amostragem. Para testar sua funcionalidade, foram gerados sinais trifásicos de tensão e corrente em um programa na linguagem C de programação e foram utilizadas as funções da biblioteca desenvolvida para realizar as estimativas pertinentes. O resultado pode ser visto na Figura 3.22. O tempo total simulado foi de 0, 35 s e a taxa de amostragem utilizada foi de 15.360 Hz.

A Figura 3.22 (a) mostra o sinal de tensão simulado — o sinal de tensão foi mantido constante ao longo da simulação, logo, apenas os três primeiros ciclos são mostrados para facilitar a visualização. Em (b), é exibida a corrente simulada, em que se percebe um maior valor de amplitude de 0, 15 s a 0, 25 s. Em (c) e (d), são exibidas, respectivamente, as estimações de resistência e indutância da rede vistas pelo limitador. Um valor muito baixo dessas estimativas, como se observa durante o intervalo de 0, 15 s a 0, 25 s, indica a ocorrência um curto-circuito, correspondendo ao intervalo que a corrente permanece elevada no gráfico em (b). É necessário calcular valores de impedância de referência



Figura 3.22: Resposta do algoritmo de detecção baseado no MEDO.

baseados nos valores de corrente de curto-circuito para definir o limite dos estados de operação normal e de limitação de corrente com este método.

3.4.6 Módulo EPLL

A biblioteca referente ao algoritmo EPLL implementou um algoritmo ligeiramente diferente do algoritmo apresentado na Seção 2.2.6. O algoritmo apresentado na Seção 2.2.6 é o EPLL-II enquanto que o algoritmo que foi de fato implementado nesta biblioteca foi o EPLL-III, apresentado pelo mesmo autor [23]. O motivo desta modificação é que o EPLL-III não estima componentes de sequência e sim a amplitude de cada fase individualmente, o que simplificou a implementação. O algoritmo foi implementado com flexibilidade para estimar não somente a amplitude e a fase das correntes das fases A, B e C na frequência fundamental, mas também outras componentes de frequências harmônicas, caso se faça necessário. A amplitude estimada, comparada com os valores de referência, permite definir o estado de operação do limitador, isto é, se é necessário limitar a corrente ou não.

A biblioteca que implementa o algoritmo foi utilizada em um programa feito na linguagem C que gerou formas de onda para teste tal como foi feito com os algoritmos MVIC, MMQ e MEDO. O resultado do teste pode ser visto na Figura 3.23.

A Figura 3.23 mostra que, após um período transitório, as estimativas do EPLL



Figura 3.23: Resultado das estimações realizadas pelo EPLL implementado em C.

convergiram para o valor da corrente do sinal de corrente gerado para teste (1 pu). O mesmo ocorre com as estimativas de ângulo que, ao entrarem em regime permanente, variam de 0 a 2π , acompanhando os ciclos de senoide. A frequência estimada se manteve em 60 Hz, como se espera do sistema de potência brasileiro.

3.4.7 Camada de abstração de hardware

A camada de abstração de *hardware* foi o recurso encontrado na literatura para dissociar a lógica de controle da plataforma de execução [66]. Ela foi implementada em uma biblioteca na linguagem C e disponibiliza uma abstração de funções específicas de cada ambiente de execução. Diferente da camada lógica de controle, esta camada contém apenas um módulo, *Hardware Abstraction Layer* (HAL), e este módulo disponibiliza as seguintes funções:

- Atualizar entradas: atualiza os valores de tensão e corrente de entrada amostrados da rede elétrica. Esta sub-rotina aplica a compensação de todos os ganhos envolvidos no processo de aquisição dos sinais feito pelo *hardware* do equipamento e também a normalização baseado nos valores de base da rede elétrica.
- Atualizar saídas: atualiza o sinal enviado para as chaves semicondutoras a partir da lógica de detecção de curto-circuito.
- Entrar em seção crítica: utiliza recursos do ambiente de execução para iniciar uma seção crítica.

- Finalizar seção crítica: utiliza recursos do ambiente de execução para encerrar uma seção crítica.
- Limitar: força uma limitação.
- Não limitar: força que não haja uma limitação.

As funções disponibilizadas pelo módulo HAL são declaradas no seu arquivo de cabeçalho. Desta forma, os demais módulos que as invocam têm sempre um nome fixo para chamá-las independente do ambiente de execução. A definição das funções, entretanto, é feita no arquivo-fonte dessa biblioteca e foi criado um arquivo-fonte para cada ambiente de execução. Logo, o arquivo-fonte criado para o PSCAD define, por exemplo, a função de atualizar entradas atendendo as especifidades do simulador enquanto que o arquivo-fonte criado para o microcontrolador as define atendendo especifidades do *hardware* físico.

3.5 Conclusões parciais do capítulo

Este capítulo foi dedicado a discorrer sobre o controlador desenvolvido para o LCC. Foram apresentados a rede elétrica que será utilizada para testar os algoritmos de detecção de curto-circuito, a implementação em componentes reais e simulados do *hardware* teórico discutido no Capítulo 2, os limites de corrente estipulados para operação do LCC de média tensão e a implementação dos componentes de *software* que irão compor o *firmware* do equipamento.

Capítulo 4

Resultados

Com os desenvolvimentos da lógica de controle do LCC e detecção de curto-circuito apresentados no Capítulo 3, é possível prosseguir para uma etapa de teste e avaliação dos algoritmos e suas implementações. A Seção 4.1 deste capítulo define critérios de segurança, confiabilidade e velocidade de detecção de curto-circuito para embasar a escolha de uma das implementações dos algoritmos de detecção apresentados no Capítulo 2. Também são discutidos, na mesma seção, resultados de detecções de curto-circuito realizadas com as implementações desses algoritmos apresentadas no Capítulo 3. As detecções de curto-circuito foram realizadas a partir dos sinais de tensão e corrente obtidos através da simulação de 2.652 eventos na rede elétrica apresentada na Seção 3.1.1. A Seção 4.1 conclui definindo o algoritmo que melhor atende aos critérios definidos para compor o *software* de controle do limitador.

Por mais que as simulações tenham sido modeladas a partir de dados reais de uma rede de distribuição, ensaios de bancada contemplam fenômenos inerentes de circuitos elétricos que podem se mostrar desafiadores de se modelar e reproduzir computacionalmente. Além disso, não basta testar apenas as implementações dos algoritmos de detecção, mas também o *software* de controle completo, integrando todos os módulos pertinentes. A Seção 4.2 apresenta os resultados de ensaios de bancada para validar experimentalmente o funcionamento do controlador do LCC e os resultados obtidos ao longo das simulações.

4.1 Resultados de detecção de curto-circuito na rede de média tensão

A rede apresentada na Seção 3.1.1 foi submetida a uma bateria de simulações no PSCAD de forma a gerar diversos cenários de curto-circuito e operação normal do sistema para avaliar o desempenho dos algoritmos de detecção de curto-circuito. Ao todo, foram gerados 2.112 cenários de curto-circuito e 270 cenários em que uma carga de 1,475 MVA — a maior encontrada no sistema — começava a simulação desenergizada e era conectada a rede elétrica em um dado momento, de forma que sua entrada não deveria ser identificada como curto-circuito pelo algoritmo de detecção. Da mesma forma, foram gerados 270 cenários em que essa mesma carga começava a simulação conectada e, em um dado momento, era desconectada, de forma que este transitório também não deveria ser identificado pelo algoritmo de detecção como curto-circuito. Esse estudo da performance de detecção dos algoritmos frente à variação abruta (*step*) de carga é importante, pois esse é um fenômeno em que o perfil de corrente se assemelha ao perfil de um curto-circuito.

Os parâmetros da rede que foram variados ao longo das simulações de curto-circuito foram:

- Tipo da falta: faltas monofásicas nas fases A, B e C, faltas bifásicas nas fases AB, BC e CA, faltas bifásicas aterradas nas mesmas fases e faltas trifásicas aterradas e não aterradas (um total de 11 possibilidades);
- Resistência de curto-circuito: foram utilizadas as resistências de 44 Ω, 33 Ω, 12 Ω e 1 × 10⁻³ Ω (um total de 4 possibilidades). Essas resistências foram escolhidas de forma que, aplicadas a um curto-circuito no ponto de falta mais distante considerado nas simulações e considerando uma rede com o menor carregamento possível, resultariam em valores de corrente na subestação ligeiramente acima dos valores de curto-circuito da Figura 3.11, nominalmente, 237 A, 300 A, 600 A. A exceção foi a resistência de 1 × 10⁻³ Ω, que foi escolhida para simular um curto-circuito franco;
- Ângulo de tensão no instante da falta: foi variado o ângulo de tensão da senoide da fase A em que era aplicado o curto-circuito no sistema, de forma que o curto-circuito poderia ser aplicado no instante em que a fase A passava por zero graus e noventa graus. Esta variação resulta no maior e no menor termo CC possíveis no transitório da falta. Trata-se de um total de 2 possibilidades.
- Fator de potência da rede: foram realizadas simulações variando o fator de potência

entre 99, 5%i, 92, 0%i e 60, 0%i, num total de 3 possibilidades diferentes.

- Carregamento da rede: o fator de demanda da rede foi variado em 0,05, 0,20, 0,40 e 0,50, de forma a simular a rede com diferentes níveis de carregamento, indo de um cenário de baixo carregamento até um cenário de sobrecarga de, aproximadamente, 20%. Essas variações totalizam 4 possibilidades diferentes.
- Local da falta: foi simulado curto-circuito no ponto mais próximo possível da subestação, a jusante, e em um dos pontos de conexão trifásica mais distantes encontrados na rede.

Analisando cada combinação possível entre esses parâmetros, totaliza-se 2.112 cenários, conforme mencionado. Os parâmetros variados para os cenários de entrada de carga que não deveriam acionar o LCC foram ligeiramente diferentes, sendo expostos a seguir:

- Fator de demanda da carga: foi considerado que essa carga poderia ter diferentes fatores de demanda. Foram considerados: 0,05, 0,25, 0,50, 0,75 e 1,00. Embora alguns valores possam ser improváveis em uma rede de distribuição real, não há, a princípio, prejuízo em ter mais cenários de avaliação dos algoritmos de detecção. Essas variações totalizam 5 possibilidades diferentes.
- Fator de potência da rede: foram realizadas simulações variando o fator de potência entre 99, 5%*i*, 92, 0%*i* e 60, 0%*i*, totalizando 3 possibilidades diferentes.
- Assim como foi feito para rede, o fator de potência da carga também foi variado, entre 99, 5%*i*, 92, 0%*i* e 60, 0%*i*, ou seja, um total de 3 possibilidades diferentes.
- Ângulo de tensão no instante da inserção da carga: a carga foi inserida em um instante em que a tensão da fase A se encontrava a zero graus e em um instante e que a fase A se encontrava a noventa graus, totalizando duas possibilidades diferentes.
- Carregamento da rede: o fator de demanda da rede foi variado em baixo, médio e alto. Os valores exatos para esses fatores variaram de acordo com o fator de demanda selecionado para a carga inserida, de forma que a combinação da carga da rede com a carga inserida representasse valores baixos, médios e próximos do limite de operação da subestação. No total, essa variação consiste em três possibilidades distintas.

• Estado inicial da carga: foram considerados cenários em que a carga em questão começava a simulação conectada e cenários em que tal carga começava a simulação desconectada, consistindo em mais duas possibilidades diferentes para simulação.

Permutando esses parâmetros, têm-se 540 cenários possíveis de entrada ou saída de carga que não devem causar uma atuação do limitador.

As simulações foram executadas com um passo de tempo de 5 μs e os dados de tensão e corrente foram armazenados em passos de 65 μs . A rede foi simulada, em um primeiro momento, sem o LCC, tornando necessário um novo conjunto de simulações com o algoritmo atuando junto ao resto do equipamento para comprovar que sua atuação é compatível com a limitação imposta pelo equipamento. As formas de onda geradas foram armazenadas em arquivo de texto, ponto-a-ponto, e importadas em um programa escrito na linguagem C de programação que invocou as bibliotecas MVIC.h, MMQ.h, MEDO.h, EPLL.h e FiltroPassaBanda.h, descritas na Seção 3.4. Configurados para execução a um passo de tempo de 65 μs , cada algoritmo foi parametrizado da seguinte forma:

- MIVC: estabeleceu-se que cinco amostras com valor superior a 2 pu seriam suficientes para acusar a ocorrência de curto-circuito. O algoritmo foi implementado sem o filtro passa-banda, pois considerou-se que essa contagem de amostras já seria suficiente para filtrar ruídos nos sinais de tensão e corrente.
- MMQ: o algoritmo foi implementado em três versões: utilizando três amostras para estimação de amplitude, dezesseis amostras e trinta e duas amostras. Cada versão foi testada com e sem o filtro passa-banda. As amplitudes estimadas foram comparadas com os valores de referência estabelecidos para corrente mínima de curto-circuito e corrente máxima de sobrecarga, conforme definido na Seção 3.4. Nas implementações com filtro passa-banda, foi utilizado o fator de amortecimento ξ = √2.
- MEDO: o algoritmo foi implementado, da mesma forma que o MMQ, em três versões: utilizando três, dezesseis e trinta e duas amostras para estimação de resistência e indutância. Cada versão foi testada com e sem o filtro passa-banda. As resistências estimadas foram comparadas com valores de referência calculados a partir da tensão nominal do sistema e dos valores estabelecidos para corrente mínima de acionamento e corrente máxima de sobrecarga, conforme definido na Seção 3.4. Nas implementações com filtro passa-banda, também foi utilizado o fator de amortecimento ξ = √2.

• EPLL: o algoritmo foi implementado para realizar somente a estimação de amplitude, frequência e fase das componentes fundamentais dos sinais de corrente. Não foi considerado filtro passa-banda na detecção pois a planta de controle que implementa este algoritmo já possui artifícios para filtrar ruídos. Os valores da constante de integração da estimação de amplitude, da constante proporcional para estimação de ângulo e da constante de integração para estimação de velocidade angular foram calculados com base em sugestões fornecidas em [23], tendo recebido valores iguais a 376,00, 376,00 e 35.531, respectivamente.

Durante essas simulações, não foi prevista a atuação instantânea do limitador para correntes acima de 600 A como foi definido na Seção 3.4. O único processamento envolvido na detecção instantânea é uma comparação do valor de corrente amostrado com o limite de 600 A, cujo comportamento é relativamente simples de se prever em comparação com a atuação dos demais algoritmos. O objetivo desta série de simulações é justamente avaliar o resultado final da série de cálculos realizada por cada algoritmo, o que seria ofuscado pela detecção instantânea.

As características que se busca avaliar nesses algoritmos, para detecção de curtocircuito são:

- Tempo mínimo (ms): o menor tempo para detecção alcançado pelo algoritmo nos 2.112 cenários.
- Tempo médio (ms): o tempo médio para detecção alcançado pelo algoritmo nos 2.112 cenários.
- Tempo máximo (ms): o menor tempo para detecção alcançado pelo algoritmo nos 2.112 cenários.
- Corrente máxima (A): o maior valor de corrente que circulou pelas chaves até o início da limitação.
- Falhas: a quantidade de cenários em que o algoritmo falhou em identificar a ocorrência do curto-circuito.
- Detecções acima de 1 ms: o número de cenários em que o algoritmo demorou mais de 1 ms para detectar o curto-circuito. Esse horizonte de tempo foi estipulado a partir do limite de tempo que as chaves IGBT podem permanecer entre 300 A e 600 A segundo os dados do fabricante [59].

 Chave danificada: o número de cenários em que o algoritmo excedeu 1 ms para detecção decorridos após a corrente de uma das fases cruzar o valor nominal de 300 A das chaves semicondutoras.

Por outro lado, as características observadas para atuações em falso, isto é, em que uma carga entra ou sai da rede e não deveria ser detectado curto-circuito, são:

- Falsos-positivos: a quantidade de cenários em que houve uma detecção, quando não deveria.
- Média do tempo total em limitação: o tempo médio que o algoritmo permanece indicando um curto-circuito, considerando somente os cenários em que houve uma atuação.
- Tempo máximo em limitação: o maior tempo que o algoritmo permaneceu identificando um curto-circuito após uma atuação errônea.

O resultado do tempo de resposta de cada algoritmo nos cenários de curto-circuito definidos pode ser visto na Tabela 4.1. A letra "n" indica o número de amostras utilizadas nos algoritmos em que esse parâmetro é pertinente. A letra "F" no final do acrônimo dos algoritmos significa que foi empregado o filtro passa-bandas enquanto que sua ausência significa que o filtro não foi utilizado. Por exemplo, MMQ (n=3) é o algoritmo MMQ implementado com três amostras sem filtro e MMQF (n=16) é o algoritmo MMQ implementado com dezesseis amostras e com filtro.

Observando a Tabela 4.1, nota-se que os algoritmos MVIC e EPLL apresentaram cenários em que não foi possível identificar a falta e ordenar a abertura das chaves mesmo tendo passado 1 ms após a corrente de uma das fases cruzar o limite de 300 A das chaves. Os algoritmos baseados em MMQ e MEDO, por outro lado, não apresentaram cenários desta natureza, mostrando-se mais confiáveis sob esse aspecto. O algoritmo MVIC foi o único a falhar na identificação de curto-circuito, o que ocorreu em 292 cenários. Observando os dados, nota-se que isso ocorreu, em especial, nos casos de resistência de falta mais elevada (44 Ω ou 33 Ω com fator demanda igual ou inferior a 20%). Os maiores tempos de detecção foram do EPLL, não tendo feito a detecção em menos de 1 ms em nenhum dos casos. Essa deficiência pode ser mitigada e, possivelmente, corrigida, entretanto, ajustando os valores das constantes de ganho proporcional e integral na planta de controle do algoritmo. Os algoritmos baseados em MEDO, seguidos pelos baseados em MMQ, apresentaram os menores tempos de detecção, em especial ao diminuir o número

	Tempo	Tempo	Tempo	Corrente		Detecções	Chave
Algoritmo	mínimo	médio	máximo	máxima	Falhas	acima de	Danificada
	(ms)	(ms)	(ms)	(A)		$1 \mathrm{ms}$	Damicaua
MVIC	0,52	1,47	61,23	537,64	292	720	181
MMQ (n=3)	0,07	$0,\!16$	2,86	167,71	0	92	0
MMQ (n=16)	0,20	$0,\!45$	3,32	$274,\!97$	0	210	0
MMQ (n=32)	0,33	0,78	$3,\!90$	$390,\!56$	0	401	0
MEDO $(n=3)$	0,07	$0,\!14$	1,43	248,75	0	15	0
MEDO $(n=16)$	0,07	$0,\!32$	$1,\!95$	$547,\!90$	0	43	0
MEDO $(n=32)$	0,07	$0,\!47$	$2,\!67$	$691,\!80$	0	208	0
MMQF (n=3)	0,13	$0,\!35$	10,27	274,06	0	198	0
MMQF (n=16)	0,33	$0,\!69$	10,73	$397,\!69$	0	291	0
MMQF (n=32)	0,46	$1,\!09$	15,08	$532,\!63$	0	602	0
MEDOF $(n=3)$	0,07	$0,\!27$	8,00	399,96	0	12	0
MEDOF $(n=16)$	0,07	$0,\!53$	8,39	$691,\!80$	0	57	0
MEDOF $(n=32)$	0,13	0,72	8,97	891,38	0	429	0
EPLL	1,5	$4,\!57$	$15,\!15$	1.613,76	0	2.112	1.885

Tabela 4.1: Tempo de resposta dos algoritmos de detecção de curto-circuito.

de amostras utilizadas para fazer a estimação. Embora a utilização do filtro passa-banda tenha aumentado os tempos de detecção, nem mesmo assim foram verificados casos em que as chaves semicondutoras poderiam ser danificadas, de acordo com as especificações do fabricante. Nos casos de MEDO com três amostras (sem filtro), MMQ com três amostras (com e sem filtro) e MMQ com dezesseis amostras (sem filtro), a corrente sequer cruzou a fronteira de 300 A durante o transitório.

Chama a atenção o fato de que, embora o algoritmo baseado em MMQ tenha tempos médios e máximos superiores aos algoritmos baseados em MEDO na Tabela 4.1, os menores valores de corrente máxima foram justamente nos algoritmos baseados em MMQ. Esse fenômeno se deve a forma como as estimativas realizadas por esses algoritmos (a estimativa de amplitude de corrente no caso do MMQ e de resistência e indutância no caso do MEDO) respondem durante o regime transitório no início do curto-circuito.

A tabela 4.2 mostra o desempenho dos algoritmos nos casos em que uma carga foi conectada ou desconectada do sistema e não deveria haver uma detecção de curto-circuito.

A Tabela 4.2 mostra que os algoritmos mais seguros, ou seja, com menor número de atuações espúrias, são o EPLL, o MVIC e o MMQ com 32 amostras filtrado e nãofiltrado, não tendo apresentado cenários em que uma detecção foi realizada durante a entrada ou a saída da carga. A versão não-filtrada do algoritmo MMQ de três amostras e dos algoritmos MEDO de três e dezesseis amostras foram as que mais apresentaram

Algoritmo	Falsos positivos	Média do tempo total de limitação (ms)	Tempo máximo em limitação (ms)
MVIC	0	_	_
MMQ (n=3)	270	$0,\!14$	$0,\!455$
MMQ (n=16)	94	$0,\!35$	$0,\!585$
MMQ (n=32)	0	_	_
MEDO $(n=3)$	290	$0,\!08$	$1,\!17$
MEDO $(n=16)$	218	0.72	$1,\!17$
MEDO $(n=32)$	176	1,23	$1,\!95$
MMQF (n=3)	181	$0,\!23$	$0,\!39$
MMQF (n=16)	64	$0,\!37$	0,585
MMQF (n=32)	0	—	—
MEDOF $(n=3)$	218	$0,\!29$	1,365
MEDOF $(n=16)$	207	$0,\!57$	1,365
MEDOF $(n=32)$	123	$0,\!82$	$2,\!275$
EPLL	0	_	_

Tabela 4.2: Falsos-positivos dos algoritmos de detecção.

atuações em falso, todas somando acima de 200 ocorrências. A adição do filtro passabanda diminuiu o número de detecções em falso desses algoritmos, mas o número de falsos-positivos permaneceu acima de 180 casos, o que corresponde a um terço do total. O algoritmo MEDO de 32 amostras permaneceu acima de 100 detecções espúrias, filtrado ou não. O algoritmo MMQ com dezesseis amostras sem filtro detectou curto-circuito em 94 dos 540 dos casos sob análise. A adição do filtro passa-banda reduziu esse número para 64, correspondendo a 11,85% do total de casos. O tempo que os algoritmos permanecem indicando curto-circuito é um detalhe que deve ser contabilizado pois, ao realizar uma detecção indevida, é desejável que a indicação de curto-circuito seja tão breve quanto possível. Dentre os algoritmos que apresentaram detecções em falso, o que permaneceu indicando curto-circuito por mais tempo foi o MEDO filtrado, totalizando 2,275 ms.

Os algoritmos de curto-circuito foram submetidos, mais uma vez, às mesmas formas de onda de tensão e corrente para avaliação. Entretanto, no intuito de avaliar o desempenho dos algoritmos frente a presença de ruídos nas leituras de tensão e corrente, nesta nova série de simulações, esses sinais foram acrescidos de um outro sinal, aleatório, com amplitude máxima igual a 25% da amplitude nominal de corrente para simular a incidência de ruído branco nas leituras dessas grandezas ao amostrá-las em um processo de conversão analógica-digital. É necessário confrontar esse nível de ruído com o que seria verificado, na prática, durante a operação do equipamento. Se o nível de ruídos real é maior do que o previsto nas simulações, é conveniente executá-las novamente modificando a amplitude do sinal aleatório para que fique compatível com a realidade. Se, por outro lado, o nível de ruído é superior ao que se verifica na prática, não há prejuízo em submeter os algoritmos a um teste mais rigoroso.

Os resultados referentes aos tempos de detecção dessa nova série de simulações são apresentados na Tabela 4.3.

	Tempo	Tempo	Tempo	Corrente		Detecções	Chavo
Algoritmo	mínimo	médio	máximo	máxima	Falhas	acima de	Danificada
	(ms)	(ms)	(ms)	(A)		$1 \mathrm{ms} \mathrm{(pu)}$	Dannicada
MVIC	0,52	1,42	8,58	$545,\!88$	0	925	0
MMQ (n=3)	0,07	$0,\!07$	$0,\!13$	$163,\!66$	0	0	0
MMQ (n=16)	$0,\!13$	$0,\!42$	2,34	$304,\!99$	0	196	0
MMQ (n=32)	0,26	0,76	4,16	394, 16	0	388	0
MEDO (n=3)	0,07	$0,\!23$	2,34	$1.121,\!99$	0	81	4
MEDO $(n=16)$	0,07	$0,\!61$	3,06	1.919,00	0	312	35
MEDO $(n=32)$	0,07	0,76	4,10	1.482,10	0	436	39
MMQF (n=3)	0,07	$0,\!16$	$1,\!17$	$257,\!89$	0	24	0
MMQF (n=16)	0,20	$0,\!63$	8,65	$397,\!69$	0	268	0
MMQF (n=32)	0,46	$1,\!04$	11,12	568,72	0	582	0
MEDOF (n=3)	0,07	$0,\!35$	$2,\!15$	$636,\!48$	0	85	0
MEDOF (n=16)	0,07	0,77	$3,\!25$	$1.577,\!60$	0	276	19
MEDOF $(n=32)$	0,07	0,79	$2,\!80$	$1.715,\!65$	0	479	16
EPLL	0,91	$4,\!00$	$45,\!11$	$1.597,\!47$	0	2109	1747

Tabela 4.3: Tempo de resposta dos algoritmos de detecção considerando sinais de tensão e corrente com ruídos.

Observando a tabela 4.3, nota-se que os algoritmos EPLL e MVIC tiveram um menor número de casos em que a chave semicondutora seria danificada, bem como uma redução nos tempos de detecção, ao comparar esses parâmetros com os resultados obtidos sem ruídos. Entretanto, tratando-se de valores estocásticos, não é possível afirmar que o ruído melhora o desempenho desses algoritmos, e sim que eles são suficientemente robustos para manter resultados semelhantes aos sinais sem ruídos. Os algoritmos baseados no MEDO, por outro lado, passaram a apresentar casos em que a chave seria danificada, demonstrando que a detecção desses algoritmos pode ser prejudicada por este tipo de distúrbio. O filtro passa-banda reduziu a quantidade de casos em que a chave seria danificada nesses algoritmos, mas só zerou essa quantidade de casos na versão de três amostras do algoritmo. No algoritmo MMQ, embora aumentar o número de amostras para estimar a amplitude dos sinais de corrente e adicionar o filtro passa-banda aumentem o tempo necessário para indicar curto-circuito, mesmo com ruídos, o algoritmo continuou não apresentando casos em que as chaves semicondutoras seriam danificadas. Apesar de esses algoritmos também terem apresentado tempos de detecção, em geral, menores que os sinais com ruídos, a conclusão que se faz é a mesma para a mesma para o mesmo fenômeno observado para o EPLL e o MVIC: os sinais tem uma parcela aleatória, logo, não é possível considerar uma melhoria de desempenho, mas sim robustez frente a incidência de ruídos.

Para investigar o quanto os ruídos interferem na segurança do algoritmo no tocante a detecções indevidas, observa-se a Tabela 4.4.

Algoritmo	Falsos positivos	Média do tempo total de limitação (ms)	Tempo máximo em limitação (ms)
MVIC	0	_	_
MMQ (n=3)	540	65,85	68,90
MMQ (n=16)	188	0,26	0,91
MMQ (n=32)	0	_	_
MEDO $(n=3)$	540	35,79	57,14
MEDO $(n=16)$	540	31,98	51,55
MEDO $(n=32)$	540	30,05	52,20
MMQ (n=3, filtrado)	540	4,26	14,37
MMQ (n=16, filtrado)	81	0,33	0,65
MMQ (n=32, filtrado)	0	_	_
MEDOF $(n=3, filtrado)$	540	26,36	46,35
MEDOF $(n=16, filtrado)$	540	29,48	50,18
MEDOF $(n=32, filtrado)$	540	26,94	49,79
EPLL	0	_	_

Tabela 4.4: Falsos-positivos dos algoritmos de detecção considerando sinais de tensão e corrente com ruídos.

Novamente, observa-se que os algoritmos MMQ com 32 amostras (filtrado ou não), EPLL e MVIC não apresentam falsos-positivos na detecção de curto-circuito ao entrar ou sair com uma carga da rede elétrica, mostrando robustez desses algoritmos frente a ruídos. O algoritmo de MMQ com três amostras, por outro lado, se mostrou sensível, acusando uma detecção falsa em todos os casos de simulação, mesmo com filtro. Sem o filtro, este algoritmo passou menos de 1 ms indicando curto-circuito, porém a adição do filtro fez com que esse tempo se prolongasse. Ao empregar dezesseis amostras, esse algoritmo reduziu para 188 o número de falsos-positivos, com um tempo máximo de indicação de curto-circuito inferior a 1 ms. A adição do filtro passa-banda reduziu a quantidade de cenários em que houve falsos-positivos e o tempo máximo em limitação, que passaram a ser 81 e 0,65, respectivamente. O algoritmo MEDO, mesmo com o filtro passa-banda, se mostrou sensível aos ruídos, indicando curto-circuito para todos os cenários testados, não importando o número de amostras utilizadas para estimação.

4.1.1 Escolha do algoritmo de detecção

Os primeiros critérios levados em consideração para selecionar um algoritmo de detecção dentre os que foram estudados são o tempo máximo de detecção e a quantidade de falsospositivos. Serão considerados os cenários sem ruídos, para tomar uma decisão baseada em fatores determinísticos. Nenhum apresentou tempo de detecção máximo inferior a 1 ms, portanto, é necessário considerar um critério mais flexível. A quantidade de cenários em que a chave seria danificada é um critério aceitável, pois a maioria dos algoritmos, com a exceção do MVIC e do EPLL, conseguiu resultados em que as chaves não seriam danificadas. Mesmo sendo um critério mais flexível, ele permite a operação do LCC dentro dos critérios especificados na folha de dados dos IGBTs [59]. Considerando a quantidade de cenários em que a chave seria danificada, portanto, elimina-se os algoritmos MVIC e EPLL. Os algoritmos baseados em MEDO e o algoritmo MMQ de três amostras também foram descartados pois, de acordo com a Tabela 4.4, mesmo com o auxílio de um filtro digital, são altamente sensíveis a ruídos, comparados aos demais.

Dentre os algoritmos restantes, as versões filtrada e não-filtrada do algoritmo MMQ de 32 amostras foram as que não apresentaram falsos-positivos. Como esses métodos possuem sensibilidade a distorções harmônicas, foi considerado que a escolha do algoritmo deveria contemplar um filtro passa-bandas. O filtro não elimina componentes harmônicas, mas ao menos é alguma forma de mitigá-las, em especial as de mais alta ordem. A priori, a escolha seria o algoritmo MMQ filtrado de 32 amostras, entretanto, ao observar a corrente máxima que circulou pelas chaves nos resultados com este algoritmo, observa-se o valor de 532 A, próximo do limite mais rigoroso de 600 A das chaves eletrônicas [59].

O algoritmo MMQ de 16 amostras filtrado possui alguma forma de mitigar componentes harmônicas, não permitiu a circulação de correntes superiores a 400 A, que é um valor consideravelmente inferior ao limite de 600 A das chaves IGBT, e foi o que apresentou a menor quantidade de falsos-positivos depois dos algoritmos já descartados e dos algoritmos baseados em MMQ com 32 amostras (64 casos, inferior a um oitavo do total). Dentre os casos em que o algoritmo apresentou falsos-positivos, o tempo de indicação de curto-circuito foi inferior a 1 ms. Mesmo nos cenários com ruídos, apesar do número de falsos-positivos subir para 81 casos, o tempo máximo em limitação não supera 1 ms. Somado ao quarto de ciclo que o LCC permanece limitando após cessar a detecção de curto-circuito, esse tempo continua inferior ao intervalo de 1 ciclo que poderia caracterizar VTCD caso a limitação de corrente fizesse a tensão cair abaixo de 0, 9 pu. Portanto, para este algoritmo, considerou-se razoável flexibilizar, também, o critério de não haver falsos-positivos.

Diante da discussão realizada nesta seção, o algoritmo selecionado para integrar o controlador do LCC foi o MMQ filtrado de dezesseis amostras. A Subseção 4.1.2 faz um aprofundamento dos resultados obtidos com este algoritmo a partir do estudo de dois dos cenários de curto-circuito simulados.

4.1.2 Detalhamento de resultados do algoritmo selecionado

Os casos em que o algoritmo MMQF de 16 amostras violou o horizonte de 1 ms que as chaves IGBT suportam sobrecorrentes entre 300 A e 600 A foram, em particular, casos em que o ângulo de incidência da falta foi de 0 graus (289 casos dentre as simulações feitas sem ruído de corrente) e em curto-circuitos no ponto mais distante da rede com resistência de curto circuito elevada (44 Ω , dois casos dentre os demais). A Figura 4.1 mostra as formas de onda de um exemplo de cenário em que este algoritmo faz a detecção em 1,56 ms. Em (a), a figura mostra o período de tempo analisado em sua totalidade e em (b) a figura mostra um detalhamento do intervalo entre 0,150 s e 0,155 s, relativo ao início do regime transitório da falta, para analisar os valores de corrente no período que o algoritmo estaria tomando amostras para identificar o curto-circuito. Os valores de corrente foram normalizados considerando a corrente nominal de pico de um sistema de 2 MVA igual a 1 pu. Em amperes, trata-se de aproximadamente 119 A.



Figura 4.1: Falta que o algoritmo selecionado levou 1,56 ms para identificar.

A Figura 4.1 mostra a corrente durante de uma falta bifásica aterrada nas fases A e B em ponto distante da subestação com resistência de curto-circuito igual a 1 $m\Omega$, ângulo de tensão na incidência da falta igual a 0 graus (em relação à fase A), rede com fator de potência 0, 995*i* e fator demanda igual a 0,05. A falta foi iniciada em 0,15 *s* de simulação e perdurou por 0,1 *s*. Dado as características desta falta, a princípio, espera-se uma rápida elevação de corrente, que por sua vez causaria uma rápida sensibilização dos algoritmos. Entretanto, devido às características transitórias da rede elétrica e do ângulo de incidência do curto-circuito, não é o que se verifica nas formas de onda apresentadas. Tanto na fase A quanto na fase B, a corrente só ultrapassa o valor de 2 pu após 2 ms de duração da falta, tempo em que o algoritmo já teria acusado a ocorrência de um curto-circuito.

Em uma análise mais minuciosa dos resultados obtidos com o MMQ de 16 amostras filtrado, nota-se que, dentre os 291 casos em que este algoritmo viola limite de 1 ms, 261 detecções são feitas no horizonte de 2 ms. Os trinta casos restantes são defeitos ocorridos com resistência de curto-circuito igual ou superior a 33 Ω e fator de demanda da rede igual ou inferior a 20%, ou seja, são faltas em que a corrente está dentro do limiar de 300 A tomados como referência.

A Figura 4.2 traz um outro exemplo de forma de onda que o algoritmo leva um tempo relativamente elevado, em comparação aos demais resultados. Nesse caso em especial, a detecção levou 7,215 ms para ocorrer.



Figura 4.2: Falta que o algoritmo selecionado levou 7,215 ms para identificar.

A Figura 4.2 mostra um curto-circuito ocorrido na fase A, em ponto distante da subestação, com fator de demanda 20%. O valor de pico da corrente na fase A é constatado em 2,31 pu (aproximadamente 273 A, considerando as bases de um sistema de potência 2 MVA). Apesar da detecção tardia, trata-se de um cenário que, a princípio, não representa perigo para as chaves semicondutoras.

4.2 Resultados experimentais

Dentre os módulos discutidos no Capítulo 3, as bibliotecas LimitadorCC, FiltroPassa-Banda, MMQ e HAL foram carregadas no *firmware* do microcontrolador F28M35H52C1 do protótipo de baixa tensão para ensaios de bancada com a rede de teste do laboratório apresentada na Subseção 3.1.2. Com os recursos de *debug* em tempo real do microcontrolador, foi possível capturar suas leituras de corrente para análise de integridade, conforme é mostrado na Subseção 4.2.1. A Subseção 4.2.2 apresenta os resultados experimentais de detecção de curto-circuito.

4.2.1 Estudo de integridade dos sinais

Foi realizada uma modificação na aplicação carregada no microcontrolador F28M35H52C1 para acrescentar *buffers* com a finalidade de armazenar cada amostra de um ciclo de 60 Hzdos sinais de corrente das fases A, B e C. A Figura 4.3 mostra uma das capturas realizadas.



Figura 4.3: Captura de um ciclo do sinal trifásico de corrente.

A inspeção da Figura 4.3 revela que o microcontrolador faz a aquisição correta das formas de onda de corrente, apesar de uma notória contaminação por ruído. A figura apresenta, tracejadas, as componentes de 60 Hz desses sinais obtidas por meio de FFT

durante o processamento offline realizado posteriormente. A amplitude do sinal de corrente nas fases A, B e C é de 12, 76 A, 12, 70 A e 12, 70 A, respectivamente. A relação sinal-ruído para essas mesmas fases, respectivamente, foi de 25, 8 dB, 23, 1 dB e 26, 8 dB. O microcontrolador trabalha com esses dados normalizados em relação ao valor de corrente nominal, entretanto, a figura os apresenta convertidos novamente para amperes.

A Figura 4.4 mostra uma outra captura de dados da memória do microcontrolador, porém, desta vez, os dados são referentes aos sinais de corrente na saída do filtro passabanda. Essa captura foi realizada ao mesmo tempo da captura apresentada na Figura 4.3, ou seja, o sinal na entrada do filtro é o mesmo sinal desta figura.



Figura 4.4: Captura de um ciclo do sinal trifásico de corrente após filtragem.

Os sinais da Figura 4.4 têm uma forma semelhante aos sinais da Figura 4.3, mas a intensidade do sinal de ruído aditivo que incide sobre as leituras é visualmente menor. A amplitude e a fase das componentes fundamentais dos sinais se mantiveram as mesmas nas duas figuras. A relação sinal-ruído desse novo conjunto de dados para as três fases é de 36, 3 dB, 34, 6 dB e 37, 8 dB. A potência do sinal de ruído diminuiu, portanto, em cerca de dez vezes com a utilização do filtro passa-bandas.

A Figura 4.5 mostra a amplitude estimada pelo microcontrolador a partir dos dados de corrente reais.

A inspeção da Figura 4.5 mostra que os valores estimados para amplitude dos sinais de corrente estão dispostos ao redor dos valores reais de 12,70 A e 12,76 A. Entretanto,



Figura 4.5: Captura de um ciclo da estimação de amplitude realizada pelo microcontrolador através de MMQ.

a estimativa não é precisa, oscilando entre 12 A e 13,8 A. O maior erro de estimação encontrado nessas capturas foi de 1,1 A. Esse erro é incapaz de fazer com que o LCC transite entre as faixas de sobrecarga e atuação pelo algoritmo de detecção da Figura 3.11 e da Figura 3.12.

4.2.2 Resultados de detecção de curto-circuito

Tendo carregado o *software* no microcontrolador do LCC e avaliado a integridade dos sinais utilizados para o controle do LCC, foram realizados os seguintes ensaios:

- Curto-circuito monofásico com resistência de 4 Ω : a resistência de 4 Ω foi utilizada para atuar como uma resistência de curto-circuito. Esse componente foi conectado em paralelo à carga nominal de 10 Ω definida para esta rede, de forma que o conjunto completo consome 43, 40 A_{pico} , ultrapassando o limite estipulado para esta rede na Seção 3.3.
- Curto-circuito monofásico franco: uma das fases da carga da Figura 3.1 foi curtocircuitada.
- Curto-circuito bifásico franco: duas das fases da carga da Figura 3.1 foram curtocircuitadas.
- Curto-circuito trifásico franco: as três fases da carga da Figura 3.1 foram curtocircuitadas.
- Degrau (step) de carga: o sistema começou com amplitude de aproximadamente 18 A_{pico} e, após a conexão de uma carga, o nível de corrente se elevou até 24 A_{pico}.

A Figura 4.6 mostra as formas de onda de corrente na saída do LCC durante o ensaio de curto-circuito monofásico com resistência de curto-circuito de 4 Ω .



Figura 4.6: Ensaio monofásico com resistência de curto-circuito.

Na Figura 4.6, no início da captura de dados, a amplitude de corrente está em aproximadamente 18,0 A, ou seja, em seu valor nominal. Em aproximadamente t = 100 ms, é conectada a resistência de 4 Ω e nota-se uma perturbação nos sinais de corrente. Parte do regime transitório, em que se constata a incidência do curto-circuito e a atuação do limitador, está ampliada no detalhe da figura. O curto-circuito na fase A se deu em t = 99,988 ms e a limitação foi iniciada em t = 100,444 ms, resultando em um tempo de atuação de aproximadamente, 456 μs . Depois desse regime transitório, o circuito entra em regime permanente e assim permanece até t = 200 ms, instante de tempo em que termina o evento de curto-circuito e o limitador volta a fechar as chaves IGBT.

O cálculo da amplitude da corrente limitada é realizado conforme a Equação (4.1).

$$I_{limitada} = \frac{Z_{original}}{Z_{original} + Z_{\rm LCC}} I_{prospectiva} \tag{4.1}$$

Na Equação (4.1), $I_{limitada}$ é a amplitude de corrente limitada, $Z_{original}$ é a impedância equivalente do reator de entrada, da resistência de carga e da resistência de 4 Ω , Z_{LCC} é a impedância do indutor do LCC e $I_{prospectiva}$ é a amplitude de corrente prospectiva, isto é, que seria observada sem o LCC. Baseando-se nos valores da Tabela 3.2, é possível substituir as variáveis dessa equação e escrever a Equação (4.2).

$$I_{limitada} = \frac{2,86+j0,63}{2,86+j0,63+j0,75} 43,40\angle -0,22rad = 56,55\angle -0,45$$
(4.2)

A Equação (4.2) apresenta o cálculo do valor esperado da amplitude de corrente limitada. A amplitude de regime permanente observada na fase A, no intervalo entre 100 ms e 200 ms da Figura 4.6, condiz com o valor obtido por meio dessa equação.

A Figura 4.7 apresenta um novo ensaio de curto-circuito monofásico, entretanto, neste experimento, ao invés da resistência de curto-circuito de 4 Ω , foi aplicado um curto-circuito franco na saída do limitador.



Figura 4.7: Ensaio de curto-circuito monofásico.

Na Figura 4.7, a corrente das três fases apresentam uma amplitude de, aproximadamente, 18 A até o início do evento de curto-circuito na fase C, em t = 99,879 ms. O defeito perdura até, aproximadamente, t = 260 ms, quando a falta é encerrada e o limitador volta a fechar as chaves IGBT. A ampliação de parte do regime transitório revela a atuação do limitador dentro de 678 μs . A Equação 4.3 aplica os valores de impedância deste ensaio para o cálculo do valor esperado da amplitude de corrente em regime permanente durante o curto-circuito.

$$I_{limitada} = \frac{j0,63}{j0,63+j0,75} 200,5 \angle -1,57 rad = 129,5 \angle -1,57$$
(4.3)

Ao observar a Figura 4.7, nota-se que a amplitude de corrente está abaixo de 125 A. O valor registrado neste ensaio foi de 113 A, contradizendo o resultado encontrado na Equação (4.3). Uma possível explicação para essa divergência é que, conforme mostrado na Figura 3.1, considerou-se apenas a impedância do reator L_e como impedância de saída da fonte de tensão. Uma modelagem mais precisa do problema consideraria não apenas o reator L_e , mas também a impedância do PCC. Uma impedância da fonte de alimentação maior do que a considerada justifica que a amplitude de corrente seja inferior ao valor calculado. Esse resultado pode não ter sido observado no ensaio da Figura 4.6 pois o valor de impedância que foi desconsiderado é razoavelmente inferior ao valor da resistência equivalente composta pela resistência de carga e a resistência utilizada para curto-circuito. Todavia, o controlador foi capaz de atuar dentro do intervalo de 1 ms.

A Figura 4.8 apresenta os resultados obtidos para detecção de curto-circuito bifásico.



Figura 4.8: Ensaio de curto-circuito bifásico.

Na Figura 4.8, o sinal trifásico de corrente se encontra em regime permanente até o instante t = 99,072 ms, em que ocorre um curto-circuito franco nas fases A e B da saída do LCC. O evento é seguido pela atuação do equipamento, no instante $t = 99,997 ms,925 \mu s$ após o curto-circuito. Durante o regime permanente do evento, nota-se o desequilíbrio dos sinais de corrente, tendo a fase A uma amplitude de 115 A e a fase B uma amplitude de 107 A. O evento dura aproximadamente 160 ms, instante em que o curto-circuito é removido e o limitador volta a operar com baixa impedância.

A Figura 4.9 apresenta os resultados obtidos para detecção de curto-circuito trifásico.

Na Figura 4.9, é possível ver a corrente das três fases em amplitude nominal no início do gráfico e, no instante t = 96,8081, é conectado o curto-circuito na saída das três fases do LCC. A amplitude de corrente durante o curto-circuito é de 11,5 A e perdura até, aproximadamente, 260 ms. Esse valor de amplitude é inferior ao esperado para o curto-circuito franco, atribuindo-se essa diferença à premissa de que a impedância do PCC seria desprezível. Todavia, verifica-se a atuação bem sucedida do LCC em 653, 5 μs .


Figura 4.9: Ensaio de curto-circuito trifásico.

A Figura 4.10 mostra os resultados do ensaio de degrau de carga.



Figura 4.10: Ensaio de variação de carga.

Observando a Figura 4.10, observa-se a elevação da amplitude do sinal de corrente ao conectar uma carga trifásica adicional na saída do LCC. O valor de amplitude começa em 15, 5 A, após a conexão da segunda carga, sobe para 20, 7 A, ultrapassando o valor de corrente nominal estipulado para esse circuito e entrando na faixa de sobrecarga. O LCC manteve seu estado de baixa impedância, não apresentando nenhuma atuação neste transitório.

4.3 Conclusões parciais do capítulo

Neste capítulo, foram apresentados os resultados de desempenho de diferentes implementações dos quatro algoritmos de detecção de curto-circuito estudados no Capítulo 2. A avaliação foi feita com base em 2.652 eventos simulados no PSCAD. O desempenho dos algoritmos foi avaliado em termos de segurança, confiabilidade e velocidade de detecção. Após essa avaliação, foi selecionado o algoritmo de estimação de amplitude baseado em MMQ com dezesseis amostras para integrar o controlador do LCC. A partir dos resultados, também foi observado que o algoritmo poderia ser aprimorado pela utilização de um filtro digital do tipo passa-banda.

Este capítulo também apresentou resultados experimentais da integridade dos sinais utilizados pelos algoritmos carregados no microcontrolador F28M35H52C1 para detecção de curto-circuito e controle do LCC. A assertividade e o tempo de atuação do equipamento foram avaliados em diferentes eventos de curto-circuito e degrau de carga aplicados na saída do LCC. Com base nos resultados experimentais, foi possível validar experimentalmente o controlador desenvolvido.

Capítulo 5

Conclusão

Um dos maiores desafios deste trabalho foi implementar uma técnica de detecção de curto-circuito visando sua futura utilização em um equipamento de média tensão contendo semicondutores no seu circuito de potência. Os componentes eletrônicos, ainda que projetados para valores relativamente altos de tensão e corrente, apresentam baixas tolerâncias a valores que excedam seus limites. Por outro lado, em redes de distribuição em média tensão, são observados, principalmente, altos valores de corrente de curto-circuito que ultrapassam em muitas vezes tais limites. A associação em paralelo de diversos semicondutores que pudesse suportar qualquer corrente de curto-circuito da subestação que circulasse pelo LCC tornaria o projeto economicamente inviável, demandando uma solução mais sofisticada. Ademais, é necessário considerar outros componentes da rede elétrica e constatar se o LCC é capaz de diminuir os valores de corrente de falta a patamares que não ofereçam riscos a esses componentes.

A fundamentação deste trabalho buscou caracterizar o evento de curto-circuito e apresentar quatro métodos para detectá-lo. A busca na literatura acadêmica foi extensa, passando por muitos trabalhos com objetivos distintos tais como localizar o defeito geograficamente ou classificar as fases com defeito no sistema de potência. No próprio âmbito dos LCCs, os trabalhos encontrados não se aprofundaram nas características dos métodos de detecção de curto-circuito, suas características de desempenho quanto à assertividade e velocidade ou na adequação desses métodos para proteger tanto os componentes do equipamento quanto a rede elétrica. Foram apresentados quatro algoritmos encontrados na literatura acadêmica com potencial para integrar o controlador lógico de um LCC e a teoria de funcionamento destes algoritmos. Também foram apresentadas características que devem estar presentes no *hardware* do LCC que o tornem apto a executá-los adequadamente. O estudo do *hardware* foi norteado pela experiência acadêmica no desenvolvimento de relés digitais, um equipamento com maior nível de maturidade na literatura.

Pela natureza prática deste trabalho, a discussão acerca da sua metodologia no Capítulo 3 se aprofundou na implementação computacional dos algoritmos discutidos no Capítulo 2. Os algoritmos foram implementados na linguagem C de programação, popular no desenvolvimento de sistemas embarcados. Para maior versatilidade do software de controle, adotou-se um conceito multiplataforma no seu desenvolvimento. Essa versatilidade permitiu que o mesmo software utilizado no equipamento simulado através do PSCAD fosse embarcado no sistema de controle do equipamento real com pequenas modificações, reduzindo esforços de implementação e em assegurar que o controlador do equipamento físico condiz com o controlador validado em simulação. Foi apresentado o conceito da HAL, um componente de *software* através do qual se implementou essa característica multiplataforma. Além da HAL, para que o *software* de fato tivesse versatilidade de execução em diferentes plataformas, foi necessário incorporar outros conceitos e boas práticas de programação, tais como encapsulamento e modularização. Foi apresentado como os módulos de *software* desenvolvidos para o LCC se relacionam entre si e um fluxograma descrevendo a operação do equipamento. A execução das sub-rotinas de controle foi gerenciada pelo sistema operacional de tempo real TI-RTOS.

O Capítulo 3 também apresentou características dos componentes de *hardware* do LCC e como esses componentes foram reproduzidos na simulação do equipamento. O conhecimento dos componentes utilizados, das características da rede de distribuição em que se pretende instalar um futuro LCC de média tensão e da rede elétrica de baixa tensão utilizada nos ensaios do protótipo laboratorial permitiu traçar limites de corrente que norteiam a operação do limitador e devem ser incorporados em seu controlador. Sendo assim, os principais produtos do Capítulo 3 foram os componentes de *software* que implementam o controlador lógico do LCC, o modelo de simulação do equipamento e as faixas de corrente em que ele deve operar.

Os algoritmos de detecção de curto-circuito implementados foram submetidos aos sinais de tensão e corrente provenientes de uma série de simulações realizadas no *software* PSCAD. A gama de parâmetros variados entre as simulações — o tipo de falta, a resistência de curto-circuito, o fator de potência e o fator de demanda da rede, a localização do curto-circuito na rede e o ângulo da forma de onda em que o curto-circuito foi aplicado — permitiu que os algoritmos fossem estudados em uma grande quantidade de cenários diversos e avaliar seus tempos de resposta. Também foi estudada a capacidade dos algoritmos sob análise em diferenciar a conexão de uma carga de um curto-circuito na rede elétrica através de simulações em que tal carga foi ligada ou desligada da rede. Neste novo conjunto de simulações, foram variados o tipo do evento (conexão ou desconexão), o ângulo de incidência do evento na forma de onda, o fator de potência e o fator de demanda da rede, o fator de potência da carga e o valor nominal da carga conectada. Esse amplo conjunto de simulações permitiu traçar um perfil de velocidade e assertividade de cada um dos algoritmos de detecção, norteando a escolha do algoritmo mais adequado a compor o controlador do LCC. As simulações foram realizadas tanto assumindo sinais ideais quanto sinais distorcidos por ruído branco, aumentando ainda mais a quantidade de casos simulados. O algoritmo que se destacou foi o MMQ implementado com dezesseis amostras para estimar amplitude de corrente e com filtro passa-banda. A partir da grande diversidade de casos simulados e dos resultados obtidos, é possível afirmar que o controlador baseado neste algoritmo é suficiente maduro, confiável e seguro para prosseguir para ensaios de bancada.

Os ensaios de bancada, realizados com o protótipo de LCC de 220 V, mostraram que o algoritmo de detecção foi rápido o suficiente para detectar curto-circuito em menos de 1 ms, equiparando-se aos desempenhos apresentados em [14], [10] e [12]. Esta dissertação, entretanto, foi além dos trabalhos mencionados, aprofundando-se nos detalhes de implementação de cada algoritmo e apresentando uma gama muito maior de simulações para validá-los. Os ensaios de bancada também contemplaram um degrau de carga e mostraram que o algoritmo foi capaz de diferenciar a conexão da carga do curto-circuito, demonstrando sua assertividade. Ao combinar os resultados obtidos por meio de simulações e os resultados dos ensaios de bancada, é seguro afirmar que o software desenvolvido foi capaz de realizar o controle do LCC e está maduro o suficiente para prosseguir para ensaios em um protótipo de média tensão.

5.1 Propostas de trabalhos futuros

Este trabalho teve seu enfoque nos algoritmos de controle do LCC e sua implementação em *software*. Cabe realizar novos estudos e desenvolvimentos em diferentes componentes do equipamento, tais como as chaves semicondutoras e os reatores de limitação. Dado as características de operação do LCC, pode ser interessante investigar a geometria dos reatores no intuito de desenvolver um componente de menor tamanho e financeiramente mais vantajoso.

Quanto ao desempenho computacional do software de controle do LCC, o MMQ foi

implementado na forma de um algoritmo de resposta infinita ao impulso [49] para redução do custo computacional de processamento. Tal implementação tem desvantagens frente aos algoritmos de resposta finita ao impulso, tais como a saturação da sua saída [49]. Cabe investigar a possibilidade de implementação deste algoritmo com resposta finita ao impulso para contornar essas desvantagens a um custo computacional razoável. O estudo de sistemas multitaxas e decomposição em componentes polifásicas pode ser atrativo para atender a este objetivo.

Pela sua formulação, o algoritmo implementado apresenta erros de estimação caso as formas de onda de corrente estejam distorcidas por componentes harmônicas. Não foram apresentados os impactos desses erros na assertividade e na velocidade da detecção de curto-circuito. Há espaço para desenvolvimentos futuros no sentido de avaliar este algoritmo com sinais contaminados por distorção harmônica e aprimorá-lo para rejeitar este tipo de distúrbio.

Com base nos resultados obtidos para tempo de detecção e assertividade dos algoritmos analíticos estudados neste trabalho, é possível ampliar o escopo dos métodos de detecção, englobando os resultados obtidos por meio de algoritmos baseados em aprendizado de máquina amplamente encontrados na literatura [34] para comparação.

Tendo uma implementação validada do algoritmo de controle, também é possível prosseguir os ensaios para um protótipo de LCC de média tensão que possibilite a tomada de resultados experimentais em ambiente controlado e em campo.

Tratando-se de um equipamento de média tensão e considerando o contexto atual de automação de subestações [67], cabe realizar novas investigações e desenvolvimentos para tornar o LCC um *Intelligent Electronic Device* (IED) integrado a redes inteligentes e capaz de se comunicar com outros equipamentos do sistema de potência dentro de normas tais como a IEC 61850, sendo esta mais uma sugestão de trabalho futuro.

Referências

- [1] Empresa de Pesquisa Energética, Ministério de Minas e Energia. Plano Decenal de Expansão de Energia. 2021. Disponível em: https://www.epe.gov.br/sitespt/publicacoes-dados-abertos/publicacoes/PublicacoesArquivos/publicacoa-490/PDE
- [2] TLEIS, N. D. Power systems modelling and fault analysis: theory and practice. Second edition. London [England]; San Diego, CA: Academic Press, 2019. ISBN 978-0-12-815117-4.
- [3] SAFAEI, A.; ZOLFAGHARI, M.; GILVANEJAD, M.; GHAREHPETIAN, G. B. A survey on fault current limiters: Development and technical aspects. *International Jour*nal of Electrical Power & Energy Systems, v. 118, p. 105729, jun. 2020. ISSN 01420615.
- [4] Cui Xiaodan; Lv Yazhou; Li Wei; Li Bijun; Sun Zhongqing; Wu Chenxi; Hu Yang; Li Xi. Effects of fault current limiter on the safety and stability of power grid and its application: A research review. In: 2016 IEEE PES Asia-Pacific Power and Energy Engineering Conference (APPEEC). Xi'an, China: IEEE, 2016. p. 2494–2498. ISBN 978-1-5090-5418-3. Disponível em: http://ieeexplore.ieee.org/document/7779937/>.
- [5] SHAHRIARI, S. A. A.; VARJANI, A. Y.; HAGHIFAM, M. R. Cost reduction of distribution network protection in presence of distributed generation using optimized fault current limiter allocation. *International Journal of Electrical Power & Energy Systems*, v. 43, n. 1, p. 1453–1459, dez. 2012. ISSN 01420615. Disponível em: https://linkinghub.elsevier.com/retrieve/pii/S0142061512003559>.
- [6] Cigré Working Group 10 of Study Committee A3 (High Voltage Equipment). Fault Current Limiters in Electrical Medium and High Voltage Systems. ago. 2003.
- [7] Cigré Working Group 10 of Study Committee A3 (High Voltage Equipment). Impact of Fault Current Limiters on Existing Protection Schemes. fev. 2008.
- [8] Conseil international des grands réseaux électriques; Comité d'études A3. Application and feasibility of fault current limiters in powers systems. Paris: CIGRÉ, 2012. ISBN 978-2-85873-189-3.
- [9] LANES, M. M. Limitador eletrônico de corrente de curto-circuito baseado em circuito ressonante controlado por dispositivos semicondutores de potência. [S.l.]: UFJF, ago. 2006. Dissertação de mestrado - Aceito: 2017-04-20T14:45:47Z Editora: Universidade Federal de Juiz de Fora (UFJF).
- [10] ÖHRSTRöM, M.; SODER, L. Fast Fault Detection For Power Distribution Systems. Tese (Doutorado) — Royal Institute of Technology, Stockholm, Sweden, abr. 2003.

- [11] COMISSION, U. o. C. I. C. E. Development of Fault Current Controller Technology
 Prototyping, Laboratory Testing, and Field Demonstration. jun. 2011. Disponível em:
 https://uc-ciee.org/ciee-old/downloads/FaultCurrentController.pdf>.
- [12] HARTUNG, K.-H.; SCHMIDT, V. Limitation of short circuit current by an ISlimiter. In: 2009 10th International Conference on Electrical Power Quality and Utilisation. Lodz, Poland: IEEE, 2009. p. 1–4. ISBN 978-1-4244-5171-5. Disponível em: http://ieeexplore.ieee.org/document/5318861/>.
- [13] ABB. Is-limiter Limitador de corrente extra rápido. 2011. Disponível em: https://library.e.abb.com/public/8fdd71e030394b9ab0c82e28898687ba/Is-Limiter
- [14] UEDA, T.; MORITA, M.; ARITA, H.; KIDA, Y.; KUROSAWA, Y.; YAMAGIWA, T. Solid-state current limiter for power distribution system. *IEEE Transactions on Power Delivery*, v. 8, n. 4, p. 1796–1801, out. 1993. ISSN 08858977. Disponível em: http://ieeexplore.ieee.org/document/248287/>.
- [15] NADERI, S. B. Controllable resistive type fault current limiter (CR-FCL) with frequency and pulse duty-cycle. p. 9, 2014.
- [16] KUMAR, M.; SARAVANAN, B. An improved Resonant Fault Current Limiter for Distribution System under Transient Conditions. *International Journal of Renewable Energy Research*, v. 7, n. 2, p. 547–555, 2017. ISSN 1309-0127. Disponível em: https://www.ijrer.org/ijrer/index.php/ijrer/article/view/5356>.
- [17] RADMANESH, H.; FATHI, S. H.; GHAREHPETIAN, G. B.; HEIDARY, A. Bridge-Type Solid-State Fault Current Limiter Based on AC/DC Reactor. *IEEE Transactions* on Power Delivery, v. 31, n. 1, p. 200–209, fev. 2016. ISSN 0885-8977, 1937-4208. Disponível em: https://ieeexplore.ieee.org/document/7279159/>.
- [18] KARTHIGHA.D; SATHIYA.K; NIRMALA.S. Solid State Fault Current Limiter for Improvement of Smart Grid Performance. International Research Journal of Engineering and Technology, v. 4, n. 8, p. 2028–2031, ago. 2017. ISSN 2395-0056. Disponível em: https://www.irjet.net/archives/V4/i8/IRJET-V4I8366.pdf>.
- [19] GOMATHI, S.; VENKATESAN, T.; VIDHYA, D. S. Design and Implementation of Fault Current Limiters in Distribution System Using Internet of Things. *Wireless Personal Communications*, v. 102, n. 4, p. 2643–2666, out. 2018. ISSN 1572-834X. Https://doi.org/10.1007/s11277-018-5281-9.
- [20] CHEN, K.; HUANG, C.; HE, J. Fault detection, classification and location for transmission lines and distribution systems: a review on the methods. *High Voltage*, v. 1, n. 1, p. 25–33, abr. 2016. ISSN 2397-7264.
- [21] GURURAJAPATHY, S.; MOKHLIS, H.; ILLIAS, H. Fault location and detection techniques in power distribution systems with distributed generation: A review. *Renewable and Sustainable Energy Reviews*, v. 74, p. 949–958, jul. 2017. ISSN 13640321.
- [22] PHADKE, A. G.; THORP, J. S. Computer relaying for power systems. 2nd ed. ed. Chichester, West Sussex; Hoboken, NJ: Baldock, Hertfordshire: John Wiley & Sons; Research Studies Press, 2009. OCLC: ocn316009522. ISBN 978-0-470-05713-1.

- [23] KARIMI-GHARTEMANI, M. Enhanced phase-locked loop structures for power and energy applications. Hoboken, New Jersey: John Wiley & Sons Inc, 2014. ISBN 978-1-118-79513-2 978-1-118-79516-3.
- [24] Microchip Technology Inc. ATmega328P Datasheet. jan. 2015. Disponível em: http://ww1.microchip.com/downloads/en/DeviceDoc/Atmel-7810-Automotive-Microcontrollers-ATmega328P_Datasheet.pdf>.
- [26] Gang Chen; Daozhuo Jiang; Zhengyu Lu; Zhaolin Wu. A new proposal for solid state fault current limiter and its control strategies. In: *IEEE Power Engineering Society General Meeting*, 2004. Denver, CO, USA: IEEE, 2004. v. 2, p. 1468–1473. ISBN 978-0-7803-8465-1. Disponível em: ">http://ieeexplore.ieee.org/document/1373112/>.
- [27] SA'ED, J. A.; QURAAN, M.; ABU-KHAIZARAN, M.; FAVUZZA, S.; MASSARO, F. Control of solid-state fault current limiter for DG-integrated distribution systems. In: 2017 IEEE International Conference on Environment and Electrical Engineering and 2017 IEEE Industrial and Commercial Power Systems Europe (EEEIC / I CPS Europe). [S.l.: s.n.], 2017. p. 1–5.
- [28] OHRSTROM, M.; SODER, L. Fast Protection of Strong Power Systems With Fault Current Limiters and PLL-Aided Fault Detection. *IEEE Transactions on Power Deli*very, v. 26, n. 3, p. 1538–1544, jul. 2011. ISSN 0885-8977, 1937-4208.
- [29] DENG, X.; YUAN, R.; XIAO, Z.; LI, T.; WANG, K. L. L. Fault location in loop distribution network using SVM technology. *International Journal of Electrical Power & Energy Systems*, v. 65, p. 254–261, fev. 2015. ISSN 01420615. Disponível em: https://linkinghub.elsevier.com/retrieve/pii/S0142061514006139>.
- [30] ALWASH, S. F.; RAMACHANDARAMURTHY, V. K.; MITHULANANTHAN, N. Fault-Location Scheme for Power Distribution System with Distributed Generation. *IEEE Transactions on Power Delivery*, v. 30, n. 3, p. 1187–1195, jun. 2015. ISSN 0885-8977, 1937-4208. Disponível em: http://ieeexplore.ieee.org/document/6963498/>.
- [31] SWETAPADMA, A.; YADAV, A. Fuzzy Inference System Approach for Locating Series, Shunt, and Simultaneous Series-Shunt Faults in Double Circuit Transmission Lines. *Computational Intelligence and Neuroscience*, v. 2015, p. 1–12, 2015. ISSN 1687-5265, 1687-5273. Disponível em: http://www.hindawi.com/journals/cin/2015/620360/>.
- [32] LOPES, F. V.; SILVA, K. M.; COSTA, F. B.; NEVES, W. L. A.; FERNANDES, D. Real-Time Traveling-Wave-Based Fault Location Using Two-Terminal Unsynchronized Data. *IEEE Transactions on Power Delivery*, v. 30, n. 3, p. 1067–1076, jun. 2015. ISSN 0885-8977, 1937-4208. Disponível em: http://ieeexplore.ieee.org/document/6985667/>.
- [33] KARIMI-GHARTEMANI, M.; WALSETH, J. A. Using the EPLL algorithm as a preprocessor for fault analysis. In: 2012 11th International Conference on Information

Science, Signal Processing and their Applications (ISSPA). Montreal, QC, Canada: IEEE, 2012. p. 1377–1382. ISBN 978-1-4673-0382-8 978-1-4673-0381-1 978-1-4673-0380-4. Disponível em: <http://ieeexplore.ieee.org/document/6310508/>.

- [34] FERREIRA, V.; ZANGHI, R.; FORTES, M.; SOTELO, G.; SILVA, R.; SOUZA, J.; GUIMARãES, C.; GOMES, S. A survey on intelligent system application to fault diagnosis in electric power system transmission lines. *Electric Power Systems Research*, v. 136, p. 135–153, jul. 2016. ISSN 03787796. Disponível em: https://linkinghub.elsevier.com/retrieve/pii/S0378779616300086>.
- [35] ABU-MOSTAFA, Y. S.; MAGDON-ISMAIL, M.; LIN, H.-T. Learning from data: a short course. S.l.: AMLbook.com, 2012. ISBN 978-1-60049-006-4.
- [36] FILHO, J. M.; MAMEDE, D. R. Proteção de sistemas elétricos de potência. Grupo Gen - LTC, 2000. OCLC: 923752876. ISBN 978-85-216-2012-9. Disponível em: http://public.ebookcentral.proquest.com/choice/publicfullrecord.aspx?p=3234240>.
- [37] GHADERI, GINN, L.; MOHAMMADPOUR, A.; Η. Η. Α. High fault review. Reseimpedance detection: А Electric Power Systems ISSN arch, ν. 143,р. 376 - 388, fev. 2017.03787796. Disponível em: https://linkinghub.elsevier.com/retrieve/pii/S0378779616304187>.
- [38] STEVENSON, W. D. Elements of power system analysis. 4th ed. ed. New York: McGraw-Hill, 1982. (McGraw-Hill series in electrical engineering). ISBN 978-0-07-061278-5 978-0-07-061279-2.
- [39] NGO, T.; MIN, K.; VU, T. Comparative Study of Fault Detection Methods Based on Time Domain RMS Calculation. In: 2019 IEEE Power & Energy Society General Meeting (PESGM). Atlanta, GA, USA: IEEE, 2019. p. 1–5. ISBN 978-1-72811-981-6.
- [40] LIN, S.; HE, Z.; LI, X.; QIAN, Q. Travelling wave time-frequency characteristicbased fault location method for transmission lines. *IET Generation, Transmission & Distribution*, v. 6, n. 8, p. 764, 2012. ISSN 17518687. Disponível em: https://digitallibrary.theiet.org/content/journals/10.1049/iet-gtd.2011.0703>.
- [41] SAINI, M.; ZIN, A. A. bin M.; MUSTAFA, M. W. B.; SULTAN, A. R.; Rahimuddin. Transmission Line Using Discrete Wavelet Transform and Back-Propagation Neural Network Based on Clarke's Transformation. *Applied Mechanics and Materials*, v. 818, p. 156–165, jan. 2016. ISSN 1662-7482. Disponível em: https://www.scientific.net/AMM.818.156>.
- [42] Sun-Li Yu; Jyh-Cherng Gu. Removal of decaying DC in current and voltage signals using a modified Fourier filter algorithm. *IEEE Transactions on Power Delivery*, v. 16, n. 3, p. 372–379, jul. 2001. ISSN 08858977. Disponível em: http://ieeexplore.ieee.org/document/924813/>.
- [43] MONTANES, A.; COMECH, M.; GARCIA-GRACIA, M. Travelling waves distance protection in a distribution networks: a comparative study. In: *MELECON 2008 -The 14th IEEE Mediterranean Electrotechnical Conference*. Ajaccio: IEEE, 2008. p. 768–773. ISBN 978-1-4244-1632-5.

- [44] JAMEHBOZORG, A.; SHAHRTASH, S. M. A Decision-Tree-Based Method for Fault Classification in Single-Circuit Transmission Lines. *IEEE Transactions on Power Delivery*, v. 25, n. 4, p. 2190–2196, out. 2010. ISSN 0885-8977, 1937-4208.
- [45] SHAIK, A. G.; PULIPAKA, R. R. V. A new wavelet based fault detection, classification and location in transmission lines. *International Journal of Electrical Power & Energy Systems*, v. 64, p. 35–40, jan. 2015. ISSN 01420615. Disponível em: https://linkinghub.elsevier.com/retrieve/pii/S0142061514004232>.
- [46] JAMEHBOZORG, A.; SHAHRTASH, S. M. A Decision Tree-Based Method for Fault Classification in Double-Circuit Transmission Lines. *IEEE Transactions on Power Delivery*, v. 25, n. 4, p. 2184–2189, out. 2010. ISSN 0885-8977, 1937-4208.
- [47] BO, Z.; AGGARWAL, R.; JOHNS, A.; LI, H.; SONG, Y. A new approach to phase selection using fault generated high frequency noise and neural networks. *IEEE Transactions on Power Delivery*, v. 12, n. 1, p. 106–115, jan. 1997. ISSN 08858977. Disponível em: http://ieeexplore.ieee.org/document/568230/>.
- [48] BRACEWELL, R. N. The Fourier transform and its applications. 3. ed., internat. ed. ed. Boston, Mass.: McGraw Hill, 2000. (McGraw-Hill international editions Electrical engineering series). OCLC: 246107319. ISBN 978-0-07-116043-8 978-0-07-303938-1.
- [49] OPPENHEIM, A. V.; SCHAFER, R. W. Discrete-time signal processing. 3. ed., internat. ed. ed. Upper Saddle River, NJ: Pearson, 2010. OCLC: 845682121. ISBN 978-0-13-206709-6.
- [50] EATON, J. W.; BATEMAN, D.; HAUBERG, S.; WEHBRING, R. GNU Octave version 5.1.0 manual: a high-level interactive language for numerical computations.
 [s.n.], 2019. Disponível em: https://www.gnu.org/software/octave/doc/v5.1.0/>.
- [51] DAS, B.; REDDY, J. Fuzzy-Logic-Based Fault Classification Scheme for Digital Distance Protection. *IEEE Transactions on Power Delivery*, v. 20, n. 2, p. 609–616, abr. 2005. ISSN 0885-8977.
- [52] Joe-Air Jiang; Jun-Zhe Yang; Ying-Hong Lin; Chih-Wen Liu; Jih-Chen Ma. An adaptive PMU based fault detection/location technique for transmission lines. I. Theory and algorithms. *IEEE Transactions on Power Delivery*, v. 15, n. 2, p. 486–493, abr. 2000. ISSN 08858977.
- [53] JIANG, J.-A.; Ching-Shan Chen; Chih-Wen Liu. A new protection scheme for fault detection, direction discrimination, classification, and location in transmission lines. *IEEE Transactions on Power Delivery*, v. 18, n. 1, p. 34–42, jan. 2003. ISSN 0885-8977.
- [54] SüLI, E.; MAYERS, D. F. An introduction to numerical analysis. Cambridge; New York: Cambridge University Press, 2003. OCLC: 57417411. ISBN 978-0-511-07810-1 978-0-511-07653-4 978-0-511-80118-1 978-0-511-20440-1. Disponível em: https://doi.org/10.1017/CBO9780511801181
- [55] KHATANA, V.; BHIMASINGU, R. Review on Three-Phase PLLs for Grid Integration of Renewable Energy Sources. In: 2017 14th IEEE India Council International

Conference (INDICON). Roorkee: IEEE, 2017. p. 1–6. ISBN 978-1-5386-4318-1. Disponível em: https://ieeexplore.ieee.org/document/8488071/>.

- [56] GOLESTAN, S.; GUERRERO, J. M.; VASQUEZ, J. C. Three-Phase PLLs: A Review of Recent Advances. *IEEE Transactions on Power Electronics*, v. 32, n. 3, p. 1894–1907, mar. 2017. ISSN 0885-8993, 1941-0107. Disponível em: ">http://ieeexplore.ieee.org/document/7467498/>.
- [57] FRANKLIN, G. F.; POWELL, J. D.; EMAMI-NAEINI, A. Feedback control of dynamic systems. Seventh edition. Boston: Pearson, 2015. ISBN 978-0-13-349659-8.
- [58] CHOKHAWALA, R.; CATT, J.; KIRALY, L. A discussion on IGBT shortcircuit behavior and fault protection schemes. *IEEE Transactions on Industry Applications*, v. 31, n. 2, p. 256–263, abr. 1995. ISSN 00939994. Disponível em: http://ieeexplore.ieee.org/document/370271/>.
- [59] Hivron. IGBT X2G300SD12P3. Disponível em: http://www.hivron.com/contents/datasheet/X2
- [60] Texas Instruments. *Microcontroller F28M35x User's Guide*. dez. 2019. Disponível em: https://www.ti.com/lit/ug/spruh22i/spruh22i.pdf>.
- [61] Texas Instruments. *TI-RTOS 2.16 User's Guide*. fev. 2016. Disponível em: https://www.ti.com/lit/ug/spruhd4l/spruhd4l.pdf>.
- [62] TANENBAUM, A. S.; BOS, H. Modern operating systems. 4. ed., global ed. ed. Boston, Mass. Munich: Pearson, 2015. (Always learning). ISBN 978-1-292-06142-9.
- [63] Texas Instruments. TI-RTOS Kernel (SYS/BIOS) User's Guide. jun. 2020. Disponível em: https://www.ti.com/lit/ug/spruex3v/spruex3v.pdf>.
- [64] Agência Nacional de Energia Elétrica. Módulo 8 Qualidade da Energia Elétrica. Prodist - Procedimentos de Distribuição de Energia Elétrica no Sistema Elétrico Nacional, jan. 2018. Disponível em: https://www.aneel.gov.br/modulo-8>.
- [65] GNUPLOT Homepage. Disponível em: http://www.gnuplot.info/>.
- [66] WHITE, E. Making embedded systems: design patterns for great software. 1. ed. ed. Beijing: O'Reilly, 2012. OCLC: 815881891. ISBN 978-1-4493-0214-6.
- [67] SEN, S.; KUMAR, V. Microgrid control: A comprehensive survey. Annual Reviews in Control, v. 45, p. 118–151, 2018. ISSN 13675788. Disponível em: https://linkinghub.elsevier.com/retrieve/pii/S1367578818300373>.