# UNIVERSIDADE FEDERAL FLUMINENSE ESCOLA DE ENGENHARIA PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA E DE TELECOMUNICAÇÕES

GLEYDSON DOS SANTOS NEVES

# COMPARAÇÃO ENTRE DUAS METODOLOGIAS DE COMPENSADORES ESTÁTICOS MONOFÁSICOS – TEORIA PQ E REALIMENTAÇÃO DE ESTADOS

Niterói, RJ Julho de 2018

#### GLEYDSON DOS SANTOS NEVES

# COMPARAÇÃO ENTRE DUAS METODOLOGIAS DE COMPENSADORES ESTÁTICOS MONOFÁSICOS – TEORIA PQ E REALIMENTAÇÃO DE ESTADOS

Dissertação submetida ao Programa de Pós-Graduação em Engenharia Elétrica e de Telecomunicações da Universidade Federal Fluminense, como requisito parcial para obtenção do Grau de Mestre em Engenharia Elétrica e de Telecomunicações

Orientador: Prof. José Andrés Santisteban, D. Sc.

Niterói, RJ Julho de 2018

#### GLEYDSON DOS SANTOS NEVES

#### Comparação entre duas Metodologias de Controle para Compensadores Estáticos Monofásicos: PQ e Realimentação de Estados

Dissertação de Mestrado apresentada ao Programa de Pós Graduação em Engenharia Elétrica e de Telecomunicações da Universidade Federal Fluminense como requisito parcial para a Obtenção do Grau de Mestre em Engenharia Elétrica e de Telecomunicações.

Área de concentração: Sistemas de Energia Elétrica

**BANCA EXAMINADORA** 

Prof. Dr. José Andrés Santisteban - Orientador Universidade Federal Fluminense - UFF

Tan

Prof. Dr. Felipe Sass Universidade Federal Fluminense - UFF

hand w lluring

Prof. Dr. Luis Guilherme Barbosa Rolim - UFRJ Universidade Federal do Rio de Janeiro

> Niterói (julho/2018)

Ficha catalográfica automática - SDC/BEE

N511c Neves, Gleydson dos Santos Comparação entre duas Metodologias de Controle para Compensadores Estáticos Monofásicos: Teoria PQ e Realimentação de Estados / Gleydson dos Santos Neves ; José Andrés Santisteban , orientador. Niterói, 2018. 107 f. Dissertação (mestrado)-Universidade Federal Fluminense, Niterói, 2018. DOI: http://dx.doi.org/10.22409/PPGEET.2018.m.12574781767 1. Eletrônica de Potência. 2. Sistemas de Controle. 3. Simulação por Computador. 4. Equipamento Elétrico. 5. Produção intelectual. I. Título II. Santisteban ,José Andrés, orientador. III. Universidade Federal Fluminense. Escola de Engenharia.

Bibliotecária responsável: Fabiana Menezes Santos da Silva - CRB7/5274

#### **AGRADECIMENTOS**

Agradeço a Deus pela família maravilhosa que tenho muito orgulho de fazer parte, em especial ao meu pai, Flávio Cesar Neves, à minha mãe, Eliana dos Santos Neves, exemplos de vida, superação e coragem, devo tudo a vocês. À minha namorada, Larissa Costa da Silva, por seu amor, carinho e apoio em todos os momentos e a todos meus familiares e amigos, por sempre acreditarem em mim e por todo o amor, carinho e dedicação durante toda a minha vida.

Agradeço ao meu orientador, Professor José Andrés Santisteban, D. Sc., pela orientação, ensinamento, suporte, paciência, apoio, incentivo e amizade, ao longo desta jornada.

Agradeço a Universidade Federal Fluminense (UFF), a Coordenação de Aperfeiçoamento de Pessoal de Nível Superior (CAPES) e ao povo brasileiro por fornecer infraestrutura e recursos financeiros para a elaboração desta dissertação.

#### **RESUMO**

Atualmente, compensadores estáticos trifásicos, STATCOM's, estão sendo considerados uma real solução para resolver problemas na rede elétrica bem conhecidos como sub e sobre tensão, swells, sags e o controle de fluxo de potência reativa de maneira dinâmica. Por outro lado, para aplicações monofásicas com cargas lineares, o uso de compensadores pode ser uma solução alternativa para substituir componentes passivos. Para cada aplicação, alguns métodos de controle têm sido propostos. Sendo assim, nesta dissertação, os desempenhos de dois métodos de controle: teoria PQ monofásica e abordagem por realimentação de estados, para compensadores estáticos monofásicos, serão analisados, comparados através de simulações e validados com experimentos em bancada utilizando um DSC. Os experimentos realizados tiveram como objetivo a compensação de reativos indutivos e capacitivos com cargas lineares.

Palavras-chave: Teoria PQ Monofásica, STATCOM Monofásico, Controle por Realimentação de Estados, Modelo Interno senoidal.

#### ABSTRACT

Nowadays, three-phase static compensators, STATCOM's, are being considered a real solution to solve the well-known grid problems like under or over voltage, swells, sags, spikes and even the control of the reactive power flux. On the other hand, for single-phase applications with linear loads, the use of static compensators can be an alternative solution to replace passive components. For each application, several controllers have been also proposed. Hence, in this work, the behavior of two control methods: PQ theory and the state feedback approach for single-phase static compensators has been analyzed and compared through simulations and experiments bench using a DSC. The experiments were aimed at compensating reactive power from inductive and capacitive linear loads.

Keywords: Single-Phase PQ Theory, Single-Phase STATCOM, State Feedback Control, Sinusoidal Internal Model.

### LISTA DE TABELAS

Tabela 1 - Parâmetros Do Circuito Monofásico utilizando a Teoria PQ Monofásica. (PQ-RL)
Tabela 2 - Parâmetros Do Circuito Monofásico utilizando Controle por RE. (RE-RL)37
Tabela 3 – THD <sub>i</sub> das Correntes com carga RL1 e RL1//RL242
Tabela 4 - Parâmetros Do Circuito Monofásico utilizando a Teoria PQ Monofásica. (PQ-RC)
Tabela 5 - Parâmetros Do Circuito Monofásico utilizando Controle por RE. (RE-RC)49
Tabela 6 - THDi das Correntes com carga RC1 e RC1//RC2.53
Tabela 7 - Principais Componentes Utilizados no Protótipo
Tabela 8 - THDi das Correntes com carga RL1 e RL1//RL2 com Experimento em Bancada. 68
Tabela 9 - THDi das Correntes com Carga RC1 e RC1//RC2 na Implementação em Bancada.

### LISTA DE FIGURAS

Figura 1 - Triângulo de potências	4
Figura 2 - Representação dos eixos na Transformada de Clarke	5
Figura 3 - Sistema Monofásico com Carga Linear	6
Figura 4 - Vetores espaciais instantâneos	7
Figura 5 - Diagrama de Blocos para o Cálculo da Componente de Corrente <i>icompo</i>	<b>x</b> 9
Figura 6 - Malha de Controle por Banda de Histerese	10
Figura 7 - Corrente e Tensão resultantes Utilizando banda de histerese	11
Figura 8 - Circuito monofásico sob estudo	12
Figura 9 - Mapa de Pólos mostrando os Autovalores da matriz <b>A</b> e os Pólos Alocado	os15
Figura 10 - Diagrama de Blocos do controle por Realimentação de Estados com Mod	elo Interno
Senoidal	16
Figura 11 - Diagrama Fasorial	17
Figura 12 - Diagrama de Blocos Completo do Controle por Realimentação de Es	tados com
Modelo Interno Senoidal.	17
Figura 13 - Princípio de operação da estratégia de modulação SPWM bipolar	. (a) Sinal
Portadora com sinal da moduladora. (b) Sinal de tensão de saída e sin	nal da sua
componente fundamental	19
Figura 14 - Inversor Monofásico em Ponte H completa	20
Figura 15 - Estrutural Geral do OSG baseado no SOGI Monofásico	21
Figura 16 - Diagrama de Bode do Hq(s).	22
Figura 17 - Saída v' do SOGI Simulado no Matlab/Simulink	23
Figura 18 - Implementação Prática do SOGI - Saída Defasada em 90°	24
Figura 19 - Obtenção da Corrente de Referência através da Análise Fasorial	25
Figura 20 - Circuito q-PLL	25
Figura 21 – Desempenho do conjunto OSG com q-PLL simulado no Matlab/Simuli	nk26
Figura 22 – OSG com q-PLL Implementada no Microcontrolador	27
Figura 23 - Diagrama do Circuito Geral	29
Figura 24 - Sem STATCOM (a) Tensão e Corrente na Fonte com Carga RL1 (b	) Tensão e
Corrente na Fonte com Carga RL1//RL2	

Figura 25 - (a) Tensão e Corrente na Fonte Compensada com Carga RL1 (b) Tensão e Corrente
na Fonte Compensada com Carga RL1//RL2. (PQ-RL)32
Figura 26 - (a) Tensão na Fonte e Corrente do Inversor com Carga RL1 (b) Tensão e Corrente
na Fonte Compensada com Carga RL1//RL2. (PQ-RL)32
Figura 27 - (a) Tensão na Fonte e Corrente na Carga com Carga RL1 (b) Tensão e Corrente na
Fonte Compensada com Carga RL1//RL2. (PQ-RL)
Figura 28 - Mudança de Carga - (a) Tensão e Corrente na Fonte (b) Tensão na Fonte e Corrente
do Inversor (c) Tensão na Fonte e Corrente na Carga. (PQ-RL)34
Figura 29 - Inserção do Inversor - (a) Tensão e Corrente na Fonte (b) Tensão na Fonte e Corrente
do Inversor (c) Tensão na Fonte e Corrente na Carga. (PQ-RL)35
Figura 30 - Potência Ativa (W) e Reativa (VAR) na Fonte. (PQ-RL)36
Figura 31 - (a) Tensão e Corrente na Fonte Compensada com Carga RL1 (b) Tensão e Corrente
na Fonte Compensada com Carga RL1//RL2. (RE-RL)37
Figura 32 - (a) Tensão na Fonte e Corrente do Inversor com Carga RL1 (b) Tensão e Corrente
na Fonte Compensada com Carga RL1//RL2. (RE-RL)
Figura 33 - Mudança de Carga - (a) Tensão e Corrente na Fonte (b) Tensão na Fonte e Corrente
do Inversor (c) Tensão na Fonte e Corrente na Carga. (RE-RL)
Figura 34 - Inserção do Inversor - (a) Tensão e Corrente na Fonte (b) Tensão na Fonte e Corrente
do Inversor (c) Tensão na Fonte e Corrente na Carga. (RE-RL)40
Figura 35 - Análise do Transitório para o Controle Utilizando RE41
Figura 36 - Potência Ativa (W) e Reativa (VAR) na Fonte. (RE-RL)42
Figura 37 - (a) Tensão e Corrente na Fonte com Carga RC1 (b) Tensão e Corrente na Fonte
com Carga RC1//RC243
Figura 38 - (a) Tensão e Corrente na Fonte Compensada com Carga RC1 (b) Tensão e Corrente
na Fonte Compensada com Carga RC1//RC2 (c) Tensão na Fonte e Corrente do Inversor
com Carga RC1 (d) Tensão e Corrente na Fonte Compensada no inversor RC1//RC2 (e)
Tensão na Fonte e Corrente na Carga com Carga RC1 (f) Tensão e Corrente na Fonte
Compensada com Carga RC1//RC2. (PQ-RC)45
Figura 39 - Mudança de Carga - (a) Tensão e Corrente na Fonte (b) Tensão na Fonte e Corrente
do Inversor (c) Tensão na Fonte e Corrente na Carga. (PQ-RC)46
Figura 40 - Inserção do Inversor - (a) Tensão e Corrente na Fonte (b) Tensão na Fonte e Corrente
do Inversor (c) Tensão na Fonte e Corrente na Carga. (PQ-RC)47
Figura 41 - Potência Ativa (W) e Reativa (VAR) na Fonte. (PQ-RC)

Figura 42 - (a) Tensão e Corrente na Fonte Compensada com Carga RC1 (b) Tensão e Corrente
na Fonte Compensada com Carga RC1//RC2 (c) Tensão na Fonte e Corrente do Inversor
com Carga RC1 (d) Tensão e Corrente na Fonte Compensada com Carga RC1//RC2 (e)
Tensão na Fonte e Corrente na Carga com Carga RC1 (f) Tensão e Corrente na Fonte
Compensada com Carga RC1//RC2. (RE-RC)50
Figura 43 - Mudança de Carga - (a) Tensão e Corrente na Fonte (b) Tensão na Fonte e Corrente
do Inversor (c) Tensão na Fonte e Corrente na Carga. (RE-RC)51
Figura 44 - Inserção do Inversor - (a) Tensão e Corrente na Fonte (b) Tensão na Fonte e Corrente
do Inversor (c) Tensão na Fonte e Corrente na Carga. (RE-RC)52
Figura 45 - Potência Ativa (W) e Reativa (VAR) na Fonte. (RE-RC)53
Figura 46 - Protótipo Experimental55
Figura 47 - Sensor de Corrente por Efeito Hall
Figura 48 - Sensor de Tensão57
Figura 49 - Condicionamento do Sinal para Entrada A/D do Microcontrolador58
Figura 50 - Circuito de Ajuste de Offset com Filtro Passa Baixa
Figura 51 - LAUNCHXL-TMS320F28377S da Texas Instruments60
Figura 52 - (a) Tensão e Corrente na Fonte com Carga RL1 (b) Tensão e Corrente na Fonte com
Carga RL1//RL261
Figura 53 - (a) Tensão e Corrente na Fonte Compensada com Carga RL1 (b) Tensão e Corrente
na Fonte Compensada com Carga RL1//RL2 (c) Tensão na Fonte e Corrente do Inversor
com Carga RL1 (d) Tensão e Corrente no Inversor Compensada com Carga RL1//RL2
(e) Tensão na Fonte e Corrente na Carga com Carga RL1 (f) Tensão e Corrente na Fonte
Compensada com Carga RL1//RL2. (PQ-RL-Implementado)62
Figura 54 - Mudança de Carga - (a) Tensão e Corrente na Fonte (b) Tensão na Fonte e Corrente
do Inversor (c) Tensão na Fonte e Corrente na Carga. (PQ-RL-Implementado)63
Figura 55 - Inserção do Inversor - (a) Tensão e Corrente na Fonte (b) Tensão na Fonte e Corrente
do Inversor (c) Tensão na Fonte e Corrente na Carga. (PQ-RL-Implementado)64
Figura 56 - (a) Tensão e Corrente na Fonte Compensada com Carga RL1 (b) Tensão e Corrente
na Fonte Compensada com Carga RL1//RL2 (c) Tensão na Fonte e Corrente do Inversor
com Carga RL1 (d) Tensão e Corrente no Inversor Compensada com Carga RL1//RL2
(e) Tensão na Fonte e Corrente na Carga com Carga RL1 (f) Tensão e Corrente na Carga
Compensada com Carga RL1//RL2. (RE-RL-Implementado)65
Figura 57 - Mudança de Carga - (a) Tensão e Corrente na Fonte (b) Tensão na Fonte e Corrente
do Inversor (c) Tensão na Fonte e Corrente na Carga (RE-RI-Implementado) 66

# SUMÁRIO

1	IN	TROI	DUÇÃO	1
	1.1	Cons	siderações Preliminares	1
	1.2	Obje	tivo	2
	1.3	Estru	ıtura do Trabalho	2
2	FU	JNDA	MENTAÇÃO TEÓRICA	3
	2.1	Fato	r de Potência	3
	2.2	Teor	ia PQ	4
		2.2.1	Teoria PQ Monofásica	5
	2.3	Cont	trole Por Realimentação De Estados Com Modelo Interno Senoidal	.11
		2.3.1	Modelagem em Espaço de Estados	.11
		2.3.2	Modelo Interno Senoidal na Malha de Controle	.13
		2.3.3	Método Fasorial para Obtenção da Corrente de Referência de Compensação	.16
		2.3.4	Estratégia de Modulação SPWM Monofásica	.18
	2.4	Impl	ementação em Software	.20
	(S	2.4.1 SOGI)	Implementação do OSG baseado no Integrador Generalizado de Segunda Ord 21	em
		2.4.2	Implementação do QPLL	.24
		2.4.3	Implementação do Modelo Interno Senoidal	.27
3	SI	MULA	AÇÕES	.29
	3.1	Sim	ılações – Carga Indutiva	.30
		3.1.1	Controle Utilizando Teoria PQ Monofásica	.30
		3.1.2	Controle Utilizando Realimentação de Estados	.36
		3.1.3	Análise de Harmônicos com Carga Indutiva	.42
	3.2	Sim	ılações – Carga Capacitiva	.43
		3.2.1	Controle Utilizando a Teoria PQ Monofásica	.43

		3.2.2	Controle Utilizando Realimentação de Estados		
		3.2.3	Análises de Harmônicos com Carga Capacitiva53		
4	R	ESULI	FADOS EXPERIMENTAIS54		
	4.1	Com	ponentes Utilizados no Protótipo54		
		4.1.1	Condicionamento de Sinais		
		4.1.2	Microcontrolador Delfino TMS320F28377S59		
	4.2	Com	pensação com Carga Indutiva60		
		4.2.1	Compensação Utilizando a Teoria PQ Monofásica61		
		4.2.2	Compensação Utilizando Controle por Realimentação de Estados64		
		4.2.3	Análise de Harmônicos com Carga Indutiva67		
	4.3	Com	pensação com Carga Capacitiva68		
		4.3.1	Compensação Utilizando a Teoria PQ Monofásica68		
		4.3.2	Compensação Utilizando Controle por Realimentação de Estados71		
		4.3.3	Análise de Harmônicos com Carga Capacitiva74		
	4.4	Tem	po de Execução dos Algoritmos de Programação75		
5	C	ONCL	USÃO E TRABALHOS FUTUROS76		
REFERÊNCIAS					
APÊNDICE A PROGRAMAÇÃO EM LINGUAGEM C/C++ UTILIZADA PARA O					
DSC TMS320F28377S – TEORIA PQ					
A	APÊNDICE B PROGRAMAÇÃO EM LINGUAGEM C/C++ UTILIZADA PARA O				
D	DSC TMS320F28377S – CONTROLE POR REALIMENTAÇÃO DE ESTADOS88				

## 1 INTRODUÇÃO

#### 1.1 CONSIDERAÇÕES PRELIMINARES

A compensação dinâmica de reativos surgiu a partir da necessidade de substituir elementos passivos, cujo controle e dinâmica não atendem ao conceito de "Custom Power" [1,2], por equipamentos com maior confiabilidade que permitam um controle mais preciso do fluxo de potência e que garantam eficiência e qualidade de energia ao consumidor. A utilização de banco de capacitores, reatores shunt e filtros harmônicos passivos tem como desvantagens a compensação fixa, tamanho, podem causar ressonância e falha à necessidade de responder apropriadamente a mudanças repentinas de carga [3,4]. Sendo assim, para solucionar o problema com controle de reativos, de maneira mais eficiente, algumas soluções foram propostas tais como filtros ativos, que podem tanto filtrar harmônicos quanto compensar reativos, e no caso de estar apenas compensando reativos ele se comporta como um STATCOM [5], que é o objeto de estudo deste trabalho, aplicado a sistemas monofásicos.

Desde a primeira vez que a teoria de potência instantânea foi apresentada [6], alguns trabalhos tratando de compensadores estáticos e filtros ativos aplicados em sistemas elétricos trifásicos foram apresentados [7,8]. No entanto em sistemas monofásicos de baixa tensão e mesmo nos de alta tensão, a compensação reativa também pode ser necessária. Assim, um dos primeiros trabalhos na aplicação da teoria de potência instantânea para sistemas elétricos monofásicos é encontrado em [9]. Naquele trabalho, a principal aplicação foi relacionada a filtragem de harmônicos. Depois, Haque publicou sucessivos trabalhos relacionados a teoria básica e aplicações para compensação reativa e filtros ativos utilizando a teoria monofásica [10,11,12]. A generalização da teoria PQ monofásica foi finalmente proposta em [13] e mais recentemente, [14] aborda uma estratégia de controle para inversores monofásicos aplicadas ao aproveitamento de fontes renováveis, compensação de reativos e filtragem de harmônicos.

Dependendo da aplicação, tanto para o caso trifásico quanto para o caso monofásico, diferentes tipos de controle podem ser utilizados. Nos trabalhos iniciais, os controladores clássicos SISO (única entrada e única saída) foram utilizados, mas, em alguns trabalhos recentes, o uso do método de controle por realimentação de estados tem sido reportado para casos trifásicos, como em [15] e [16], por exemplo. Contudo, após pesquisa bibliográfica, para o caso monofásico, não foram encontrados trabalhos utilizando a abordagem de controle por realimentação de estados utilizando modelo interno senoidal.

#### **1.2 OBJETIVO**

Com o intuito de contribuir com os avanços na área de compensadores estáticos monofásicos, a presente dissertação de mestrado tem como propósito comparar duas estratégias de controle, a denominada teoria PQ monofásica, para o cálculo da corrente de referência de compensação, utilizando o controle por banda de histerese e a abordagem por realimentação de estados com modelo interno senoidal (RE), utilizando a análise fasorial, para o cálculo da mesma corrente de referência. A partir de simulações em software, Matlab/Simulink, e validando com experimento em bancada utilizando um DSC (*"Digital Signal Controller"*). Foram analisados e comparados os comportamentos dinâmicos do sistema sob estudo, com variação de carga, transitórios, tempos de processamento e índices de distorção harmônica tanto para carga indutiva quanto capacitiva.

#### **1.3 ESTRUTURA DO TRABALHO**

O trabalho está organizado em seis capítulos, cujos os resumos são apresentados a seguir:

O capítulo 1, INTRODUÇÃO, expôs a motivação e os objetivos desta dissertação.

O capítulo 2, FUNDAMENTAÇÃO TEÓRICA, apresenta os conceitos envolvidos para cada método de controle aplicado no STATCOM monofásico.

O capítulo 3, *SIMULAÇÕES*, mostra os resultados obtidos através da ferramenta computacional Matlab/Simulink, para os dois métodos de controle.

O capítulo 4, *RESULTADOS EXPERIMENTAIS*, descreve a bancada de testes experimentais, a discretização de funções para implementação em software e os resultados com diferentes condições de operação.

O capítulo 5, *CONSIDERAÇÕES FINAIS E TRABALHOS FUTUROS*, apresenta as principais conclusões deste trabalho e sugere tópicos a serem explorados para próximos trabalhos na área abordada.

## 2 FUNDAMENTAÇÃO TEÓRICA

Como já mencionado, a comparação entre duas metodologias diferentes para o controle de um compensador monofásico de reativos, teoria PQ e abordagem por realimentação de estados (RE), é o objeto principal deste presente trabalho. Sendo assim serão apresentados os embasamentos teóricos relacionados ao fator de potência e a importância da sua regulação, a teoria PQ monofásica, bem como a malha de controle utilizada para a inserção da corrente de compensação. Além disso, o projeto do sistema de controle por RE, desde a modelagem do sistema até a malha de controle utilizada para impor a tensão necessária para a compensação dos reativos.

#### 2.1 FATOR DE POTÊNCIA

A maioria das cargas das unidades consumidoras consome energia ativa indutiva, como motores, transformadores, lâmpadas de descarga, fornos de indução e outros. [17]

As cargas indutivas necessitam de campo eletromagnético para seu funcionamento, por isso sua operação requer dois tipos de potência: ativa e reativa. [18] A potência ativa é a que realiza trabalho, podendo gerar calor, luz, movimento, etc. A potência reativa é usada apenas na criação e manutenção dos campos eletromagnéticos das cargas indutivas.

Desse modo, a potência ativa é sempre consumida na execução de trabalho, enquanto a potência reativa, além de não produzir trabalho, circula entre a carga e a fonte de alimentação. A potência ativa, é medida em kW, e a potência reativa, medida em kVAR, constituem a potência aparente, medida em kVA, que é a potência total gerada e transmitida a carga.

Como sabido, o fator de potência é definido como a razão entre a potência ativa e a potência aparente. Ou seja, o fator de potência indica a porcentagem da potência aparente total fornecida (kVA) que é efetivamente transformada em potência ativa (kW) [19].

Os principais danos causados pelo baixo fator de potência são as perdas de energia elétrica na instalação que podem ocorrer em forma de calor através do aquecimento de condutores e equipamentos, queda de tensão devido ao excesso de energia reativa podendo ocasionar a interrupção do fornecimento de energia elétrica e a impossibilidade de se utilizar a capacidade total de uma determinada instalação. [20]

Desta forma, o controle adequado do fator de potência é importante, não somente pelos aspectos de eficiência da instalação, mas também por ser monitorado pelos sistemas de medição das concessionárias, um fator de potência ultrapassando o limite estipulado de 0,92, pode acarretar em ônus significativos nas contas de energia elétrica. [21]

A teoria de potência convencional mostra, que o fator de potência nada mais é que um índice adimensional que indica a representatividade da energia ativa perante a energia total (aparente) absorvida por um equipamento (ou uma instalação). Varia entre 0 (zero) e 1 (um) indutivo ou capacitivo, ou seja, entre zero e 100% [22]. Este pode ser definido recorrendo-se ao conhecido triângulo de potências conforme mostrado na Figura 1.



Figura 1 - Triângulo de potências. Fonte: [17].

O fator de potência também pode ser calculado pela seguinte expressão:

$$FP = \frac{kW}{kVA} = \cos(\varphi) = \cos\left(\tan^{-1}\left(\frac{kVAr}{kW}\right)\right). \tag{1}$$

### 2.2 TEORIA PQ

A teoria de potência instantânea ou simplesmente teoria PQ foi proposta por Akagi, Kanazawa, e Nabae em 1983. Esta teoria surgiu a partir da necessidade de um conjunto consistente de definições de potência ativa e reativa também sob condições não senoidais. A teoria PQ vem definir um conjunto de potências instantâneas no domínio do tempo e incialmente foi empregada apenas em sistemas trifásicos, com ou sem condutor de neutro, sistemas desbalanceados e condições não senoidais. A teoria PQ utiliza a transformação  $\alpha\beta0$ , também conhecida como transformada de Clarke, como ilustrado na Figura 2. Esta utiliza uma matriz real que transforma tensões e correntes trifásicas em componentes ortogonais de um referencial estacionário αβ0. [8]



Figura 2 - Representação dos eixos na Transformada de Clarke. Fonte: Adaptado de [8].

A teoria PQ proporciona uma base bastante eficiente para a concepção de estratégias de controle para compensadores e filtros ativos com base em dispositivos eletrônicos de potência [7]. A teoria PQ têm sido reportada em inúmeros trabalhos que descrevem equipamentos sofisticados classificados como equipamentos FACTS.

Levando em conta que o compensador de reativos abordado é monofásico, e não o caso trifásico para o qual foi estabelecida a teoria PQ, em 1999, Liu [9] desenvolveu uma nova abordagem na aplicação da teoria de potência instantânea para sistemas elétricos monofásicos, sendo baseado na teoria de potência instantânea imaginária. Neste trabalho, a principal aplicação foi relacionada a filtragem de harmônicos com a utilização de um filtro ativo série e filtros passivos shunt. Depois, Haque [10,11,12] publicou sucessivos trabalhos relacionados a teoria básica, já chamada por ele de teoria PQ monofásica, e aplicações para compensação reativa e filtros ativos monofásicos, como visto também por Bojoi [14].

### 2.2.1 <u>TEORIA PQ MONOFÁSICA</u>

Como mencionado anteriormente a teoria PQ convencional, foi originalmente direcionada ao uso trifásico [6], tendo como objetivo o cálculo da corrente de referência para compensação, seja de harmônicos e/ou reativos, sendo necessária a transformação de Clarke, transformação *abc* para eixos estacionários  $\alpha\beta$ . Quando se trata de um sistema monofásico essa transformação não se aplica. Sendo assim, [9] e [10] apresentam soluções similares para

resolver esse problema. Sendo que [10], introduz de maneira mais detalhada a obtenção dos eixos estacionários  $\alpha$  e  $\beta$  a partir de uma única fase de tensão e corrente, bem como a obtenção da potência ativa e reativa instantânea e a corrente de compensação de reativos.

Assim como na teoria PQ convencional, a teoria PQ monofásica utiliza os valores instantâneos da tensão da fonte de alimentação e corrente da carga, v(t) e i(t) respectivamente. A Figura 3 representa um sistema elétrico monofásico genérico.



Figura 3 - Sistema Monofásico com Carga Linear. Fonte: Adaptada de [10].

Assim, utilizando o conceito de vetores espaciais é possível representar v(t) como:

$$v = Ve^{-j(\gamma(t))} = V[\cos(\gamma(t)) + j\sin(\gamma(t))] = v_r + jv_i.$$
(2)

Sendo,  $V, \gamma(t), v_r, v_i$  a amplitude, posição angular, parte real e imaginaria do vetor v respectivamente. Análogo a transformada de Clarke o eixo real r é denominado como  $\alpha$  e o eixo imaginário i como  $\beta$ . Assim,  $v_r e v_i$  serão tratados como  $v_{\alpha} e v_{\beta} e$  o vetor v será representado da seguinte forma:

$$v = v_{\alpha} + j v_{\beta}. \tag{3}$$

De maneira similar, a corrente na fonte i(t) tratada vetorialmente é representada da seguinte maneira:

$$i = Ie^{-j(\psi(t))} = I[\cos(\psi(t)) + j\sin(\psi(t))] = i_r + ji_i.$$
(4)

Sendo,  $I, \psi(t), i_r, i_i$  a amplitude, posição angular, parte real e imaginaria do vetor corrente *i* respectivamente. Análogo a tensão, os eixos real e imaginário, serão tratados como eixos  $\alpha \in \beta$  respectivamente. Reescrevendo o vetor *i* tem-se:

$$i = i_{\alpha} + j i_{\beta}. \tag{5}$$

Notando que as grandezas,  $v \in i$  quando medidas, seus respectivos valores correspondem à parte real dos vetores definidos como  $v_{\alpha} \in i_{\alpha}$ , para aplicar os cálculos empregados no caso trifásico, que utilizam os termos imaginários não disponíveis, faz-se necessária a criação de variáveis auxiliares que resultam de defasar em 90°, atrasado ou adiantado, tanto a corrente quanto a tensão. Estes vetores auxiliares são denominados como v'e i'. Considerando que estes se encontram adiantados em 90° em relação aos vetores  $v \in i$ , os vetores auxiliares v'e i' são definidos da seguinte forma:

$$v' = -v'_{\beta} + jv'_{\alpha}, \tag{6}$$

$$i' = -i'_{\beta} + ji'_{\alpha}.\tag{7}$$

A Figura 4 mostra a representação dos vetores instantâneos onde o eixo  $\alpha$  representa a parte real e o eixo  $\beta$  a parte imaginária.



Figura 4 - Vetores espaciais instantâneos. Fonte: Adaptada de [10].

#### 2.2.1.1 Compensação de Potência Reativa Instantânea

Como conhecido, para o caso trifásico, após obtidas as componentes  $\alpha\beta$  das tensões e correntes, a potência ativa instantânea (p) e a potência reativa instantânea (q) podem ser encontradas a partir de:

$$S = (v.i^*) = (v_{\alpha} + jv_{\beta})(i_{\alpha} - ji_{\beta}) = \underbrace{(v_{\alpha}i_{\alpha} + v_{\beta}i_{\beta})}_{p} - \underbrace{j(v_{\alpha}i_{\beta} - v_{\beta}i_{\alpha})}_{q}.$$
 (8)

Onde a potência complexa S, é obtida a partir do produto do vetor v pelo conjugado do vetor i. Assim, a potência ativa instantânea (p) e a potência reativa instantânea (q) podem ser apresentadas na forma matricial, como na equação (9).

Além disso,  $p \in q$  podem ser expressados como:

$$p = \overline{p} + \widetilde{p},\tag{10}$$

$$q = \overline{q} + \widetilde{q},\tag{11}$$

onde  $\overline{p} \in \tilde{p}$ , são potências ativas instantâneas média e oscilatória respectivamente,  $\overline{q} \in \tilde{q}$  são potências reativas instantâneas média e oscilatória respectivamente. Conforme conhecido,  $\overline{p} \in \overline{q}$  são as potências ativa e reativa convencionais. Estas componentes média e oscilatória podem ser separadas utilizando filtros passa alta e passa baixa devidamente dimensionados [19].

Nesta dissertação, no intuito de comparar dois métodos de controle para um compensador monofásico, foi considerado que a potência reativa "q" será imposta pelo compensador de tal forma que o fator de potência na fonte principal se torne unitário. As componentes de corrente de compensação podem ser obtidas de (9) como:

$$\begin{bmatrix} i_{comp,\alpha} \\ i_{comp,\beta} \end{bmatrix} = \begin{bmatrix} v_{\alpha} v_{\beta} \\ -v_{\beta} v_{\alpha} \end{bmatrix}^{-1} \begin{bmatrix} 0 \\ -q \end{bmatrix} = \frac{1}{v_{\alpha}^{2} + v_{\beta}^{2}} \begin{bmatrix} v_{\alpha} - v_{\beta} \\ v_{\beta} v_{\alpha} \end{bmatrix} \begin{bmatrix} 0 \\ -q \end{bmatrix}.$$
 (12)

Sendo  $i_{comp,\alpha}$  e  $i_{comp,\beta}$ , as componentes real e imaginária, respectivamente da corrente de compensação. Substituindo q em (12), a partir de (8), é obtido a corrente de compensação no eixo real  $i_{comp,\alpha}$ . Podendo ser escrita como:

$$i_{comp,\alpha} = \frac{v_{\beta}^2 \cdot i_{\alpha} - v_{\beta} \cdot i_{\beta} \cdot v_{\alpha}}{v_{\alpha}^2 + v_{\beta}^2}.$$
(13)

Como no caso monofásico somente se dispõe da parte real dos vetores de tensão e corrente, é possível reescrever as (13) considerando as seguintes equivalências:

$$v_{\alpha} = \operatorname{Re}(v) = v_{\alpha}, \tag{14}$$

$$v_{\beta} = -\operatorname{Re}(v') = -v'_{\alpha}, \tag{15}$$

$$i_{\alpha} = \operatorname{Re}(i) = i_{\alpha,} \tag{16}$$

$$i_{\beta} = -\operatorname{Re}(i') = -i'_{\alpha}.$$
(17)

Assim, a equação (13) pode ser reescrita da seguinte maneira:

$$i_{comp,\alpha} = \frac{v'_{\alpha}{}^2 \cdot i_{\alpha} - v'_{\alpha} \cdot i'_{\alpha} \cdot v_{\alpha}}{v_{\alpha}{}^2 + v'_{\alpha}{}^2}.$$
(18)

Assim,  $i_{comp,\alpha}$  é definido como a corrente real de compensação imposta pelo compensador monofásico. A Figura 5, apresenta o diagrama de blocos utilizado para o cálculo da corrente de compensação. O mesmo será mencionado nos capítulos 3 e 4, onde serão apresentadas as simulações no software Matlab/Simulink e os resultados experimentais utilizando um DSC.



Figura 5 - Diagrama de Blocos para o Cálculo da Componente de Corrente  $i_{comp\alpha}$ . Fonte: Adaptada de [10].

Após a obtenção da corrente de referência,  $i_{comp,\alpha}$ , é necessário um método de injeção de corrente pelo inversor do compensador. Sendo assim, foi escolhido o controle de corrente por banda de histerese pela sua simplicidade, robustez e aplicabilidade em filtros ativos shunt, como reportado em [20] e [21].

#### 2.2.1.2 CONTROLE DE CORRENTE POR BANDA DE HISTERESE

Controle de corrente por banda de histerese é a técnica de controle no qual são estabelecidos limites para o sinal de erro, sendo feito um chaveamento dos dispositivos semicondutores no inversor, de modo que estes limites impostos sejam respeitados. A Figura 6 ilustra uma malha de controle de corrente para explicação do seu funcionamento.



Figura 6 - Malha de Controle por Banda de Histerese. Fonte: Adaptada de [20].

O sinal de erro e(t), é usado para controlar as chaves do inversor. Quando o erro chega ao limite superior da banda, as chaves apropriadas são chaveadas para fazer com que a corrente aumente ao passo que quando o erro chega ao limite inferior da banda o inversor é chaveado fazendo com que a corrente diminua. Os limites de erro máximos e mínimos são definidos por  $e_{\text{max}} e e_{\text{min}}$  respectivamente. A faixa do sinal de erro,  $e_{\text{max}} - e_{\text{min}}$  é chamada de banda de histerese [22].

Em outras palavras, o sinal de controle é na verdade um sinal do tipo liga e desliga que é enviado para as chaves semicondutoras, provocando a alteração dinâmica da corrente de controle e manutenção da mesma dentro da faixa de tolerância. A Figura 7 ilustra a ação de controle de acordo com o sinal de erro e a banda de histerese.



Figura 7 - Corrente e Tensão resultantes Utilizando banda de histerese. Fonte: Adaptada de [21].

Pode-se concluir que a frequência de comutação das chaves semicondutoras depende da velocidade com que o erro comuta de um estado de comparação para outro. Desta maneira a frequência de comutação não é constante e depende da velocidade com que o sinal de erro atinge os limites estabelecidos pela banda de histerese.

# 2.3 CONTROLE POR REALIMENTAÇÃO DE ESTADOS COM MODELO INTERNO Senoidal

A segunda estratégia de controle abordada utiliza análise fasorial, para calcular a referência de corrente do compensador estático e uma diferente abordagem para seu controle, o chamado método de realimentação de estados (RE). Como o objetivo é seguir uma referência senoidal, mantendo o erro nulo em regime permanente, um modelo interno senoidal é introduzido ao seu controle. Assim, um conjunto apropriado de pólos pode ser alocado para dar uma resposta transitória desejada. Outro fator relevante para a escolha deste método, foi poder aplicar uma lei de controle moderna em um STATCOM monofásico, que até o presente momento parece não ter sido explorada.

A seguir serão apresentadas as etapas para a realização deste método de controle, partindo da modelagem por espaço de estados, seguindo com o modelo interno senoidal e finalizando com o cálculo fasorial que será a referência de corrente para compensação.

#### 2.3.1 MODELAGEM EM ESPAÇO DE ESTADOS

O primeiro passo para realização da abordagem por RE, é a realização da modelagem do sistema em espaços de estados, o qual permitirá a análise dinâmica do sistema a partir de suas variáveis de estado. Assim, a Figura 8 mostra a representação monofásica do sistema em estudo, onde a tensão da fonte é dada por vs, r1 e l1 são componentes da impedância da linha,

*vm* é a tensão do compensador, *l*2 é seu indutor de acoplamento e os componentes da carga são *ro* e *lo*.



Figura 8 - Circuito monofásico sob estudo. Fonte: Do autor.

Assim, são obtidas as seguintes equações diferenciais:

$$vs = r1.i1(t) + l1\frac{di1(t)}{dt} + l2\frac{di2(t)}{dt} + vm$$
(19)

$$vm = -l2\frac{di2(t)}{dt} + ro.i3(t) + lo\frac{di3(t)}{dt}$$
 (20)

$$i3(t) = i1(t) - i2(t)$$
(21)

Depois de manipulações algébricas, um modelo compacto de espaço de estados, como em (22) e (23), pode ser obtido onde os termos detalhados de (22) aparecem em (24) e (25).

$$\dot{x} = Ax + Bu + Pu2 \tag{22}$$

$$y = Cx \tag{23}$$

$$\begin{bmatrix} \frac{di2(t)}{dt}\\ \frac{di1(t)}{dt} \end{bmatrix} = \begin{bmatrix} \frac{-l1}{\kappa} & \frac{l1.ro - lo.r1}{\kappa}\\ \frac{l2.ro}{\kappa} & \frac{-r1.lo - r1.l2 - l2.r0}{\kappa} \end{bmatrix} \begin{bmatrix} i2(t)\\ i1(t) \end{bmatrix} +$$
(24)

$$\left[\frac{\frac{-lo-l1}{\kappa}}{\frac{-lo}{\kappa}}\right][vm] + \left[\frac{\frac{lo}{\kappa}}{\frac{lo+l2}{\kappa}}\right][vs]$$

onde,

$$\kappa = lo. l1 + lo. l2 + l1. l2 \tag{25}$$

E, em relação a (23), com *i*2 sendo a saída:

$$i2(t) = \begin{bmatrix} 1 & 0 \end{bmatrix} \begin{bmatrix} i2(t)\\ i1(t) \end{bmatrix}$$
(26)

#### 2.3.2 MODELO INTERNO SENOIDAL NA MALHA DE CONTROLE

Como em regime permanente o compensador monofásico deve impor corrente senoidal e, ao mesmo tempo, é necessário um erro nulo, o modelo interno senoidal pode ser utilizado uma vez que se baseia por seguir uma referência senoidal com erro em regime permanente nulo e rejeitar perturbações [23], [24], [25]. De acordo com [26], a referência de entrada senoidal  $r \sin(\omega t)$  satisfaz a equação diferencial de segunda ordem (27), que após manipulações algébricas é reescrita como (28):

$$\ddot{r} + \alpha 1.\,\dot{r} + \alpha 2.\,r = 0\tag{27}$$

$$\ddot{r} + 0.\dot{r} + \omega^2.r = 0, \tag{28}$$

onde  $\alpha 1 = 0$  e  $\alpha 2 = \omega^2$ . Definindo o erro de rastreamento *e* como a diferença entre a saída *y* com a referência *r*, tem-se:

$$e = y - r. \tag{29}$$

E, para encontrar a relação entre o erro e a saída, é possível manipular as equações (27), (29) e (23), resultando em:

$$\ddot{e} + \alpha 1.\,\dot{e} + \alpha 2.\,e = \ddot{y} + \alpha 1.\,\dot{y} + \alpha 2.\,y \tag{30}$$

$$\ddot{e} + \alpha 1.\,\dot{e} + \alpha 2.\,e = C\ddot{x} + C\alpha 1.\,\dot{x} + C\alpha 2.\,x \tag{31}$$

Agora, definindo um novo vetor de estado como:

$$\varepsilon = \ddot{x} + \alpha 1. \, \dot{x} + \alpha 2. \, x, \tag{32}$$

tem-se:

$$\ddot{e} + \alpha 1. \dot{e} + \alpha 2. e = C. \varepsilon \tag{32}$$

Depois, tomando a primeira derivada de (32) e usando (22), sem a perturbação u2, temse:

$$\dot{\varepsilon} = \ddot{x} + \alpha 1.\,\ddot{x} + \alpha 2.\,\dot{x} \tag{33}$$

$$\dot{\varepsilon} = A.\,\varepsilon + B.\,\mu \tag{34}$$

onde  $\mu$  é a nova entrada definida como:

$$\mu = \ddot{u} + \alpha 1.\,\dot{u} + \alpha 2.\,u,\tag{35}$$

Utilizando (32) e (34), um novo modelo em espaço de estados é definido como:

$$\begin{bmatrix} \dot{e} \\ \ddot{e} \\ \dot{\varepsilon} \end{bmatrix} = \underbrace{\begin{bmatrix} 0 & 1 & 0 \\ -\alpha_2 & -\alpha_1 & C \\ 0 & 0 & A \end{bmatrix}}_{\dot{A}} \begin{bmatrix} e \\ \dot{e} \\ \varepsilon \end{bmatrix} + \underbrace{\begin{bmatrix} 0 \\ 0 \\ B \\ \dot{B} \end{bmatrix}}_{\dot{B}} [\mu]$$
(36)

Com  $\hat{A}$  e  $\hat{B}$  encontrados a partir de (24), (25), (26) e (28), é simples mostrar que o sistema em (36) é controlável. Por outro lado, uma vez que nenhum autovalor de  $\hat{A}$  é zero, a regra de projeto de um servossistema sugere a inclusão de um integrador adicional a sua malha de controle [23]. No entanto, se a resposta em frequência da função de transferência que relaciona a corrente real do compensador com a corrente de referência fosse avaliada, seria notado que o ganho é de 0dB para a frequência  $\omega$  da referência. Assim, para este caso, basta encontrar a matriz de realimentação  $\hat{K}$  para obter a entrada  $\mu$ , em (36), de acordo com a lei de controle (37):

$$\mu = -\begin{bmatrix} k_1 & k_2 & k_0 \end{bmatrix} \begin{bmatrix} e \\ \dot{e} \\ \varepsilon \end{bmatrix},\tag{37}$$

onde,

$$k_0 = \begin{bmatrix} k3 & k4 \end{bmatrix} \tag{38}$$

Como no modelo estendido em (36) existe apenas uma referência e uma saída, o método de Ackerman pode ser aplicado [23]. A alocação de pólos foi definida para obter a resposta transitória desejada. Sendo assim, foram analisados os autovalores da matriz  $\hat{A}$  onde foram encontrados os seguintes valores:

0+j376,99 0-j376,99i -86,86 -610,05

Com o intuito de diminuir o tempo de acomodação, próximo de um ciclo, com baixo sobresinal, foram alocados os seguintes pólos:

A Figura 9, mostra os autovalores da matriz  $\hat{A}$ , em azul, e os pólos alocados no plano complexo, em verde.



Figura 9 - Mapa de Pólos mostrando os Autovalores da matriz $\widehat{A}$ e os Pólos Alocados. Fonte: Do autor.

Obtidos os ganhos e definidos os pólos a serem alocados, é preciso representar a lei de controle a partir de seus estados originais x. Assim, são combinadas as equações (37), (32) e (35) para obter a lei de controle em termos de u e x. Na equação (39),  $u^{(2)}$  representa  $\frac{d^2u}{dt^2}$ .

$$(u+k_o x)^{(2)} + \sum_{i=1}^{2} \alpha_1 (u+k_o x)^{(2-i)} = \sum_{i=1}^{2} k_i e^{(2-i)}$$
(39)

A partir da equação (39), considerando uma entrada senoidal, pode-se obter o diagrama de blocos do sistema em malha fechada, indicado pelo retângulo tracejado, representado na Figura 10. Deve ser notado que o controle por RE com modelo interno senoidal, se encontra na forma sugerida em [26] e [27].



Figura 10 - Diagrama de Blocos do controle por Realimentação de Estados com Modelo Interno Senoidal. Fonte: Adaptada de [25,26].

#### 2.3.3 <u>MÉTODO FASORIAL PARA OBTENÇÃO DA CORRENTE DE REFERÊNCIA DE COMPENSAÇÃO</u>

Para o controle por realimentação de estados, a corrente de referência para o compensador monofásico pode ser obtida a partir da solução de circuitos utilizando fasores. Neste caso, a corrente de referência do compensador é calculada a partir da tensão da fonte e corrente da carga, para manter o fator de potência unitário. Por exemplo, na Figura 11, admitindo uma carga indutiva, a corrente rms fornecida pelo compensador I2, deverá modificar a corrente rms da fonte I1, que inicialmente estava em fase com a corrente da carga I3, para ficar em fase com a tensão rms da fonte Vs, mudando de I1 para I1\_2.

Assim, a corrente rms do compensador é calculada como em (40) e a fase é imposta 90° adiantada da tensão da fonte.



Figura 11 - Diagrama Fasorial. Fonte: Do autor.

Em caso de uma carga capacitiva, a corrente deverá ser imposta atrasada 90° da fonte de alimentação.

Após a obtenção do modelo de controle completo, com a modelagem por espaço de estados do circuito proposto, Figura 8, do modelo interno senoidal Figura 10 e do cálculo da corrente de referência, foi criado um diagrama de blocos geral do controle por RE, como mostra a Figura 12.



Figura 12 - Diagrama de Blocos Completo do Controle por Realimentação de Estados com Modelo Interno Senoidal. Fonte: Do autor.

(40)

Nota-se que, diferentemente da estratégia de controle utilizando a teoria PQ, onde a corrente de compensação está sendo imposta no circuito com uma malha de corrente por banda de histerese, no caso da realimentação de estados, a corrente de compensação é calculada por analise fasorial, mas a saída do seu controlador é uma referência de tensão que deverá ser imposta pelo inversor para que gere a corrente de compensação necessária para manter o fator de potência unitário. Observa-se então que para esse controle é preciso o conhecimento de mais variáveis do que no caso de utilizar a teoria PQ. Sendo medidos *i*1, corrente da fonte, *i*2, corrente do inversor, e *vs* tensão da fonte. A tensão  $v_{ref_comp}$  será imposta pelo inversor a partir da técnica de modulação SPWM (Sinusoidal Pulse Width Modulation).

#### 2.3.4 ESTRATÉGIA DE MODULAÇÃO SPWM MONOFÁSICA

Os conversores CC-CA podem utilizar diversas técnicas de modulação, sendo SPWM uma das mais utilizadas, tendo como objetivo uma saída senoidal com amplitude e frequência controláveis. Em sua aplicação é necessária uma comparação entre dois sinais de tensão, um sinal de referência, com a frequência desejada para a saída do inversor  $f_1$ , chamado de sinal modulador e um sinal de onda triangular que estabelece a frequência de chaveamento das chaves semicondutoras  $f_s$ , chamado de portadora. A amplitude destes sinais pode ser chamada de  $V_{ctr}$  para a moduladora e  $V_{tri}$  para a portadora. A razão entre elas é chamada de índice de modulação  $m_a$  que define a amplitude da frequência fundamental da saída do inversor. Já a razão ( $f_s/f_1$ ) é definida como índice de frequência de modulação  $m_f$ . A Figura 13(a) ilustra o sinal portador e o sinal modulador, que após serem comparados geram a Figura 13(b), o sinal de saída, com todas as suas harmônicas, e o sinal correspondente a sua componente fundamental [28].



Figura 13 – Princípio de operação da estratégia de modulação SPWM bipolar. (a) Sinal Portadora com sinal da moduladora. (b) Sinal de tensão de saída e sinal da sua componente fundamental. Fonte: Adaptada de [27].

Quando a amplitude da tensão de saída varia entre dois valores  $(+\frac{v_d}{2}e - \frac{v_d}{2})$  tem-se uma modulação de dois níveis chamada de modo bipolar. Esta configuração será utilizada neste trabalho. A Figura 14 ilustra o inversor monofásico utilizado.



Figura 14 - Inversor Monofásico em Ponte H completa. Fonte: Do autor.

Como conhecido [28], a comutação das chaves S1 e S4 resultam da comparação entre o  $V_{tri}$  e  $V_{ctr}$ , Figura 13(a), enquanto S2 e S3 são acionadas pelo sinal complementar das chaves S1 e S4.

De acordo com [28] a amplitude máxima da componente fundamental da saída  $v_{saída1}$  do inversor varia linearmente com  $m_a$ , respeitando a seguinte equação:

$$v_{saida1} = m_a \cdot v_{dc} \tag{40}$$

onde  $m_a \leq 1,0$ .

#### 2.4 IMPLEMENTAÇÃO EM SOFTWARE

O controle utilizando a teoria PQ necessita apenas de duas variáveis para calcular a corrente de compensação, a tensão da fonte e a corrente na carga. Então, como mencionado em 2.2.1, foram criados vetores auxiliares, defasando as variáveis, tensão e corrente em 90°.

Para a criação destas novas variáveis auxiliares, de modo discreto, foi utilizado um gerador de sinal ortogonal, em inglês "*Orthogonal Signal Generator (OSG)*", baseado no Integrador Generalizado de Segunda Ordem, também conhecido como (SOGI), do inglês "*Second Order Generalized Integrator*". Já para o caso do controle por RE, é necessária a utilização de um q-PLL e também o modelo interno senoidal. Sendo assim, a discretização do SOGI, q-PLL e do modelo interno senoidal serão mostradas com mais detalhes nos próximos itens.

# 2.4.1 <u>Implementação do OSG baseado no Integrador Generalizado de Segunda</u> <u>Ordem (SOGI)</u>

O SOGI-OSG foi proposto para gerar componentes auxiliares defasadas de 90° com a mesma amplitude da fundamental. De acordo com [33,34], este sistema de segunda ordem pode ser construído segundo a Figura 15.



Figura 15 - Estrutural Geral do OSG baseado no SOGI Monofásico. Fonte: Adaptada de [32]

Neste caso, v representa a tensão de entrada, v'f a componente fundamental de v, já v'é a tensão fundamental de v defasada de 90° e  $\omega$  a frequência do sinal. A partir desta estrutura é possível gerar duas funções de transferência relacionando a entrada v com as saíd'as v'e v'f.

$$H_d(s) = \frac{\nu' f}{\nu}(s) = \frac{k\omega s}{s^2 + k\omega s + \omega^2}$$
(41)

$$H_q(s) = \frac{\nu'}{\nu}(s) = \frac{k\omega^2}{s^2 + k\omega s + \omega^2}$$
(42)

Na Figura 16 mostra-se o diagrama de bode para  $H_q(s)$ , considerando  $\omega = (2 * \pi * 60)[rad/s]$  e o k variando entre 0,3 e 3. Como se percebe, este tem uma característica de filtro de 2° ordem, sendo que para k < 1 este tende a se comportar como filtro passa-faixa. Tendo realizado simulações variando o valor de k, foi verificado que com k = 1, houve uma resposta transitória rápida, com ganho unitário e defasagem nula para v'f e de 90° para v'. As funções de transferência de  $H_d(s)$  e  $H_q(s)$  ficam da seguinte forma:

$$H_d(s) = \frac{377s}{s^2 + 377s + 1,421 * 10^5}$$
(43)

$$H_q(s) = \frac{1,421 * 10^5}{s^2 + 377 s + 1,421 * 10^5}$$
(44)



Figura 16 - Diagrama de Bode do Hq(s). Fonte: Do autor.

Obtidas as funções de transferência é necessário para implementação a discretização das mesmas. Assim, utilizando o método "*zoh*" (*zero order hold*), foram transformadas as equações (43) e (44), já usando o próprio tempo de amostragem, que será utilizado no microcontrolador, de  $80\mu s$ , referente à frequência de amostragem de 12,5kHz, resultando em:

$$H_d(z) = \frac{0,0297 \, z - 0,0297}{z^2 - 1,969 \, z + 0,9703} \tag{45}$$

$$H_q(z) = \frac{0,0004502 \, z \, + \, 0,0004457}{z^2 \, - \, 1,969 \, z \, + \, 0,9703} \tag{46}$$

A partir de (46), foi feita uma simulação no Matlab/Simulink para analisar o desempenho antes da sua implementação. A Figura 17 mostra a comparação entre a entrada v destacada em amarelo e a saída v' em roxo, defasada de 90°.


Figura 17 - Saída v' do SOGI Simulado no Matlab/Simulink. Fonte: Do autor.

Após a verificação através da simulação, foi determinada a equação de diferenças para a implementação em software. Assim, é necessário multiplicar todos os termos das equações (45) e (46) por  $z^{-2}$ . Isso é necessário para garantir que o sistema seja do tipo causal e, portanto, realizável. Após essa operação, as equações resultam na forma de (47) abaixo:

$$H(z) = \frac{\nu'(z)}{\nu(z)} = \frac{b_0 + b_1 z^{-1} + b_2 z^{-2}}{1 + a_1 z^{-1} + a_2 z^{-2}}$$
(47)

Tendo como exemplo a equação (46), para saída v', os coeficientes ficam assim:

b0 = 0; b1 = 0.000450219; b2 = 0.000445715; a1 = -1.9693950; a2 = 0.9702909;

Em seguida aplica-se a transformada inversa de z para obter termos amostrados na sequência k, como mostra a equação (50).

$$v'(z)[1 + a_1 z^{-1} + a_2 z^{-2}] = v(z)[b_0 + b_1 z^{-1} + b_2 z^{-2}],$$
(48)

$$v'(z) = -v'(z)a_1z^{-1} - v'(z)a_2z^{-2} - v(z)b_0 + v(z)b_1z^{-1} + v(z)b_2z^{-2}$$
(49)

Isolando v'(k), tem-se:

$$v'(k) = -a_1 v(k-1) - a_2 v(k-2) + v(k)b_0 + b_1 v(k-1) + b_2 v(k-2)$$
(50)

A partir da equação (50) é possível sua implementação em software utilizando como entrada v(k), juntamente com seus valores anteriores v(k-1) e v(k-2) e os valores anteriores da saída v'(k), v'(k-1) e v'(k-2). Este mesmo procedimento foi utilizado para dv'. Assim, com esse filtro foi possível encontrar um sinal filtrado v'f, com ganho unitário sem defasagem, e uma saída v', defasada em 90°, também com ganho unitário. O SOGI foi utilizado tanto para tensão quanto para corrente, atendendo assim a necessidade de criar uma variável auxiliar. A Figura 18, mostra o desempenho prático do SOGI, onde o sinal amarelo representa a entrada e o sinal em azul a saída defasada em 90°.



Figura 18 - Implementação Prática do SOGI - Saída Defasada em 90°. Fonte: Do autor.

### 2.4.2 IMPLEMENTAÇÃO DO QPLL

No controle por RE, para calcular a corrente de referência, foi realizada uma análise fasorial, como mencionado em 2.3.3. Para este cálculo é preciso conhecer os ângulos da tensão na fonte  $\theta_v$  e da corrente na carga  $\theta_i$ , a diferença entre eles é o ângulo  $\theta$ , como mostra a Figura 19. Para conhecer os ângulos da tensão e corrente foi preciso utilizar um PLL, sendo que neste caso optou-se pelo uso do q-PLL baseado na teoria PQ, de acordo com [36]. A Figura 19 ilustra o procedimento para a obtenção da corrente de referência utilizando o q-PLL. Esse procedimento é relacionado ao caso indutivo. Se a compensação fosse para uma carga capacitiva, a corrente  $I_2$  resultaria com uma defasagem de  $-90^\circ$ .



Figura 19 - Obtenção da Corrente de Referência através da Análise Fasorial. Fonte: Do autor.

Esta configuração de PLL, chamada de q-PLL tem com vantagem a rejeição de altos níveis de ruídos e harmônicos. Sua estrutura é apresentada na Figura 20.



Figura 20 - Circuito q-PLL. Fonte: Adaptada de [34]

Para verificar o desempenho do conjunto OSG com q-PLL, foi gerado um sinal senoidal de forma  $V_{max}(\sin \omega t + \theta_v)$ , onde  $V_{max}$  é a amplitude do sinal v. Em seguida ambos os sinais foram comparados utilizando o Matlab/Simulink, a Figura 21 mostra o sinal de entrada v em vermelho, e a saída em azul, rastreando a entrada, utilizando o q-PLL.



Figura 21 – Desempenho do conjunto OSG com q-PLL simulado no Matlab/Simulink. Fonte: Do autor.

Para a implementação em software foi deduzida a função transferência do PI do q-PLL, de acordo com a equação (51), que relaciona o erro  $E_{pll}$  e a frequência angular  $\omega_{pll}$ , visto pela Figura 20.

$$\frac{\omega_{pll}(s)}{E_{pll}(s)} = \frac{K_P s + K_i}{s}$$
(51)

Sendo o erro do q-PLL expresso por:

$$E_{pll}(t) = \sin \theta_{v} * v' + \cos \theta_{v} * dv$$
(52)

De acordo com [36], utilizando o diagrama do Lugar das Raízes e localização dos pólos e zeros, foram definidos os ganhos, de modo a garantir uma resposta transitória com erro nulo, em torno de 8 *ms*. Sendo assim, kp = 50, e ki = 12000. Discretizando a função (51), já com os ganhos, é obtida a seguinte função transferência:

$$\frac{\omega_{pll}(z)}{E_{pll}(z)} = \frac{50,48z^{-1} - 49,52z^{-2}}{1 - z^{-1}}$$
(53)

Desta forma a equação de diferenças resulta sendo:

$$\omega_{pll}(k) = \omega_{pll}(k-1) + E_{pll} * (50,48) + E_{pll}(k-1) * (-49,54)$$
(54)

Sendo o objetivo do q-PLL a obtenção do ângulo  $\theta_{pll}$ , ainda é preciso integrar  $\omega_{pll}$ . Assim é gerada uma nova função de transferência:

$$\frac{\omega_{pll}(s)}{\theta_{pll}(s)} = \frac{1}{s} \tag{55}$$

Onde a partir da discretização, utilizando um tempo de amostragem de  $80\mu s$ , chega-se na seguinte equação das diferenças:

$$\theta_{pll}(k) = \theta_{pll}(k-1) + 0,00004(\omega_{pll} + \omega_{pll}(k-1))$$
(56)

A Figura 22 apresenta o desempenho experimental do conjunto OSG com q-PLL implementado no microcontrolador.



Figura 22 – OSG com q-PLL Implementada no Microcontrolador. Fonte: Do autor.

O sinal em amarelo v é o de entrada, tensão da rede, e o sinal em azul é o sinal gerado pelo conjunto SOGI-OSG com q-PLL, v'f, visualizado com auxílio de uma saída D/A, do microcontrolador. Nota-se que há uma pequena distorção harmônica no sinal de entrada da rede. Implementação do Modelo Interno Senoidal

## 2.4.3 IMPLEMENTAÇÃO DO MODELO INTERNO SENOIDAL

Em 2.3.2 é explanada a necessidade e as equações para a obtenção do modelo interno senoidal, onde foi possível chegar no diagrama de blocos dado pela Figura 10. A partir desse

diagrama de blocos é possível encontrar a função de transferência, que relaciona o erro do modelo interno senoidal  $E_{mis}$  e a tensão de referência  $v_{ref}$ . Chega-se assim na equação (57).

$$\frac{v_{ref}(s)}{E_{mis}(s)} = \frac{k_2 s + k_1}{s^2 + \omega^2}$$
(57)

Sendo,  $k_1 e k_2$  os ganhos encontrados através do método de Ackerman, como mostrado nas equações (37) e (38), para realizar assim a realimentação dos estados.

Substituindo os valores de  $k_1$ ,  $k_2$  e  $\omega$ , e discretizando a equação (57), chega-se na seguinte equação:

$$\frac{v_{ref}(z)}{E_{mis}(z)} = \frac{-0,13069z + 0,1385}{z^2 - 1,999 + 1}$$
(58)

Onde:

$$E_{mis}(t) = i_{comp}(t) - i_{inv}(t)$$
(59)

Aplicando em (58) os procedimentos para obter a equação de diferenças, tem-se:

$$v_{ref}(k) = b2rE_{mis}(k-2) + b1rE_{mis}(k-2) - a1rv_{ref}(k) - a2rv_{ref}(k-2)$$
(60)

Tendo como coeficientes:

b0r = 0; b1r = -0,1306933; b2r = 0,13856849; a1r = -1.9990904; a2r = 1;

Conhecendo  $v_{ref}$ , é possível encontrar o  $v_{ref\_comp}$  da seguinte forma:

$$v_{ref\_comp} = v_{ref} - k_3 * i_{inv} - k_4 * i_{fonte}$$
(61)

Sendo  $k_3 = -10,461997$  e  $k_4 = 0,732578$ .

# **3** SIMULAÇÕES

Ambos métodos de controle para compensadores monofásicos, teoria PQ monofásica e controle por RE, foram realizadas com auxílio do software Matlab/Simulink. Eles foram testados nas mesmas condições de operação, de acordo com a estrutura mostrada na Figura 23, tanto com carga predominantemente indutiva, quanto capacitiva, considerando os valores das cargas disponíveis no laboratório.



Figura 23 - Diagrama do Circuito Geral. Fonte: Do autor.

A Figura 23 representa o diagrama geral da simulação, dividido em três partes, fonte de alimentação (rede) juntamente com a impedância da rede, a carga linear que foi inserida no circuito em dois momentos distintos, e o STATCOM monofásico que é acionado pelas estratégias de controle, ora teoria PQ monofásica ora RE, e composto pelo inversor e o indutor de acoplamento.

As cargas foram inseridas para analisar o comportamento dos métodos de controle a mudanças de cargas repentinas. Sendo assim, para o caso indutivo, foi inserida uma carga RL e, após um certo tempo, uma nova carga RL foi inserida em paralelo. O mesmo aconteceu no caso capacitivo, inserindo uma carga RC e após um certo tempo uma outra carga RC em paralelo com a carga inicial.

### 3.1 SIMULAÇÕES – CARGA INDUTIVA

Para a primeira simulação serão analisados parâmetros do circuito sem a inserção do compensador, assim a Figura 24 apresenta dois momentos distintos. O primeiro, Figura 24(a), mostra as formas de onda da tensão e corrente na fonte, quando o circuito é alimentado com uma carga indutiva RL1. A Figura 24(b) apresenta as formas de onda da tensão e corrente na fonte para uma carga indutiva RL2 em paralelo com RL1.

A ordem de grandeza, tanto da tensão quanto de todas as correntes que serão apresentadas nas simulações foram alteradas para melhor visualização e comparação com o experimento em bancada, sendo assim, todos os valores das correntes apresentam um valor 3 vezes menor que o real, ou seja 0,6A/div, e a tensão da fonte 248 vezes menor do que o valor real, ou seja 49,6V/div. Essa razão foi a mesma utilizada para o condicionamento de sinais no experimento em bancada, sendo que o valor máximo para a leitura A/D do DSC é de 3,3V.



Figura 24 – Sem STATCOM (a) Tensão e Corrente na Fonte com Carga RL1 (b) Tensão e Corrente na Fonte com Carga RL1//RL2. Fonte: Do autor

### 3.1.1 CONTROLE UTILIZANDO TEORIA PQ MONOFÁSICA

Nesta simulação, a compensação de reativos realizada utilizou como estratégia de controle a teoria PQ monofásica, a Tabela 1 mostra os valores de todos os parâmetros utilizados para esta simulação, que correspondem aos componentes disponíveis no laboratório, o que

explica por exemplo, o valor da tensão Vcc ser 5 vezes maior do que o valor eficaz da tensão da rede. Um fator relevante na escolha destes parâmetros foi a tensão CC aplicada no elo CC do inversor, onde diferentemente de algumas estruturas de STATCOM que usam capacitores, para este trabalho o capacitor foi substituído por uma fonte CC independente. O valor de tensão CC afeta o desempenho do compensador quanto à distorção harmônica gerada. A escolha deste valor se deu pelo menor índice de distorção harmônica sem a perda da funcionalidade do compensador. Outra adequação feita para que a simulação possa ser comparada de forma justa com o experimento em bancada, foi a limitação da frequência de chaveamento em 12,5kHz, na saída do comparador de histerese, valor limite utilizado no DSC.

Tensão da Fonte (rms)	Vs = 33 [V]
Tensão CC	Vcc = 150 [V]
Impedância de Linha	r1 = 0,887 [Ω]
	$l1 = 40[\mu H]$
Indutor de Acoplamento	$r2 = 8,5 \ [\Omega]$
	l2 = 0,01[H]
Carga - RL1	ro = 60 [Ω]
	lo = 0,1 [H]
Carga - RL2	ro2 = 88 [Ω]
	lo2 = 0,1 [H]

Tabela 1 - Parâmetros Do Circuito Monofásico utilizando a Teoria PQ Monofásica. (PQ-RL)

### Fonte: Do autor.

Alguns valores foram estabelecidos a fim de realizar as comparações com o controle por RE. A seguir serão apresentados os resultados com as formas de onda das correntes na fonte, inversor e na carga, todas sempre acompanhadas com a tensão da fonte de alimentação, em regime permanente.

A Figura 25 apresenta a tensão e corrente na fonte com o inversor atuando para compensação. Uma explicação para o alto ripple observado é a limitação da frequência de chaveamento utilizada.



Figura 25 - (a) Tensão e Corrente na Fonte Compensada com Carga RL1 (b) Tensão e Corrente na Fonte Compensada com Carga RL1//RL2. (PQ-RL) Fonte: Do autor.

A Figura 26 mostra a corrente de compensação sintetizada pelo inversor, juntamente com a tensão da fonte. É possível notar que a corrente do inversor está adiantada em relação a tensão da fonte.



Figura 26 - (a) Tensão na Fonte e Corrente do Inversor com Carga RL1 (b) Tensão e Corrente na Fonte Compensada com Carga RL1//RL2. (PQ-RL) Fonte: Do autor.

Em relação à corrente na carga, a Figura 27 mostra que o inversor não afetou as formas de onda na carga, permanecendo inalterada a defasagem e sem a presença de harmônicos.



Figura 27 - (a) Tensão na Fonte e Corrente na Carga com Carga RL1 (b) Tensão e Corrente na Fonte Compensada com Carga RL1//RL2. (PQ-RL) Fonte: Do autor.

Um outro comportamento observado foi a resposta dinâmica do compensador. Sendo assim, serão apresentadas a seguir as formas de onda no momento da inserção das cargas. A Figura 28 apresenta as formas de onda da corrente da fonte, inversor e carga, respectivamente, junto com a tensão da fonte, no momento que o circuito é submetido a mudança repentina de carga, de RL1 para RL1//RL2. A seta vermelha identifica o instante exato.



Figura 28 - Mudança de Carga - (a) Tensão e Corrente na Fonte (b) Tensão na Fonte e Corrente do Inversor (c) Tensão na Fonte e Corrente na Carga. (PQ-RL) Fonte: Do autor.

Outro aspecto observado foi o transitório no instante em que o inversor entra no circuito. Assim, a Figura 29 apresenta as formas de onda das correntes na fonte, inversor e carga, respectivamente, acompanhadas com a tensão da rede.



Figura 29 - Inserção do Inversor - (a) Tensão e Corrente na Fonte (b) Tensão na Fonte e Corrente do Inversor (c) Tensão na Fonte e Corrente na Carga. (PQ-RL) Fonte: Do autor.

Também foi realizado o cálculo da potência ativa e reativa vista pela fonte, a partir de uma sequência pré definida, como mostrado na Figura 30. Esta é dividida em três instantes, o primeiro de 0 até 0,15s, não há compensação no circuito, o inversor está desligado. De 0,15 até 0,35s o inversor é inserido com a carga RL1 e de 0,35 até 0,55s a carga RL2 é inserida em paralelo com RL1. É possivel notar o efeito da compensação dos reativos, juntamente com o transitório no momento da mudança de carga.



Figura 30 - Potência Ativa (W) e Reativa (VAR) na Fonte. (PQ-RL) Fonte: Do autor.

## 3.1.2 CONTROLE UTILIZANDO REALIMENTAÇÃO DE ESTADOS

A Tabela 2 apresenta todos os parâmetros utilizados na simulação. Todos os testes utilizando a teoria PQ monofásica foram realizados para o caso do controle por RE.

Como mencionado anteriormente, a tensão CC do inversor foi diferente da utilizada no caso PQ, isto porque a idéia de comparar os dois métodos implicou na utilização dos mesmos componentes do circuito e também pelo ponto ótimo de operação do STATCOM em cada estratégia de controle. O valor utilizado, neste caso Vdc = 100 [V], foi o que permitiu um menor índice de distorção harmônica, tanto na simulação quanto no experimento prático.

Tensão da Fonte (rms)	Vs = 33 [V]
Tensão CC	Vcc = 100 [V]
Frequência de Chaveamento	f = 12,5 [kHz]
Pólos desejados	-600 - 650
	-216 - 200
Impedância de Linha	r1 = 0,887 [Ω]
	$l1 = 40[\mu H]$
Indutor de Acoplamento	r2 = 8,5 [Ω]
	l2 = 0,01[H]
Carga - RL1	ro = 60 [Ω]
	lo = 0,1 [H]
Carga - RL2	ro2 = 88 [Ω]
	lo2 = 0,1 [H]
	1

Tabela 2 - Parâmetros Do Circuito Monofásico utilizando Controle por RE. (RE-RL)

#### Fonte: Do autor.

De acordo com a Tabela 2, nota-se que para o controle por RE há a necessidade de especificar parâmetros adicionais como a frequência de chaveamento da portadora e dos pólos alocados que geram o ganhos necessários para a realimentação das variáveis de estados. A Figura 31 mostra as formas de onda da tensão e corrente na fonte, realizando a compensação, com carga RL1.



Figura 31 - (a) Tensão e Corrente na Fonte Compensada com Carga RL1 (b) Tensão e Corrente na Fonte Compensada com Carga RL1//RL2. (RE-RL) Fonte: Do autor.

A Figura 32 mostra a corrente de compensação sintetizada pelo inversor, tendo como referência a tensão da fonte que auxilia na percepção de que essa corrente está sendo injetada adiantada em relação a tensão, garantindo assim a compensação. Em relação a corrente na carga, a mesma não apresentou alterações, ficando como mostrada na Figura 27.



Figura 32 - (a) Tensão na Fonte e Corrente do Inversor com Carga RL1 (b) Tensão e Corrente na Fonte Compensada com Carga RL1//RL2. (RE-RL) Fonte: Do autor.

De foma análoga ao caso PQ, a figura 24 mostra a resposta transitória do controle por RE após a mudança repentina de carga.



Figura 33 - Mudança de Carga - (a) Tensão e Corrente na Fonte (b) Tensão na Fonte e Corrente do Inversor (c) Tensão na Fonte e Corrente na Carga. (RE-RL) Fonte: Do autor.



Figura 34 - Inserção do Inversor - (a) Tensão e Corrente na Fonte (b) Tensão na Fonte e Corrente do Inversor (c) Tensão na Fonte e Corrente na Carga. (RE-RL) Fonte: Do autor.

A Figura 34 apresenta um transitório, bastante relevante, após a inserção do inversor. Como se observa, na Figura 34(b), o inversor leva um pouco mais de um ciclo para gerar a corrente de compensação. Para avaliar se esse fenômeno acontece por conta do tempo de acomodação para rastrear a referência de corrente ou por outro motivo, foi realizado um teste partindo de uma referência de corrente zero para o inversor, com este conectado ao sistema, e após um certo momento introduzir a referência de corrente para a compensação. A Figura 35 apresenta, a corrente do inversor, a corrente de referência, calculada fasorialmente e a tensão de referência do inversor obtida através do controle por RE com modelo interno senoidal.



Figura 35 - Análise do Transitório para o Controle Utilizando RE

No instante inicial, quando é ligado o circuito mesmo com a referência de corrente do inversor nula, em azul, há um aumento da corrente do inversor, em amarelo, devido a tensão inicial de referência para o inversor ser pequena, em verde. Assim que a tensão é estabilizada, a corrente do inversor tende a zero. Quando é inserida a referência de corrente para compensação no instante 0,1s, o controle atua, de maneira que dura 0,02s para que a corrente do inversor siga a referência calculada, sem que haja um sobressinal, atendendo assim os requisitos desejados por conta dos pólos alocados. Conclui-se que o alto sobresinal é devido ao tempo para que a tensão de referência do inversor atinja o valor calculado e que o controle para rastreamento da corrente, atua conforme os requisitos do controle.

De forma análoga ao caso PQ, a Figura 26 apresenta a potência ativa e reativa.



Figura 36 - Potência Ativa (W) e Reativa (VAR) na Fonte. (RE-RL) Fonte: Do autor.

## 3.1.3 ANÁLISE DE HARMÔNICOS COM CARGA INDUTIVA

A seguir na Tabela 3 serão apresentados os índices de distorção harmônica de corrente, também conhecidos como  $THD_I$  (%), na fonte, carga e no inversor. Serão mostrados os resultados com a carga RL1 e RL1//RL2 tanto para o controle utilizando a teoria PQ, quanto para RE . Os resultados foram obtidos com o auxílio da ferramenta FFT do próprio MatLab/Simulink.

	$CAROA RL = IIID_1(70)$			
	Teoria PQ		Realimentação de Estados	
	RL1	RL1//RL2	RL1	RL1//RL2
Fonte	62,89	41,01	26,26	14,65
Carga	0,07	0,07	0,01	0,01
Inversor	135,99	85,26	41,75	27,17

Tabela 3 – THD; das Correntes com carga RL1 e RL1//RL2. *CARGA RL – THD*<sub>1</sub> (%)

Fonte: Do autor.

## 3.2 SIMULAÇÕES – CARGA CAPACITIVA

As simulações com carga capacitiva seguirão a mesma sequência utilizada com carga indutiva, mas desta vez é utilizada uma carga RC1 no primeiro instante e RC2 em paralelo com RC1 no segundo instante. A Figura 37(a) mostra as formas de onda da tensão e corrente na fonte, quando o circuito é alimentado com uma carga capacitiva RC1. A Figura 37(b) apresenta as formas de onda da tensão e corrente na fonte para uma carga capacitiva RC1 em paralelo com RC2.



Figura 37 - (a) Tensão e Corrente na Fonte com Carga RC1 (b) Tensão e Corrente na Fonte com Carga RC1//RC2. Fonte: Do autor.

#### 3.2.1 CONTROLE UTILIZANDO A TEORIA PQ MONOFÁSICA

Análogo ao caso da carga indutiva, com a teoria PQ monofásica é possível compensar tipos diferentes de carga sem haver a necessidade de alterar qualquer parâmetro do circuito. Sendo assim, a Tabela 4 apresenta os parâmetros utilizados para realizar a simulação. Nota-se que desta vez foi utilizada uma tensão na fonte senoidal, um pouco maior, agora de 40 [V], para manter a mema ordem de grandeza de corrente simulada para o caso indutivo.

Tensão da Fonte (rms)	Vs = 40 [V]
Tensão CC	Vcc = 150 [V]
Impedância de Linha	r1 = 0,887 [Ω]
	$l1 = 40[\mu H]$
Indutor de Acoplamento	$r2 = 8,5 \ [\Omega]$
	l2 = 0,01[H]
Carga - RC1	ro3=34,4[Ω]
	lo3= 35 [μF]
Carga - RC2	ro4=100[Ω]
	lo4= 35 [μF]

Tabela 4 - Parâmetros Do Circuito Monofásico utilizando a Teoria PQ Monofásica. (PQ-RC)

#### Fonte: Do autor.

Seguindo a mesma sequência utilizada para o método PQ com carga indutiva, a Figura 38 mostra as correntes na fonte, carga e inversor, para as cargas RC1 e RC1//RC2. A partir das formas de onda é possível perceber que independente da natureza da carga, o sistema de controle baseado na teoria PQ se mostrou eficaz na compensação.



Figura 38 - (a) Tensão e Corrente na Fonte Compensada com Carga RC1 (b) Tensão e Corrente na Fonte Compensada com Carga RC1//RC2 (c) Tensão na Fonte e Corrente do Inversor com Carga RC1 (d) Tensão e Corrente na Fonte Compensada no inversor RC1//RC2 (e) Tensão na Fonte e Corrente na Carga com Carga RC1 (f) Tensão e Corrente na Fonte Compensada com Carga RC1//RC2. (PQ-RC) Fonte: Do autor.

A resposta dinâmica permanceu muito similar ao caso RL, bem como o transitório no momento em que é inserido o inversor no circuito. Esses dois comportamentos são mostrados nas Figura 39 e 30.



Figura 39 - Mudança de Carga - (a) Tensão e Corrente na Fonte (b) Tensão na Fonte e Corrente do Inversor (c) Tensão na Fonte e Corrente na Carga. (PQ-RC) Fonte: Do autor.



Figura 40 - Inserção do Inversor - (a) Tensão e Corrente na Fonte (b) Tensão na Fonte e Corrente do Inversor (c) Tensão na Fonte e Corrente na Carga. (PQ-RC) Fonte: Do autor.

As potências ativa e reativa vistas pela fonte são mostradas na Figura 41.



Figura 41 - Potência Ativa (W) e Reativa (VAR) na Fonte. (PQ-RC) Fonte: Do autor.

## 3.2.2 <u>CONTROLE UTILIZANDO REALIMENTAÇÃO DE ESTADOS</u>

O projeto do sistema de controle por RE foi realizado levando em consideração a carga RL1 em sua modelagem. Mesmo assim, foi possível comprovar que o controle é robusto o bastante para trabalhar com carga capacitiva. A Tabela 5 apresenta os parâmetros desta simulação.

Seguindo a mesma sequência das simulações anteriores, a Figura 42 mostra as correntes na fonte, carga e inversor, para as cargas RC1 e RC1//RC2. A Figura 43, a compensação no instante da inserção das cargas e a Figura 44 o transitório no instante que é inserido o inversor.

Tensão da Fonte (rms)	Vs = 40 [V]
Tensão de	Vdc = 100 [V]
Frequência de Chaveamento	f = 12,5 [kHz]
Pólos desejados	-600 - 650
	-216 - 200
Impedância de Linha	r1 = 0,887 [Ω]
	$l1 = 40[\mu H]$
Indutor de Acoplamento	$r2 = 8,5 \ [\Omega]$
	l2 = 0,01[H]
Carga - RC1	ro3=34,4[Ω]
	lo3= 35 [μF]
Carga - RC2	ro4=100[Ω]
	lo4= 35 [μF]

Tabela 5 - Parâmetros Do Circuito Monofásico utilizando Controle por RE. (RE-RC)

Fonte: Do autor.



Figura 42 - (a) Tensão e Corrente na Fonte Compensada com Carga RC1 (b) Tensão e Corrente na Fonte Compensada com Carga RC1//RC2 (c) Tensão na Fonte e Corrente do Inversor com Carga RC1 (d)
 Tensão e Corrente na Fonte Compensada com Carga RC1//RC2 (e) Tensão na Fonte e Corrente na Carga com Carga RC1 (f) Tensão e Corrente na Fonte Compensada com Carga RC1//RC2. (RE-RC)
 Fonte: Do autor.



Figura 43 - Mudança de Carga - (a) Tensão e Corrente na Fonte (b) Tensão na Fonte e Corrente do Inversor (c) Tensão na Fonte e Corrente na Carga. (RE-RC) Fonte: Do autor.



Figura 44 - Inserção do Inversor - (a) Tensão e Corrente na Fonte (b) Tensão na Fonte e Corrente do Inversor (c) Tensão na Fonte e Corrente na Carga. (RE-RC) Fonte: Do autor.

Para o caso capacitivo o sobresinal foi maior do que o caso indutivo e novamente não causou efeito na corrente da carga. A seguir a Figura 45 mostra as potências ativa e reativa levando em consideração as mesmas condições mencionadas na Figura 30.



Figura 45 - Potência Ativa (W) e Reativa (VAR) na Fonte. (RE-RC) Fonte: Do autor.

## 3.2.3 ANÁLISES DE HARMÔNICOS COM CARGA CAPACITIVA

A seguir são apresentados, na Tabela 6, assim como realizado para o caso indutivo, os *THD*<sub>1</sub> (%), das correntes na fonte, carga e no inversor. Serão mostrados os resultados com a carga RC1 e RC1//RC2 tanto utilizando a teoria PQ, quanto a RE.

	$CARGA RC - THD_I(\%)$			
	Teoria PQ		Realimentação de Estados	
	RC1	RC1//RC2	RC1	RC1//RC2
Fonte	67,22	44,24	48,45	21,26
Carga	3,5	2,93	1,86	1,57
Inversor	56,30	39,75	22,26	15,96

Tabela 6 - THDi das Correntes com carga RC1 e RC1//RC2.
$CARGA RC - THD_I(\%)$

Fonte: Do autor.

# **4 RESULTADOS EXPERIMENTAIS**

Neste capítulo é descrito o desenvolvimento do protótipo de compensador estático monofásico para a realização da comparação entre as duas estratégias de controle, seguindo a mesma sequência mostrada na Figura 23, bem como os resultados obtidos.

Inicialmente, serão apresentados os componentes utilizados no circuito sob estudo, seguido pelo condicionamento de sinais, adequando assim os limites estabelecidos para a entrada A/D do microcontrolador utilizado e finalizando com os resultados utilizando as duas metodologias de controle, bem como realizado no capítulo 3.

## 4.1 COMPONENTES UTILIZADOS NO PROTÓTIPO

Os principais componentes utilizados para a realização do protótipo encontram-se na Tabela 7. A Figura 46 mostra o protótipo em bancada.

rabeia 7 - Frincipais Componentes Otinizados no Frototipo				
Componente Fabricante - Modelo		Especificação	Quant.	
Variac	Keldian - KLM7523	3~ 0-240V / 0,75 kVA	1	
Variac	General Radio	1~0-120V / 0,6 kVA	1	
Sensor de Corrente	MAS Control - SC50	0 a 50A / 0,5 a 1,45mV/A, 10kHz	3	
Sensor de Tensão	Hayonik	Trafo 127/220Vac 15+15Vac 230mA	1	
Indutor	General Radio - 1482-M	200mH (+- 0,1%)	2	
	General Radio -1482-L	100mH (+-0,1%)	1	
	General Radio -1482-H	10mH (+-0,1%)	1	
Capacitor	INBRASCAP	35uF / 380Vac	2	
Resistor Variável	BIDDLE	0-200(Ω)	1	
		100(Ω)	1	
Microcontrolador	Texas Instruments - TMS320F28377S	CPU core 32-bit - 200 MHz	1	

Tabela 7 - Principais Componentes Utilizados no Protótipo

Fonte: Do autor.



Figura 46 - Protótipo Experimental. Fonte: Do autor.

Na Figura 46 destacam-se os componentes e acessórios utilizados com o protótipo experimental, sendo os mesmos numerados, e a seguir são apresentadas suas descrições:

- 1- Fonte CC do inversor Retificador utilizado como fonte CC independente para alimentar o inversor.
- 2- Microcontrolador Delfino TMS320F28377S Todos os cálculos para realização do controle, seja com a teoria PQ ou RE, foram feitos utilizando esse microcontrolador, também denominado DSC.
- 3- Circuito de Disparo Este driver foi utilizado para acionar os semicondutores IGBT's de acordo com o controle realizado pelo microcontrolador.
- 4- Inversor Monofásico em ponte completa Este inversor que utiliza 4 IGBT's, é usado para sintetizar a corrente ou tensão de referência vindas do controle.
- 5- Sensores de Corrente Sensores utilizados para transformar os sinais de corrente em outros equivalentes em tensão. Eles foram utilizados para monitorar as correntes e posteriormente processá-las através do microcontrolador.

- 6- Indutor de Acoplamento Utilizado para filtrar os harmônicos de alta frequência do inversor para fornecer a fundamental da corrente de referência desejada.
- 7- Carga Nesta configuração, utilizando carga indutiva.
- 8- Fonte CC Fonte utilizada para alimentar o driver e os circuitos para condicionamento de sinais.
- 9- Circuito de Offset Como as entradas A/D do microcontrolador só leem sinais positivos e de amplitude até 3,3V, foram montados circuitos para condicionar os sinais de modo a realizar os cálculos com os valores permitidos, pelo microcontrolador.
- 10- Sensor de tensão Foi utilizado um Trafo abaixador monofásico de 127V para 15V e após essa transformação, um divisor de tensão para manter o valor de tensão desejado para o microcontrolador.
- 11- Variac Foram utilizados dois variac's, um monofásico para ajustar a tensão da rede e outro trifásico, utilizando apenas uma fase, para o ajuste da tensão CC do inversor de maneira a atender o nível de tensão desejada. Na Figura 46 aparece apenas o variac trifásico.
- 12- Transformador Trafo utilizado para a elevação de tensão da entrada do retificador que é utilizado como fonte CC para o inversor.

## 4.1.1 <u>CONDICIONAMENTO DE SINAIS</u>

De modo a utilizar o microcontrolador Delfino TMS320F28377S, foi necessário o condicionamento de sinais a fim de manter os níveis de tensão adequados a entrada A/D, que neste caso é limitada em 3,3V e aceita apenas tensões positivas. Sendo assim, além de reduzir a amplitude dos sinais de tensão e corrente alternados, foi preciso adicionar um circuito de *offset* para manter os sinais com valores apenas positivos. A seguir serão apresentados os sensores de tensão e corrente, bem como o circuito de *offset*.

### 4.1.1.1 SENSOR DE CORRENTE

Foi utilizado um sensor de corrente por efeito hall do fabricante, MAS Control, modelo SC50, com faixa de medição de 0 a 50A e com uma saída de 0,5 a 1,45 mV/A. A Figura 47 apresenta o sensor.

Como as correntes monitoras foram da ordem de amperes, algumas voltas ao redor do núcleo do sensor foram feitas, de tal forma que a relação de transformação resultante foi de 3 para 1, valor suficiente para não ultrapassar o valor limite do conversor A/D. Contudo o sinal

resultante apresenta valores positivos e negativos, sendo assim foi necessária a utilização de um circuito para aplicar um *offset* no sinal.



Figura 47 - Sensor de Corrente por Efeito Hall Fonte: Do autor.

## 4.1.1.2 TRANSFORMADOR ABAIXADOR DE TENSÃO

Para monitorar o sinal de tensão, foi utilizado um transformador monofásico de 127V/15V e um divisor de tensão para o ajuste final, afim de adequar o sinal recolhido no secundário à entrada A/D do microcontrolador. O ajuste foi feito de modo que a razão entre a tensão medida e a saída para o microcontrolador fosse de 248:1. Assim, a tensão lida pelo DSC é 248 vezes menor que a real. Esse sinal também necessita de um *offset* e a adequação para os cálculos com os valores reais é feita no software. O trafo utilizado é mostrado na Figura 48.



Figura 48 - Sensor de Tensão. Fonte: Do autor.

#### 4.1.1.3 CIRCUITO PARA AJUSTE DE OFFSET

Como mencionado anteriormente, é necessário adicionar um *offset* nos sinais que serão utilizados na entrada A/D do microcontrolador, pois o mesmo apenas consegue ler sinais positivos. A Figura 49 ilustra o procedimento de condicionamento destes sinais.



Figura 49 - Condicionamento do Sinal para Entrada A/D do Microcontrolador. Fonte: Adaptado de [34]

Considerando os sinais gerados pelos sensores de tensão e corrente, o circuito para ajuste de *offset* é apresentado na Figura 50. Em conjunto com o circuito há um buffer, com ganho unitário, e um filtro passa baixa, afim de eliminar ruídos que, por ventura, acompanhe original  $V_{sensor}$ .



Figura 50 - Circuito de Ajuste de Offset com Filtro Passa Baixa. Fonte: Do autor.

Neste circuito, em regime permanente, a saída pode ser calculada como:
$$V_{saida} = \frac{\left(V_{\_sensor} - V_{offset}\right)R2}{R1}$$
(62)

Como foram considerados dois resistores iguais para R1 e R2, o ganho na saída é unitário, havendo apenas o acréscimo da parcela contínua, ajustada pelo resistor  $R_{off-set}$ . Esta parcela foi ajustada em 1,5V, como mostrado na Figura 49.

## 4.1.2 MICROCONTROLADOR DELFINO TMS320F28377S

A escolha do microcontrolador é fundamental para o desempenho satisfatório do equipamento a ser desenvolvido. Inúmeras características como velocidade de processamento, quantidade de portas analógicas e digitais, saídas do tipo PWM, conversores A/D e D/A, tipo de comunicação entre outras funções, necessitam ser providenciadas de acordo com a necessidade do projeto. Sendo verificadas essas questões fundamentais, o microcontrolador Delfino TMS320F28377S foi escolhido, atendendo todos os requisitos desejados. A Figura 51 mostra o microcontrolador formando um módulo de desenvolvimento LAUNCHXL da Texas Instruments. Suas principais características são [29,30,31,32]:

- Processador de 32bits/200MHz
- Operação com ponto flutuante (IEEE 754);
- Memória Flash 1 MB e 164Kb de Memória SRAM
- Unidade trigonométrica matemática (TMU)
- Módulo ADC de 16 ou 12 bits podendo utilizar os 14 canais da placa, suportando tensões no intervalo 0 V a 3,3 V
- 3 Temporizadores de 32 bits
- Tensão de alimentação de 3,3 V
- 12 módulos PWM individuais de uso geral (ePWM);
- Comunicação: USB, CAN, SPI, Serial, SCI, I<sup>2</sup>C;



Figura 51 - LAUNCHXL-TMS320F28377S da Texas Instruments.

Após definir o hardware a ser utilizado, a próxima etapa foi a implementação em software. Esta foi realizada através da ferramenta da Texas Instruments *Code Composer Studio*(CCS) onde se apresenta um ambiente para programação, sendo esta realizada em C/C++. Através deste programa é possível não só monitorar, em tempo real, as variáveis utilizadas, mas também alterar alguns parâmetros como o duty cycle. Com o auxílio da biblioteca chamada de Control Suite, o software foi implementado levando em conta um exemplo "adc\_soc\_epwm", onde muitas bibliotecas já estavam inseridas, facilitando assim o início da programação.

A programação foi realizada de maneira separada para cada tipo de controle, afim de analisar o tempo de processamento necessário para cada um deles. Ambas estratégias de controle apresentam particularidades na forma com que é realizado a sua implementação.

## 4.2 COMPENSAÇÃO COM CARGA INDUTIVA

Considerando o mesmo circuito e valores dos componentes utilizados para a simulação, foi realizado o experimento em bancada. Análogo ao feito na simulação, em primeiro lugar foram analisadas a tensão na fonte e a corrente na carga sem o compensador, tanto para carga RL1 quanto para RL1//RL2. A seguir, serão apresentados os resultados obtidos tanto com o controle por RE, quanto com a teoria PQ monofásica.



Figura 52 - (a) Tensão e Corrente na Fonte com Carga RL1 (b) Tensão e Corrente na Fonte com Carga RL1//RL2. Fonte: Do autor.

## 4.2.1 <u>COMPENSAÇÃO UTILIZANDO A TEORIA PQ MONOFÁSICA</u>

A seguir serão apresentados os resultados utilizando a teoria PQ monofásica como estratégia de compensação. Seguindo a mesma sequência utilizada para a simulação, a Figura 53 apresenta as correntes na fonte, carga e inversor, para as cargas RL1 e RL1//RL2.



Figura 53 - (a) Tensão e Corrente na Fonte Compensada com Carga RL1 (b) Tensão e Corrente na Fonte Compensada com Carga RL1//RL2 (c) Tensão na Fonte e Corrente do Inversor com Carga RL1 (d) Tensão e Corrente no Inversor Compensada com Carga RL1//RL2 (e) Tensão na Fonte e Corrente na Carga com Carga RL1 (f) Tensão e Corrente na Fonte Compensada com Carga RL1//RL2. (PQ-RL-Implementado)
 Fonte: Do autor.

A resposta transitória do sistema foi um outro item observado. Sendo assim, serão apresentadas as formas de onda no momento da inserção das cargas. A Figura 54 apresenta as

formas de onda da corrente da fonte, inversor e carga, respectivamente, junto com a tensão da fonte, no momento que o circuito é submetido a mudança repentina de carga, de RL1 para RL1//RL2. A seta identifica o instante exato.



Figura 54 - Mudança de Carga - (a) Tensão e Corrente na Fonte (b) Tensão na Fonte e Corrente do Inversor (c) Tensão na Fonte e Corrente na Carga. (PQ-RL-Implementado) Fonte: Do autor.

Outro aspecto analisado foi o transitório no instante em que o compensador entra no circuito, sendo assim, a Figura 55 apresenta as formas de onda das correntes na fonte, inversor e carga, respectivamente, acompanhadas com a tensão da rede.



Figura 55 - Inserção do Inversor - (a) Tensão e Corrente na Fonte (b) Tensão na Fonte e Corrente do Inversor (c) Tensão na Fonte e Corrente na Carga. (PQ-RL-Implementado) Fonte: Do autor.

## 4.2.2 COMPENSAÇÃO UTILIZANDO CONTROLE POR REALIMENTAÇÃO DE ESTADOS

O mesmo procedimento realizado para o caso da teoria PQ, foi feito para o controle por RE. Sendo assim, a Figura 56 apresenta as correntes na fonte, carga e inversor, para as cargas RL1 e RL1//RL2, a Figura 57 a compensação no instante da inserção das cargas e a Figura 58 o transitório no instante em que é inserido o inversor. É possível notar harmônicos de baixa frequência nas correntes da fonte e inversor, o que pode ter ocorrido pela presença de harmônicos na rede e a escolha do valor de k, em (41) e (42), que embora estabeleceu uma resposta dinâmica mais rapida, não foi capaz de filtrar estes harmônicos de baixa frequência, que poderiam ser atenuados utilizando valores de k menores que 1.



Figura 56 - (a) Tensão e Corrente na Fonte Compensada com Carga RL1 (b) Tensão e Corrente na Fonte Compensada com Carga RL1//RL2 (c) Tensão na Fonte e Corrente do Inversor com Carga RL1 (d) Tensão e Corrente no Inversor Compensada com Carga RL1//RL2 (e) Tensão na Fonte e Corrente na Carga com Carga RL1 (f) Tensão e Corrente na Carga Compensada com Carga RL1//RL2. (RE-RL-Implementado)

Fonte: Do autor.



(c)

Figura 57 - Mudança de Carga - (a) Tensão e Corrente na Fonte (b) Tensão na Fonte e Corrente do Inversor (c) Tensão na Fonte e Corrente na Carga. (RE-RL-Implementado) Fonte: Do autor.



Figura 58 - Inserção do Inversor - (a) Tensão e Corrente na Fonte (b) Tensão na Fonte e Corrente do Inversor (c) Tensão na Fonte e Corrente na Carga. (RE-RL-Implementado) Fonte: Do autor.

É possível notar que os resultados da simulação comparados com o ensaio em bancada, para o caso indutivo, são bastantes similares. Contudo, em relação ao tempo transitório quando o inversor atua no circuito, na implementação, este tempo é ainda maior, chegando até 3 segundos e consequentemente elevando o nível de corrente transitória.

## 4.2.3 <u>ANÁLISE DE HARMÔNICOS COM CARGA INDUTIVA</u>

A seguir será apresentada na Tabela 8 o índice de distorção harmônica de corrente, *THD*<sub>1</sub> (%), na fonte, carga e no inversor. Serão mostrados os resultados com a carga RL1 e RL1//RL2 tanto para o controle utilizando a teoria PQ, quanto para RE . Os resultados são obtidos através da FFT no osciloscópio TDS-2002 da Tektronix.

	$\mathbf{C}_{\mathbf{I}\mathbf{K}\mathbf{O}\mathbf{I}\mathbf{I}\mathbf{K}\mathbf{L}} = \mathbf{I}_{\mathbf{I}\mathbf{D}\mathbf{I}}(\mathbf{M})$					
	Teoria PQ		Realimentação de Estados			
	RL1	RL1//RL2	RL1	RL1//RL2		
Fonte	33,24	22,89	20,94	14,68		
Carga	34,45	20,85	32,60	21,11		
Inversor	139,95	118,81	66,99	38,76		

Tabela 8 - THDi das Correntes com carga RL1 e RL1//RL2 com Experimento em Bancada.  $CARGA RL - THD_I(\%)$ 

Fonte: Do autor.

## 4.3 COMPENSAÇÃO COM CARGA CAPACITIVA

Assim como no caso indutivo, foi utilizado para o experimento em bancada o mesmo circuito utilizado para a simulação. Assim, em primeiro lugar serão mostradas a tensão na fonte e a corrente na carga sem o compensador, tanto para carga RC1 quanto para RC1//RC2.



Figura 59 - (a) Tensão e Corrente na Fonte com Carga RL1 (b) Tensão e Corrente na Fonte com Carga RC1//RC2. Fonte: Do autor.

A seguir, serão apresentados os resultados obtidos utilizando a teoria PQ monofásica e o controle por RE.

## 4.3.1 <u>COMPENSAÇÃO UTILIZANDO A TEORIA PQ MONOFÁSICA</u>

Utilizando a mesma sequência de apresentação de resultados, a Figura 60 apresenta as correntes na fonte, carga e inversor, para as cargas RC1 e RC1//RC2, a Figura 61 a compensação

no instante da inserção das cargas e a Figura 62 o transitório no instante em que é inserido o inversor.



Figura 60 - (a) Tensão e Corrente na Fonte Compensada com Carga RC1 (b) Tensão e Corrente na Fonte Compensada com Carga RC1//RC2 (c) Tensão na Fonte e Corrente do Inversor com Carga RC1 (d) Tensão e Corrente no Inversor Compensada com Carga RC1//RC2 (e) Tensão na Fonte e Corrente na Carga com Carga RC1 (f) Tensão e Corrente na Carga Compensada com Carga RC1//RC2. (PQ-RC-Implementado)



(c)

Figura 61 - Mudança de Carga - (a) Tensão e Corrente na Fonte (b) Tensão na Fonte e Corrente do Inversor (c) Tensão na Fonte e Corrente na Carga. (PQ-RC-Implementado) Fonte: Do autor.



Figura 62 - Inserção do Inversor - (a) Tensão e Corrente na Fonte (b) Tensão na Fonte e Corrente do Inversor (c) Tensão na Fonte e Corrente na Carga. (PQ-RC-Implementado) Fonte: Do autor.

## 4.3.2 <u>Compensação Utilizando Controle por Realimentação de Estados</u>

A Figura 63 apresenta as correntes na fonte, carga e inversor, para as cargas RC1 e RC1//RC2, a Figura 64 a compensação no instante da inserção das cargas e a Figura 65 o transitório no instante que é inserido o inversor.



Figura 63 - (a) Tensão e Corrente na Fonte Compensada com Carga RC1 (b) Tensão e Corrente na Fonte Compensada com Carga RC1//RC2 (c) Tensão na Fonte e Corrente do Inversor com Carga RC1 (d) Tensão e Corrente no Inversor Compensada com Carga RC1//RC2 (e) Tensão na Fonte e Corrente na Carga com Carga RL1 (f) Tensão e Corrente na Carga Compensada com Carga RC1//RC2. (RE-RC-Implementado)

Fonte: Do autor.



(c)

Figura 64 - Mudança de Carga - (a) Tensão e Corrente na Fonte (b) Tensão na Fonte e Corrente do Inversor (c) Tensão na Fonte e Corrente na Carga. (RE-RC-Implementado) Fonte: Do autor.



Figura 65 - Inserção do Inversor - (a) Tensão e Corrente na Fonte (b) Tensão na Fonte e Corrente do Inversor (c) Tensão na Fonte e Corrente na Carga. (RE-RC-Implementado) Fonte: Do autor.

## 4.3.3 ANÁLISE DE HARMÔNICOS COM CARGA CAPACITIVA

Assim como realizado para o caso indutivo, a Tabela 9, apresentará os *THD*<sub>1</sub> (%), das correntes na fonte, carga e no inversor. Serão mostrados os resultados com a carga RC1 e RC1//RC2 tanto com a teoria PQ, quanto com RE.

	Teoria PQ		Realimentação de Estados			
	RC1	<i>RC1//RC2</i>	RC1	<i>RC1//RC2</i>		
Fonte	56,65	35,86	31,43	18,15		
Carga	27,50	23,03	22,42	15,35		
Inversor	115,62	106,14	26,60	23,21		

Tabela 9 - THDi das Correntes com Carga RC1 e RC1//RC2 na Implementação em Bancada. *CARGA RC – THD<sub>I</sub>(%)* 

Fonte: Do autor.

## 4.4 TEMPO DE EXECUÇÃO DOS ALGORITMOS DE PROGRAMAÇÃO

Outro fator comparado entre as duas metodologias de controle foi o tempo de execução dos algoritmos de programação em cada uma delas. O tempo foi mensurado aplicando um sinal alto em uma saída do microcontrolador, no começo da rotina de interrupção, onde são realizados os cálculos, e um sinal baixo no final da rotina interrupção. Assim, com o auxílio do osciloscópio foi possível visualizar o tempo gasto em cada execução.

A Figura 66 apresenta os tempos para execução do algoritmo para geração das correntes de referência de compensação aplicando a teoria PQ e o controle por RE. Nota-se que para o caso PQ, o tempo gasto é de aproximadamente  $2,6\mu s$ , enquanto para o caso de utilizar a realimentação de estados é de  $6,8\mu s$ .



Figura 66 - Tempo para Execução dos Algoritmos de Programação - (a) Aplicando Teoria PQ (b) Aplicando Controle por RE Fonte: Do autor.

No caso de utilizar a teoria PQ, os pulsos de disparo para o inversor são gerados por uma estratégia de histerese, o que acarretar em um tempo de execução adicional de  $12,4\mu s$ . Já

no caso da RE, o acionamento é feito a partir de uma saída PWM do próprio DSC, não havendo incremento no tempo de execução.

A lista de instruções realizada em C/C++ aplicando a teoria PQ monofásica encontra-se no apêndice A e a correspondente ao controle por RE, no apêndice B.

## 5 CONCLUSÃO E TRABALHOS FUTUROS

Neste trabalho foram comparados, através de simulações e experimentos em bancada, duas estratégias de controle para compensadores estáticos monofásicos. O primeiro foi baseado na teoria PQ para geração da corrente de referência junto com o controle de corrente por banda de histerese e o segundo utilizando análise fasorial com o controle por realimentação de estados com modelo interno senoidal. Os resultados experimentais foram próximos das simulações, contudo para o caso utilizando RE, harmônicos de baixa frequência foram notados. Estes podem ter ocorrido pela presença de harmônicos na rede e pela escolha do parâmetro k no filtro SOGI-OSG. Em regime permanente, as correntes fundamentais dos compensadores foram similares, contudo, alguns aspectos relevantes destacam-se.

Na aplicação da teoria PQ, é necessária a utilização de apenas dois sensores, um de tensão e outro de corrente, para o cálculo da corrente de referência de compensação e mais um sensor de corrente para o controle por banda de histerese. Foi possível notar, tanto pela simulação, quanto pelo experimento prático, que a compensação foi realizada satisfatoriamente para as cargas indutivas e capacitivas. O transitório gerado pela comutação de cargas e no momento da inserção do compensador no sistema foi curto, sendo o sobressinal quase imperceptível. Em relação ao índice de distorção harmônicas, foram apresentados altos níveis de distorção, especialmente utilizando carga capacitiva. O tempo de execução do algoritmo de controle foi menor que para o caso de utilizar o controle por RE, aproximadamente 2,6  $\mu$ s, sendo sua implementação mais simples, por não ter sido necessário o uso do PLL.

Para o compensador utilizando controle por realimentação de estados, todas as variáveis de estados foram medidas, corrente na fonte e corrente no inversor. Além disso, foi utilizado mais um sensor de corrente na carga e um transformador abaixador de tensão na fonte, para o cálculo da referência de corrente de compensação. Assim como no caso PQ, a compensação dos reativos foi realizada de modo satisfatório, tanto para carga indutiva, quanto para carga capacitiva. O tempo de acomodação após a comutação das cargas foi próximo ao valor de

projeto, 0,02s, não havendo um sobresinal relevante, contudo para o caso de inserção do compensador com a carga já inserida no sistema, há um transitório longo, com duração de até 3s em alguns experimentos, com sobresinal chegando a mais de 5pu. Fatores positivos em comparação com a teoria PQ, foi o menor índice de distorção harmônica gerada, contudo o tempo de execução para processamento dos algoritmos foi duas vezes maior.

Em suma, as duas teorias de controle atenderam a necessidade de compensação. Foram constatadas particularidades relacionadas ao desempenho de cada uma delas, o que leva a apontar alguns temas para a continuidade do estudo, como:

- Combinação de procedimentos encontrados em ambas metodologias de controle.
- Rejeição do efeito dos harmônicos de baixa frequência quando utilizado a estratégia de controle por RE.
- Aplicação do controle por realimentação de estados em filtros ativos.
- A comparação entre as duas teorias para um sistema trifásico.
- A substituição da fonte CC por um capacitor, analisando os efeitos em cada estratégia de controle.

## REFERÊNCIAS

[1] N. G. Hingorani, "Introducing Custom Power", IEEE Spectrum, pp. 41-48, June 1995.

[2] Cavaliere, c. A. C. ; Watanabe, e. H. ; Aredes, m. ; Barbosa, p. G. ; Jesus, Fábio Domingues de ; Carvalho, José Rodrigues . Aplicação do STATCOM na Distribuição: Regulação de Tensão e Controle de Fator de Potência. In: V SBQEE, 2003, Aracaju - Sergipe. Anais do V Seminário Brasileiro sobre Qualidade de Energia Elétrica, v. 5. p. 545-550, 2003.

[3] H. Hafezi, E. Akpinar and A. Balikci, "Cascade PI controller for single-phase STATCOM," 2014 16th International Power Electronics and Motion Control Conference and Exposition, Antalya, pp. 88-93, 2014.

[4] Silva, Marcos César Isoni. Correção do Fator de Potência de Cargas Industriais com Dinâmica Rápida. 241 f. Dissertação (Mestrado) - Curso de Engenharia Elétrica, Universidade Federal de Minas Gerais, Belo Horizonte, 2009.

[5] B. Singh, K. Al-Haddad and A. Chandra, "A review of active filters for power quality improvement," in IEEE Transactions on Industrial Electronics, vol. 46, no. 5, pp. 960-971, Oct 1999.

[6] H. Akagi, Y. Kanazawa, and A. Nabae, "Generalized theory of the instantaneous reactive power in three-phase circuits," in IPEC'83-International Power Electronics Conference, Tokyo, Japan, pp. 1375-1386, 1983.

[7] H. Akagi, Y. Kanazawa, and A. Nabae, "Instantaneous reactive power compensator comprising switching devices without energy storage components," IEEE Trans. Ind. Appl., vol. IA-20, no. 3, pp. 625-630, 1984.

[8] H. Akagi, E. H. Watanabe, and M. Aredes, Instantaneous Power Theory and Applications to Power Conditioning. New Jersey: IEEE Press / Wiley-Interscience, 2007.

[9] J. Liu, J. Yang, and Z. Wang, "A new approach for single-phase harmonic current detecting and its application in a hybrid active power filter," In: Proceedings of the 25th Annual Conference of the IEEE on Industrial, Electronics, Control, and Instrumentation, IECON San Jose, CA, pp. 849-854, 1999.

[10] M. T. Haque, "Single-phase PQ theory," In Proceedings of the IEEE 33rd Annual Power Electronics Specialists Conference, PESC, Cairns, Qld., Australia, pp. 1815 – 1820, 2002.

[11] M. T. Haque, and T. Ise, "Implementation of single-phase pq theory," In:Proceedings of Power Conversion Conference, PCC Osaka, pp. 761-765, 2002.

[12] M. T. Haque, "Single-phase pq theory for active filters," In: Proceedings of IEEE Conference on Computers, Communications, Control and Power Engineering, TENCON '02, pp. 1941-1944, 2002.

[13] Khadkikar, V., Chandra, A., & Singh, B. N. Generalized single-phase p-q theory for active power filtering: simulation and DSP-based experimental investigation. Power Electronics, IET, 2 (1), 67-78, 2009.

[14] R. I. Bojoi, L. R. Limongi, D. Roiu and A. Tenconi, "Enhanced Power Quality Control Strategy for Single-Phase Inverters in Distributed Generation Systems," in IEEE Transactions on Power Electronics, vol. 26, no. 3, pp. 798-806, March 2011.

[15] P. Jafarian and M. T. Bina, "State-Feedback Current Control of VSI-Based D-STATCOM for Load Compensation," In: Environment and Electrical Engineering (EEEIC), 9th International Conference on, pp. 214 – 217, 2010.

[16] Y. Neyshabouri, H. Iman-Eini, and M. Miranbeigi, "State feedback control strategy and voltage balancing scheme for a transformer-less STATic synchronous compensator based on cascaded H-bridge converter," In: IET Power Electronics Journal, The Institution of Engineering and Technology, Vol. 8, Iss. 6, pp. 906–917, 2015.

[17] J. Mamede - Sistemas Elétricos Industriais - 5 Edição, LTC - Livros Técnicos e Científicos Ltda, Rio de Janeiro, 1997.

[18] WEG. Manual Para Correção do Fator de Potência. Jaraguá do Sul, 2009. 40 p. Disponível em: http://ecatalog.weg.net/files/wegnet/WEG-correcao-do-fator-de-potencia-958-manual-portugues-br.pdf. [Acessado: 26-out-2017].

[19] H. Watanabe, and M. Aredes, "Teoria de potência ativa e reativa instantânea e aplicações – filtros ativos e FACTS," Congresso Brasileiro de Automática CBA'98. Uberlândia, 1998.

[20] D. M. Brod and D. W. Novotny, "Current Control of VSI-PWM Inverters," in IEEE Transactions on Industry Applications, vol. IA-21, no. 3, pp. 562-570, May 1985.

[21] L. Malesani and P. Tomasin, "PWM current control techniques of voltage source converters-a survey," Industrial Electronics, Control, and Instrumentation, 1993. Proceedings of the IECON '93., International Conference on, Maui, HI, 1993, pp. 670-675 vol.2.

[22] D. M. E. Ingram, S. D. Round, A fully digital hysteresis current controller for an active power filter, International Journal of Electronics., vol. 86 n. 10, pp. 1217 – 1232, October 1999.

[23] K. Ogata, Engenharia de Controle Moderno, Editora Pearson, 4a. Edição, 2003.

[24] C. Z. Nazario, "Controle Por Realimentação Linear De Variáveis De Estado Com Modelo Interno Senoidal Aplicado A Fontes Ininterruptas De Energia," Dissertação (Mestrado) - Curso de Engenharia Elétrica, Pontifícia Universidade Católica do Rio Grande do Sul, Porto Alegre, 99f., 2007.

[25] R. C. Dorf, R. H. Bishop, Modern Control Systems, 12th edition. Pearson Prentice Hall, 2011.

[26] G. Franklin, J. D. Powell, and A. Emami-Naeini, Feedback Control of Dynamic Systems, Addison-Wesley, 1994.

[27] Y. Lu, "Sliding-mode controller design with internal model principle for systems subject to periodic signals," In: Proceedings of the American Control Conference Boston, Massachusetts, pp. 1952-1957, 2004.

[28] Ned Mohan, Tore M. Undeland, William P. Robbins. "Power Electronics: Converters, Applications, and Design", Wiley, 3rd Edition, 2002.

[29] Texas Instruments, "TMS320F2837xS Delfino<sup>™</sup> Microcontrollers," Junho 2015. [Online]. Disponível em: http://www.ti.com/lit/ds/sprs881a/sprs881a.pdf. [Acessado: 26-nov-2017].

[30] Texas Instruments, "TMS320F2837xS Delfino Microcontrollers - Technical Reference Manual," junho 2015. [Online]. Disponível em: http://www.ti.com/lit/ug/spruhx5c/spruhx5c.pdf. [Acessado: 26-nov-2017].

[31] Texas Instruments, "TMS320F28377S LaunchPad Quick Start Guide," 28 Maio 2015. [Online]. Disponível em: http://www.ti.com/lit/ml/sprui26/sprui26.pdf. [Acessado: 26-nov-2017].

[32] Texas Instruments, "LAUNCHXL-F28377S Overview User's Guide," 2015 junho 2015. [Online]. Disponível em: http://www.ti.com/lit/ug/sprui25a/sprui25a.pdf. [Acessado: 26-nov-2017].

[33] M. Ciobotaru, R. Teodorescu and F. Blaabjerg, "A new single-phase PLL structure based on second order generalized integrator," 2006 37th IEEE Power Electronics Specialists Conference, Jeju, 2006, pp. 1-6.

[34] M. Ciobotaru, "Reliable grid condition detection and control of single-phase distributed power generation systems," PhD Thesis. Aalborg University. pp. 20-21,2009.

[35] Almeida, Bruno Ricardo de. Conversor ca-cc trifásico de único estágio, bidirecional, isolado em alta frequência, com correção de fator de potência. 2016. 210 f. Tese (Doutorado) - Universidade Federal do Ceará, Centro de Tecnologia, Programa de Pós-graduação em Engenharia Elétrica, Fortaleza, 2016.

[36] E. M. Sasso, G. Sotelo, A. Ferreira, E. H. Watanabe, M. Aredes, P. G. Barbosa, "Investigação dos Modelos de Circuitos de Sincronismo Trifásicos Baseados na Teoria das Potências Real e Imaginária Instantâneas (p-PLL e q-PLL)", in Proc. of CBA, pp. 480-485, 2002.

# APÊNDICE A PROGRAMAÇÃO EM LINGUAGEM C/C++ UTILIZADA PARA O DSC TMS320F28377S – TEORIA PQ

// Dissertação submetida ao Programa de Pós-Graduação em Engenharia //Elétrica e de Telecomunicações da Universidade Federal Fluminense 11 //Título: COMPARAÇÃO ENTRE DUAS METODOLOGIAS DE COMPENSADORES //ESTÁTICOS MONOFÁSICOS - TEORIA PO E REALIMENTAÇÃO DE ESTADOS 11 // Programação em C/C++ DSP TMS320F28377S Delfino Microcontrollers // "COMPENSADOR UTILIZANDO TEORIA PO MONOFÁSICA" 11 //ORIENTANDO: <u>Gleydson</u> dos <u>Santos</u> <u>Neves</u> // ORIENTADOR: José Andrés Santisteban 11 #include "F28x Project.h" #include "Solar F.h" //Declaração das Variáveis Globais // Entradas A/D float32 i inv=0.0; float32 i fonte=0.0; // Transformação Alfa/Beta - Tensão da Fonte float32 v in=0.0, v ink1=0.0, v ink2=0.0, v in2=0.0, v in2k1=0.0, v in2k2=0.0; float32 v\_ink1q=0.0, v\_ink2q=0.0, v\_alfa=0.0, v\_alfak1q=0.0, v alfak2q=0.0; const float32 b0 = 0.0; const float32 b1 = 0.029704532368263; const float32 b2 = -0.029704532368263; const float32 a1 = 1.969395028599425; const float32 a2 = -0.970290964100445; // Transformação Alfa/Beta - Corrente na Carga float32 i in=0.0, i ink1=0.0, i ink2=0.0, i in2=0.0, i in2k1=0.0, i in2k2=0.0; float32 i\_ink1q=0.0, i\_ink2q=0.0, i\_alfa=0.0, i\_alfak1q=0.0, i alfak2q=0.0; const float32 b0g = 0.0; const float32 b1g = 0.0004502195161562701;

const float32 b2q = 0.0004457159848641131; const float32 a1q = 1.969395028599425; const float32 a2q = -0.970290964100445;

### // Corrente de Compensação PQ

float i\_comp=0.0;
float i\_total=0.0;

// Controle por banda de histerese

float erro\_hist= 0.0;
const float banda\_histerese= 0.05;

### // qPLL - Tensão da Fonte

float erroPLL\_vin=0.0, erroPLL\_vink1=0.0; float omega\_vin=0.0, omega\_vink1=0.0; float teta\_vin=0.0, teta\_vink1=0.0;

```
// qPLL - Corrente na Carga
```

float erroPLL\_iin=0.0, erroPLL\_iink1=0.0; float omega\_iin=0.0, omega\_iink1=0.0; float teta\_iin=0.0, teta\_iink1=0.0;

#### // GPIO

#define PWM\_1 10
#define PWM\_2 19

### // <u>Saída</u> D/A

volatile struct DAC REGS\* DAC PTR[4] = {0x0,&DacaRegs,&DacbRegs,&DaccRegs}; Uint16 dacval = 2048: **#define** BLINKY LED GPI01 18 **#define** REFERENCE VDAC 1 #define REFERENCE VREF 1 #define DACA 1 #define DACB 2 #define DACC 3 **#define** REFERENCE REFERENCE VDAC

<pre>#define DAC_NUM DACA // Prototipagem das Funções void ConfigureADC(void); void ConfigureEPWM(void); void SetupADCEpwm(Uint16 channel); void configureDAC(Uint16 dac_num); // Interrupções interrupt void adca1_isr(void);</pre>	<pre>EALLOW; AdcaRegs.ADCINTSEL1N2.bit.INT1E = 1; AdcaRegs.ADCINTFLGCLR.all = 0x000F; EDIS; GPI0_SetupPinMux(BLINKY_LED_GPI01, 4, 0); // Tempo de interrupcao GPI0_SetupPinOptions(BLINKY_LED_GPI01, GPI0_OUTPUT, GPI0_PUSHPULL); GPI0_SetupPinMux(PWM_1, 4, 0); // Acionamento inversor_1 GPI0_SetupPinOptions(PWM_1, GPI0_OUTPUT, GPI0_PUSHPULL);</pre>			
void main(void) {	<pre>GPI0_SetupPinMux(PWM_2, 4, 0); // Acionamento inversor_1 GPI0_SetupPinOptions(PWM_2, GPI0_OUTPUT, GPI0_PUSHPULL);</pre>			
<pre>InitSysCtrl();</pre>	<pre>InitEPwm2Gpio();</pre>			
InitGpio();	<pre>// Configure the ADC and power it up     ConfigureADC();</pre>			
<pre>//Clear all interrupts and initialize PIE vector table: // Disable CPU interrupts</pre>	// Configure the ePWM			
DINT;	ConfigureEPWM();			
<pre>// Initialize the PIE control registers to their default state. InitPieCtrl();</pre>	<pre>// Setup the ADC for ePWM triggered conversions on channel 0 SetupADCEpwm(0);</pre>			
// Disable CPU interrupts and clear all CPU interrupt flags:	<pre>configureDAC(DAC_NUM);</pre>			
IER = 0x0000; IFR = 0x0000;	EALLOW; CpuSysRegs.PCLKCR0.bit.TBCLKSYNC = 1; EDIS;			
<pre>InitPieVectTable();</pre>	<pre>// Enable global Interrupts and higher priority real-time debug events:</pre>			
<pre>EALLOW; PieVectTable.ADCA1_INT = &amp;adca1_isr; //function for ADCA interrupt 1 EDIS;</pre>	<pre>IER  = M_INT1; //Enable group 1 interrupts EINT; // Enable Global interrupt INTM ERTM; // Enable Global <u>realtime</u> interrupt DBGM</pre>			
<pre>PieCtrlRegs.PIEIER1.bit.INTx1 = 1;</pre>	while(1)			
// <u>Configura</u> GPIO's	i			

```
DELAY_US(1); //take conversions indefinitely in loop
                                                                                  //Transformação Alfa/Beta - Corrente da carga
   }
                                                                                     i_in2=((a1*i_in2k1)+(a2*i_in2k2)+(b1*i_ink1)+(b2*i_ink2));
                                                                                     i_ink2=i_ink1;
}
                                                                                     i_ink1=i_in;
                                                                                     i_in2k2=i_in2k1;
i_in2k1=i_in2;
interrupt void adca1_isr(void)
                                                                                 i_alfa=((a1q*i_alfak1q)+(a2q*i_alfak2q)+(b1q*i_ink1q)+(b2q*i_ink2q)
{
                                                                                  );
   GPI0_WritePin(BLINKY_LED_GPI01, 1); // Bit para determinar tempo
de interrupção
                                                                                     i_ink2q=i_ink1q;
                                                                                     i_ink1q=i_in;
                                                                                     i_alfak2q=i_alfak1q;
   // Leitura A/D
                                                                                     i_alfak1q=i_alfa;
   i_fonte= AdcaResultRegs.ADCRESULT1;
   i_inv= AdcaResultRegs.ADCRESULT2;
                                                                                  // Corrente de compensacao PQ
   i_in= AdcaResultRegs.ADCRESULT3;
   v_in= AdcaResultRegs.ADCRESULT4;
                                                                                     i_comp=(((i_in2*v_alfa*v_alfa)-
   // <u>Retirando</u> OffSet
                                                                                  (i_alfa*v_alfa*v_in2))/(v_alfa*v_alfa+v_in2*v_in2))*-1;
   v_in= ((v_in*0.0007326)-1.5)*248.0;
  i_in= ((i_in*0.0007326)-1.5)*3.0;
                                                                                      // Controle por Banda de Histerese
  i_inv= ((i_inv*0.0007326)-1.5)*3.0;
  i_fonte= ((i_fonte*0.0007326)-1.5)*3.0;
                                                                                     erro_hist=-i_comp+i_inv;
                                                                                     if (erro_hist > banda_histerese){
   //Transformação Alfa/Beta - Tensao da Fonte
   v_in2=((a1*v_in2k1)+(a2*v_in2k2)+(b1*v_ink1)+(b2*v_ink2));
                                                                                          //DELAY_US(5);
                                                                                            GPIO_WritePin(PWM_1, 0);
   v_ink2=v_ink1;
                                                                                          GPIO_WritePin(PWM_2, 0);
                                                                                            DELAY US(5);
   v_ink1=v_in;
   v_in2k2=v_in2k1;
                                                                                          GPIO_WritePin(PWM_1, 0);
   v_in2k1=v_in2;
                                                                                            GPIO_WritePin(PWM_2, 1);
                                                                                     if (erro_hist < banda_histerese){</pre>
v_alfa=((a1q*v_alfak1q)+(a2q*v_alfak2q)+(b1q*v_ink1q)+(b2q*v_ink2q)
);
                                                                                            //DELAY_US(5);
                                                                                            GPIO_WritePin(PWM_1, 0);
                                                                                            GPIO_WritePin(PWM_2, 0);
   v_ink2q=v_ink1q;
   v_ink1q=v_in;
                                                                                          DELAY_US(5);
   v_alfak2q=v_alfak1q;
                                                                                            GPIO_WritePin(PWM_1,1);
   v_alfak1q=v_alfa;
                                                                                            GPI0_WritePin(PWM_2,0);
```

```
// <u>Saída</u> DAC
DAC_PTR[DAC_NUM]->DACVALS.all = (( i_comp*0.3221*1365.0)+2048.0);
//DAC PTR[DAC NUM]->DACVALS.all
                                             =
                                                             ((
v RE*0.0040322*1365.0)+2048.0)*1;
   GPIO_WritePin(BLINKY_LED_GPI01, 0); // Bit para determinar tempo
de interrupção
   AdcaRegs.ADCINTFLGCLR.bit.ADCINT1 = 1; //clear INT1 flag
   PieCtrlRegs.PIEACK.all = PIEACK GROUP1;
}
                                                    INTERRUPCCÃO
11
                FIM
                                   DA
void ConfigureADC(void)
{
   EALLOW:
   AdcSetMode(ADC ADCA,
                                           ADC RESOLUTION 12BIT,
ADC SIGNALMODE SINGLE);
   AdcaRegs.ADCCTL1.bit.INTPULSEPOS = 1; //Set pulse positions to
late
   AdcaRegs.ADCCTL1.bit.ADCPWDNZ = 1; //power up the ADC
   DELAY US(1000); //delay for 1ms to allow ADC time to power up
   EDIS;
}
void ConfigureEPWM(void)
{
   EALLOW:
   // Assumes ePWM clock is already enabled
   EPwm2Regs.ETSEL.bit.SOCAEN = 0; // Disable SOC on A group
   EPwm2Regs.ETSEL.bit.SOCASEL = 0b011; // Select SOC on up-count
   EPwm2Regs.ETPS.bit.SOCAPRD = 1;
                                       // Generate pulse on 1st
event
```

```
// EPwm2Regs.CMPA.bit.CMPA = 500;
                                            // Set compare A value
to 2048 counts
   EPwm2Regs.TBPRD = 1000;
                                       // Set period to 4096 counts
    EPwm2Regs.ETSEL.bit.SOCAEN = 1; //enable SOCA
    EPwm2Regs.TBCTL.bit.CTRMODE = TB COUNT UPDOWN; // Count up and
down
    EPwm2Regs.TBCTL.bit.PHSEN = TB_DISABLE;
                                                  // Disable phase
loading
   EPwm2Regs.TBCTL.bit.HSPCLKDIV = 2;
                                             // Clock ratio to
SYSCLKOUT
   EPwm2Regs.TBCTL.bit.CLKDIV = TB DIV1;
                                       // Set compare A value
    //EPwm2Regs.CMPA.bit.CMPA = 500;
   //EPwm2Regs.CMPB.bit.CMPB = 500; // Set Compare B value
        EPwm2Regs.AOCTLA.bit.CAU = AO CLEAR;
        EPwm2Regs.AQCTLA.bit.CAD = AQ SET;
        EPwm2Regs.AQCTLB.bit.CAU = AO SET;
        EPwm2Regs.AQCTLB.bit.CAD = AQ CLEAR;
        EPwm2Regs.DBCTL.bit.OUT MODE = DB FULL ENABLE;
        EPwm2Regs.DBCTL.bit.POLSEL = DB ACTV HIC;
        EPwm2Regs.DBCTL.bit.IN_MODE = DBA_ALL;
        EPwm2Regs.DBRED.bit.DBRED = 200;
        EPwm2Regs.DBFED.bit.DBFED = 200;
    EDIS;
}
void SetupADCEpwm(Uint16 channel)
{
    //Select the channels to convert and end of conversion flag
    EALLOW:
    AdcaRegs.ADCCTL2.bit.PRESCALE = 2; //set ADCCLK divider to /4
   AdcaRegs.ADCSOC0CTL.bit.CHSEL = channel; //SOC0 will convert pin
A0
   AdcaRegs.ADCSOC0CTL.bit.ACOPS = 14: //sample window is 100 SYSCLK
cycles
   AdcaRegs.ADCSOC0CTL.bit.TRIGSEL = 7; //trigger on ePWM1 SOCA/C
   AdcaRegs.ADCSOC1CTL.bit.CHSEL = 2; //SOC0 will convert pin A2
   AdcaRegs.ADCSOC1CTL.bit.ACQPS = 14; //sample window is 100 SYSCLK
cycles
   AdcaRegs.ADCSOC1CTL.bit.TRIGSEL = 7; //trigger on ePWM1 SOCA/C
```

```
AdcaRegs.ADCSOC2CTL.bit.CHSEL = 1; //SOC0 will convert pin A3
    AdcaRegs.ADCSOC2CTL.bit.ACQPS = 14; //sample window is 100 SYSCLK
cycles
    AdcaRegs.ADCSOC2CTL.bit.TRIGSEL = 7; //trigger on ePWM1 SOCA/C
    AdcaRegs.ADCSOC3CTL.bit.CHSEL = 4; //SOC0 will convert pin A4
    AdcaRegs.ADCSOC3CTL.bit.ACQPS = 14; //sample window is 100 SYSCLK
cycles
    AdcaRegs.ADCSOC3CTL.bit.TRIGSEL = 7; //trigger on ePWM1 SOCA/C
    AdcaRegs.ADCSOC4CTL.bit.CHSEL = 5; //SOC0 will convert pin A5
    AdcaRegs.ADCSOC4CTL.bit.ACQPS = 14; //sample window is 100 SYSCLK
cycles
    AdcaRegs.ADCSOC4CTL.bit.TRIGSEL = 7; //trigger on ePWM1 SOCA/C
    AdcaRegs.ADCINTSEL1N2.bit.INT1SEL = 0; //end of SOC0 will set
INT1 flag
    AdcaRegs.ADCINTSEL1N2.bit.INT1E = 1; //enable INT1 flag
    AdcaRegs.ADCINTFLGCLR.bit.ADCINT1 = 1; //make sure INT1 flag is
cleared
    EDIS;
}
void configureDAC(Uint16 dac_num)
    {
        EALLOW;
       DAC PTR[dac num]->DACCTL.bit.DACREFSEL = REFERENCE;
       DAC PTR[dac num]->DACOUTEN.bit.DACOUTEN = 1;
       DAC_PTR[dac_num]->DACVALS.all = 0;
       DELAY_US(10); // Delay for buffered DAC to power up
       EDIS;
    }
11
// FIM
11
```

# APÊNDICE B PROGRAMAÇÃO EM LINGUAGEM C/C++ UTILIZADA PARA O DSC TMS320F28377S – CONTROLE POR REALIMENTAÇÃO DE ESTADOS

// Dissertação submetida ao Programa de Pós-Graduação em Engenharia //Elétrica e de Telecomunicações da Universidade Federal Fluminense 11 //Título: COMPARAÇÃO ENTRE DUAS METODOLOGIAS DE COMPENSADORES //ESTÁTICOS MONOFÁSICOS - TEORIA PO E REALIMENTAÇÃO DE ESTADOS 11 // Programação em C/C++ DSP TMS320F28377S Delfino Microcontrollers // "COMPENSADOR UTILIZANDO CONTROLE POR REALIMENTAÇÃO DE ESTADOS" 11 //ORIENTANDO: <u>Gleydson</u> dos <u>Santos</u> <u>Neves</u> // ORIENTADOR: José Sebastian Santisteban 11 #include "F28x Project.h" #include "Solar F.h" //Declaração das Variáveis Globais // Entradas A/D float32 i fonte=0.0; float32 i inv=0.0; // Transformação Alfa/Beta - Tensão da Fonte float32 v in=0.0, v ink1=0.0, v ink2=0.0, v in2=0.0, v in2k1=0.0, v in2k2=0.0; float32 v\_ink1q=0.0, v\_ink2q=0.0, v\_alfa=0.0, v\_alfak1q=0.0, v alfak2q=0.0; **const** float32 b0 = 0.0; const float32 b1 = 0.029704532368263; **const** float32 b2 = -0.029704532368263; const float32 a1 = 1.969395028599425; const float32 a2 = -0.970290964100445; // Transformação Alfa/Beta - Corrente na Carga float32 i\_in=0.0, i\_ink1=0.0, i\_ink2=0.0, i\_in2=0.0, i\_in2k1=0.0, i in2k2=0.0; float32 i\_ink1q=0.0, i\_ink2q=0.0, i\_alfa=0.0, i\_alfak1q=0.0, i alfak2q=0.0;

const float32 b0q = 0.0; const float32 b1q = 0.004502195161562701; const float32 b2q = 0.0004457159848641131; const float32 a1q = 1.969395028599425; const float32 a2q = -0.970290964100445;

### // Corrente de Compensação RE

float i\_ampl=0.0; float v\_ampl=0.0; float i\_compRE=0.0; float i\_compRE\_total=0.0; float i\_fontecomp=0.0; const float Vdc=200.0; float32 teta=0.0;

### // qPLL - Tensão da Fonte

float erroPLL\_vin=0.0, erroPLL\_vink1=0.0; float omega\_vin=0.0, omega\_vink1=0.0; float teta\_vin=0.0, teta\_vink1=0.0;

// qPLL - <u>Corrente</u> <u>na</u> <u>Carga</u>

float erroPLL\_iin=0.0, erroPLL\_iink1=0.0; float omega\_iin=0.0, omega\_iink1=0.0; float teta\_iin=0.0, teta\_iink1=0.0;

#### //<u>Tensão de</u> R<u>eferencia</u> RE

float32 e\_iRE=0.0, e\_iREk1=0.0, e\_iREk2=0.0, v\_RE=0.0, v\_REk1=0.0, v\_REk2=0.0;

const float32 b0r = 0.0; const float32 b1r = -0.130693355051759; const float32 b2r = 0.138568491831551; const float32 a1r = -1.999090486201369; const float32 a2r = 1.0;

const float32 k3=-10.461997395848073; const float32 k4=0.732578194386930;

float v\_REcomp=0.0;

// <u>Saída</u> D/A

<pre>volatile struct DAC_REGS* DAC_PTR[4] = {0x0,&amp;DacaRegs,&amp;DacbRegs,&amp;DaccRegs}; Uint16 dacval = 2048;</pre>					/
<pre>#define BLINKY_LED_GPI01 #define REFERENCE_VDAC #define REFERENCE_VREF #define DACA</pre>	18 1 1				
#define DACA 1 #define DACB 2					
#define REFERENCE	REFERENCE_VDAC				
#define DAC_NUM	DACA				i
// <u>Prototipagem</u> <u>das</u> <u>Funções</u>					
					/
<pre>void ConfigureADC(void); void ConfigureEPWM(void); void SetupADCEpwm(Uint16 cha void configureDAC(Uint16 data</pre>	annel); c_num);				
// <u>Interrupções</u>					
<pre>interrupt void adca1_isr(void);</pre>					
					<u>1</u>
void main(void) {					G
<pre>InitSysCtrl();</pre>					/
<pre>InitGpio();</pre>					/
<pre>//Clear all interrupts and initialize PIE vector table: // Disable CPU interrupts</pre>					
DINT;					/
<pre>// Initialize the PIE control</pre>	ol registers to the	eir default state.			

## InitPieCtrl(); // Disable CPU interrupts and clear all CPU interrupt flags: $IER = 0 \times 0000;$ $IFR = 0 \times 0000;$ InitPieVectTable(); EALLOW; PieVectTable.ADCA1\_INT = &adca1\_isr; //function for ADCA interrupt 1 EDIS; PieCtrlRegs.PIEIER1.bit.INTx1 = 1; / <u>Configura</u> GPIO's EALLOW; AdcaRegs.ADCINTSEL1N2.bit.INT1E = 1; AdcaRegs.ADCINTFLGCLR.all = 0x000F; EDIS; GPI0\_SetupPinMux(BLINKY\_LED\_GPI01, 4, 0); // <u>Tempo</u> de interrupcao GPI0\_SetupPinOptions(BLINKY\_LED\_GPI01, GPIO\_OUTPUT, GPIO\_PUSHPULL); InitEPwm2Gpio(); // Configure the ADC and power it up ConfigureADC(); // Configure the ePWM ConfigureEPWM(); // Setup the ADC for ePWM triggered conversions on channel 0 SetupADCEpwm(0); configureDAC(DAC\_NUM);

```
EALLOW;
                                                                                //Transformação Alfa/Beta - Tensão da Fonte
   CpuSysRegs.PCLKCR0.bit.TBCLKSYNC = 1;
   EDIS;
                                                                                    v_in2=((a1*v_in2k1)+(a2*v_in2k2)+(b1*v_ink1)+(b2*v_ink2));
// Enable global Interrupts and higher priority real-time debug
                                                                                    v_ink2=v_ink1;
events:
                                                                                    v_ink1=v_in;
                                                                                    v in2k2=v in2k1;
                                                                                    v_in2k1=v_in2;
   IER |= M_INT1; //Enable group 1 interrupts
   EINT; // Enable Global interrupt INTM
   ERTM; // Enable Global realtime interrupt DBGM
                                                                                v_alfa=((a1q*v_alfak1q)+(a2q*v_alfak2q)+(b1q*v_ink1q)+(b2q*v_ink2q)
                                                                                );
   while(1)
   {
                                                                                    v_ink2q=v_ink1q;
                                                                                    v_ink1q=v_in;
       DELAY_US(1);
                                                                                    v_alfak2q=v_alfak1q;
                                                                                    v alfak1q=v alfa;
   }
                                                                                    //Transformação Alfa/Beta - Corrente da carga
}
                                                                                    i_in2=((a1*i_in2k1)+(a2*i_in2k2)+(b1*i_ink1)+(b2*i_ink2));
i_ink2=i_ink1;
                                                                                    i_ink1=i_in;
                                                                                    i in2k2=i in2k1;
interrupt void adca1_isr(void)
                                                                                    i_in2k1=i_in2;
{
   GPIO_WritePin(BLINKY_LED_GPIO1, 1); // Bit para determinar tempo
de interrupção
                                                                                i_alfa=((a1q*i_alfak1q)+(a2q*i_alfak2q)+(b1q*i_ink1q)+(b2q*i_ink2q)
                                                                                );
   // Leitura A/D
                                                                                    i_ink2q=i_ink1q;
   i_fonte= AdcaResultRegs.ADCRESULT1;
                                                                                    i ink1q=i in;
   i_inv= AdcaResultRegs.ADCRESULT2;
                                                                                    i_alfak2q=i_alfak1q;
   i in= AdcaResultRegs.ADCRESULT3;
                                                                                    i alfak1q=i alfa;
   v_in= AdcaResultRegs.ADCRESULT4;
                                                                                 // Corrente Compensacao RE
   // Retirando OffSet
                                                                                   //q_pll Tensão da Fonte (Teta_vin)
  v_in= ((v_in*0.0007326)-1.5)*248.0;
  i_in= ((i_in*0.0007326)-1.5)*3.0;
                                                                                   erroPLL_vin=
                                                                                                 sin(teta_vin)*v_alfa+ cos(teta_vin)*v_in2;
                                                                                                                                             - //
  i inv= ((i inv*0.0007326)-1.5)*3.0;
                                                                                cálculo do erro
  i_fonte= ((i_fonte*0.0007326)-1.5)*3.0;
                                                                                   omega_vin= omega_vink1+erroPLL_vin*50.48+erroPLL_vink1*-49.52; //
                                                                                ΡI
```

```
teta_vin = teta_vink1 + 0.00004*(omega_vin + omega_vink1); //
Integrador (Tustin)
  if(teta_vin > 6.2831853) teta_vin = teta_vin -6.2831853; //
Controle p/ Theta
  if(teta_vin < 0) teta_vin = teta_vin +6.2831853; // entre 0 - 2pi
  omega_vink1 = omega_vin; // Atualiza valores
   erroPLL vink1 = erroPLL vin;
  teta_vink1 = teta_vin;
  //q_pll Corrente da Carga (Teta_iin)
     erroPLL_iin= sin(teta_iin)*i_alfa+cos(teta_iin)*i_in2;
// cálculo do erro
     omega_iin= omega_iink1+erroPLL_iin*50.48+erroPLL_iink1*-49.52;
// PI
     teta_iin = teta_iink1 + 0.00004*(omega_iin + omega_iink1);
// Integrador (Tustin)
  if(teta_iin > 6.2831853) teta_iin = teta_iin -6.2831853;
// Controle p/ Theta
  if(teta iin < 0) teta iin = teta iin +6.2831853;</pre>
// <u>entre</u> 0 - 2pi
     omega_iink1 = omega_iin; // Atualiza valores
     erroPLL_iink1 = erroPLL_iin;
     teta iink1 = teta iin;
   // Cálculo Corrente de Compensação RE
  i_ampl=sqrt((i_in2*i_in2)+(i_alfa*i_alfa));
  v_ampl=sqrt((v_in2*v_in2)+(v_alfa*v_alfa));
  teta= teta vin-teta iin;
  // Condição Carga Capacitiva ou Indutiva
  if (teta < teta_vin); // indutivo</pre>
  {
       i_compRE=i_ampl*sin(teta_vin-teta_iin);
       i_compRE_total= i_compRE*sin(teta_vin+1.5732);
```

```
i_fontecomp= i_compRE_total+i_in;
 }
  if (teta > teta_vin); //capacitivo
  {
       i_compRE=i_ampl*sin(teta_iin-teta_vin);
       i_compRE_total= i_compRE*sin(teta_vin-1.5732);
       i fontecomp= i compRE total+i in;
  }
   // Cálculo tensão de referência
  e_iRE=i_compRE_total-i_inv;
  v_RE= ((b2r*e_iREk2)+(b1r*e_iREk1)-(a1r*v_REk1)-(a2r*v_REk2));
     e_iREk2=e_iREk1;
     e_iREk1=e_iRE;
     v_REk2=v_REk1;
     v_REk1=v_RE;
   v_REcomp=((v_RE)-(k3*i_inv)-(k4*i_fonte))*1;
   v_REcomp=((v_REcomp/Vdc)+1.0)*500;
   if (v_REcomp > 960) v_REcomp = 960;
   if (v REcomp < 40) v REcomp = 40;
        // Saída DAC
   DAC_PTR[DAC_NUM]->DACVALS.all=((
v REcomp*0.0040322*1365.0)+2048.0)*1;
//DAC_PTR[DAC_NUM]->DACVALS.all=((
i_compRE_total*0.3221*1365.0)+2048.0);
```

```
EPwm2Regs.CMPA.bit.CMPA = v_REcomp; // Set compare A value
                                                                                 EPwm2Regs.ETSEL.bit.SOCAEN = 1; //enable SOCA
                                                                                 EPwm2Regs.TBCTL.bit.CTRMODE = TB_COUNT_UPDOWN; // Count up and down
   GPIO WritePin(BLINKY LED GPIO1, 0); // Bit para determinar tempo
                                                                                 EPwm2Regs.TBCTL.bit.PHSEN = TB DISABLE;
<u>de</u> <u>interr</u>upção
                                                                                 loading
                                                                                     EPwm2Regs.TBCTL.bit.HSPCLKDIV = 2;
   AdcaRegs.ADCINTFLGCLR.bit.ADCINT1 = 1; //clear INT1 flag
                                                                                 SYSCLKOUT
                                                                                     EPwm2Regs.TBCTL.bit.CLKDIV = TB DIV1;
   PieCtrlRegs.PIEACK.all = PIEACK GROUP1;
                                                                                     //EPwm2Regs.CMPA.bit.CMPA = 500;
                                                                                                                       // Set compare A value
                                                                                     //EPwm2Regs.CMPB.bit.CMPB = 500;
                                                                                                                       // Set Compare B value
    EPwm2Regs.CMPB.bit.CMPB = v_inref;
                                                                                         EPwm2Regs.AQCTLA.bit.CAU = AQ_CLEAR;
 11
                                                                                         EPwm2Regs.AQCTLA.bit.CAD = AQ SET;
                                                                                         EPwm2Regs.AQCTLB.bit.CAU = AQ SET;
                                                      INTERRUPCCÃO
                                                                                         EPwm2Regs.AQCTLB.bit.CAD = AQ CLEAR;
11
                 FIM
                                    DA
EPwm2Regs.DBCTL.bit.OUT MODE = DB FULL ENABLE;
                                                                                         EPwm2Regs.DBCTL.bit.POLSEL = DB ACTV HIC;
                                                                                         EPwm2Regs.DBCTL.bit.IN MODE = DBA ALL;
void ConfigureADC(void)
                                                                                         EPwm2Regs.DBRED.bit.DBRED = 200;
                                                                                         EPwm2Regs.DBFED.bit.DBFED = 200;
{
   EALLOW:
   AdcSetMode(ADC ADCA,
                                             ADC RESOLUTION 12BIT,
                                                                                     EDIS:
ADC_SIGNALMODE_SINGLE);
                                                                                 }
   AdcaRegs.ADCCTL1.bit.INTPULSEPOS = 1; //Set pulse positions to
late
   AdcaRegs.ADCCTL1.bit.ADCPWDNZ = 1; //power up the ADC
                                                                                 void SetupADCEpwm(Uint16 channel)
   DELAY US(1000); //delay for 1ms to allow ADC time to power up
                                                                                 {
   EDIS:
                                                                                     //Select the channels to convert and end of conversion flag
}
                                                                                     EALLOW:
void ConfigureEPWM(void)
                                                                                     AdcaRegs.ADCCTL2.bit.PRESCALE = 2; //set ADCCLK divider to /4
                                                                                     AdcaRegs.ADCSOC0CTL.bit.CHSEL = channel; //SOC0 will convert pin
                                                                                 A0
{
                                                                                     AdcaRegs.ADCSOC0CTL.bit.ACQPS = 14; //sample window is 100 SYSCLK
   EALLOW:
   // Assumes ePWM clock is already enabled
                                                                                 cycles
                                                                                     AdcaRegs.ADCSOC0CTL.bit.TRIGSEL = 7; //trigger on ePWM1 SOCA/C
   EPwm2Regs.ETSEL.bit.SOCAEN = 0; // Disable SOC on A group
   EPwm2Regs.ETSEL.bit.SOCASEL = 0b011; // Select SOC on up-count
                                                                                     AdcaRegs.ADCSOC1CTL.bit.CHSEL = 2; //SOC0 will convert pin A2
                                         // Generate pulse on 1st
                                                                                     AdcaRegs.ADCSOC1CTL.bit.ACQPS = 14; //sample window is 100 SYSCLK
   EPwm2Regs.ETPS.bit.SOCAPRD = 1;
event
                                                                                 cycles
   EPwm2Regs.ETSEL.bit.SOCAEN = 1; // Disable SOC on A group
                                                                                     AdcaRegs.ADCSOC1CTL.bit.TRIGSEL = 7; //trigger on ePWM1 SOCA/C
  // EPwm2Regs.CMPA.bit.CMPA = 500;
                                        // Set compare A value to
                                                                                     AdcaRegs.ADCSOC2CTL.bit.CHSEL = 1; //SOC0 will convert pin A3
2048 counts
                                                                                     AdcaRegs.ADCSOC2CTL.bit.ACQPS = 14; //sample window is 100 SYSCLK
   EPwm2Regs.TBPRD = 1000;
                                      // Set period to 4096 counts
                                                                                 cycles
```

// Disable phase

// Clock ratio to

```
AdcaRegs.ADCSOC2CTL.bit.TRIGSEL = 7; //trigger on ePWM1 SOCA/C
    AdcaRegs.ADCSOC3CTL.bit.CHSEL = 4; //SOC0 will convert pin A4
    AdcaRegs.ADCSOC3CTL.bit.ACQPS = 14; //sample window is 100 SYSCLK
cycles
    AdcaRegs.ADCSOC3CTL.bit.TRIGSEL = 7; //trigger on ePWM1 SOCA/C
    AdcaRegs.ADCSOC4CTL.bit.CHSEL = 5; //SOC0 will convert pin A5
    AdcaRegs.ADCSOC4CTL.bit.ACQPS = 14; //sample window is 100 SYSCLK
cycles
    AdcaRegs.ADCSOC4CTL.bit.TRIGSEL = 7; //trigger on ePWM1 SOCA/C
    AdcaRegs.ADCINTSEL1N2.bit.INT1SEL = 0; //end of SOC0 will set
INT1 flag
    AdcaRegs.ADCINTSEL1N2.bit.INT1E = 1; //enable INT1 flag
    AdcaRegs.ADCINTFLGCLR.bit.ADCINT1 = 1; //make sure INT1 flag is
cleared
    EDIS;
}
void configureDAC(Uint16 dac_num)
    {
        EALLOW;
        DAC PTR[dac num]->DACCTL.bit.DACREFSEL = REFERENCE;
        DAC_PTR[dac_num]->DACOUTEN.bit.DACOUTEN = 1;
        DAC PTR[dac num]->DACVALS.all = 0;
        DELAY_US(10); // Delay for buffered DAC to power up
        EDIS;
    }
11
// FIM
11
```